

---

# EM88F758N

## 8位微控制器

# 产品规格书

版本1.1

义隆电子股份有限公司  
2016.03


---



**商标告知:**

IBM 为一个注册商标, PS/2 是 IBM 的商标之一。

Windows 是微软公司的商标。

ELAN 和 ELAN 标志  是义隆电子股份有限公司的商标。

版权所有 © 2016 义隆电子股份有限公司

**所有权利保留**

台湾印制

本使用说明文件内容如有变动恕不另作通知。关于该规格书的准确性、适当性或者完整性, 义隆电子股份有限公司不承担任何责任。义隆电子股份有限公司不承诺对本使用说明文件之内容及信息有更新及校正之义务。本规格书的内容及信息将为符合确认之指示而变更。

在任何情况下, 义隆电子股份有限公司对本使用说明文件中的信息或内容的错误、遗漏, 或者其它不准确性不承担任何责任。由于使用本使用说明文件中的信息或内容而导致的直接, 间接, 特别附随的或结果的损害, 义隆电子股份有限公司没有义务负责。

本规格书中提到的软件 (如果有), 都是依据授权或保密合约所合法提供的, 并且只能在这些合约的许可条件下使用或者复制。

义隆电子股份有限公司的产品不是专门设计来应用于生命维持的用具, 装置或者系统。义隆电子股份有限公司的产品不支持而且禁止在这些方面的应用。

未经义隆电子股份有限公司书面同意, 任何个人或公司不得以任何形式或方式对本使用说明文件的内容之任一部分进行复制或传输。



**义隆电子股份有限公司**

**总公司:**

地址: 台湾新竹科学园区创新一路 12 号

电话: +886 3 563-9977

传真: +886 3 563-9966

[webmaster@emc.com.tw](mailto:webmaster@emc.com.tw)

<http://www.emc.com.tw>

**香港分公司:**

义隆电子 (香港) 有限公司  
九龙观塘巧明街 95 号世达中心  
19 楼 A 室

电话: +852 2723-3376

传真: +852 2723-7780

[elanhk@emc.com.hk](mailto:elanhk@emc.com.hk)

**USA:**

Elan Information  
Technology Group (USA)

P.O. Box 601

Cupertino, CA 95015

USA

Tel: +1 408 366-8225

Fax: +1 408 366-8225

**深圳分公司:**

义隆电子 (深圳) 有限公司  
深圳市南山区高新技术产业园  
南区高新南六道迈科龙大厦  
8A

邮编: 518057

电话: +86 755 2601-0565

传真: +86 755 2601-0500

[elan-sz@elanic.com.cn](mailto:elan-sz@elanic.com.cn)

**上海分公司:**

义隆电子 (上海) 有限公司  
地址: 上海市浦东新区张江  
高科碧波路 5 号科苑大楼 6  
楼

邮编: 201203

电话: +86 21 5080-3866

传真: +86 21 5080-0273

[elan-sh@elanic.com.cn](mailto:elan-sh@elanic.com.cn)

---

# 目录

1	综述	1
2	特性	<b>1</b>
2.1	选择表格	2
3	引脚配置	3
4	引脚描述	6
5	功能结构图	10
6	功能描述	11
6.1	操作寄存器	11
6.1.1	R0: IAR (间接寻址寄存器)	11
6.1.2	R1: BSR (库选择控制寄存器)	11
6.1.3	R2: PCL (程序计数器低位)	11
6.1.4	R3: SR (状态寄存器)	17
6.1.5	R4: RSR (RAM 选择寄存器)	18
6.1.6	Bank0 R5 ~ RA (Port 5 ~ Port A)	18
6.1.7	Bank0 RB IOCR5 (IO Port 5 控制寄存器)	18
6.1.8	Bank0 RC IOCR6 (IO Port 6 控制寄存器)	18
6.1.9	Bank0 RD IOCR7 (IO Port 7 控制寄存器)	18
6.1.10	Bank0 RE OMCR (操作模式控制寄存器)	18
6.1.11	Bank0 RF: EIESCR (外部中断沿选择控制寄存器)	21
6.1.12	Bank0 R10: WUCR1 (唤醒控制寄存器 1)	21
6.1.13	Bank0 R11: WUCR2 (唤醒控制寄存器 2)	22
6.1.14	Bank0 R12: WUCR3 (唤醒控制寄存器 3)	22
6.1.15	Bank0 R13: (保留)	23
6.1.16	Bank0 R14: SFR1 (状态标志寄存器 1)	23
6.1.17	Bank0 R15: SFR2 (状态标志寄存器 2)	23
6.1.18	Bank0 R16: SFR3 (状态标志寄存器 3)	24
6.1.19	Bank0 R17: SFR4 (状态标志寄存器 4)	24
6.1.20	Bank0 R18: (保留)	25
6.1.21	Bank0 R19: SFR6 (状态标志寄存器 6)	25
6.1.22	Bank0 R1A: (保留)	25
6.1.23	Bank0 R1B: IMR1 (中断屏蔽寄存器 1)	25
6.1.24	Bank0 R1C: IMR2 (中断屏蔽寄存器 2)	26
6.1.25	Bank0 R1D: IMR3 (中断屏蔽寄存器 3)	26
6.1.26	Bank0 R1E: IMR4 (中断屏蔽寄存器 4)	27
6.1.27	Bank0 R1F: (保留)	28
6.1.28	Bank0 R20: IMR6 (中断屏蔽寄存器 6)	28
6.1.29	Bank0 R21: WDTCCR (看门狗计时器控制寄存器)	29
6.1.30	Bank0 R22: TCCCR (TCC 控制寄存器)	29

6.1.31 Bank0 R23: TCCD (TCC 数据寄存器) .....	30
6.1.32 Bank0 R24: TC1CR1 (计时器/计数器 1 控制寄存器 1) .....	30
6.1.33 Bank0 R25: TC1CR2 (计时器/计数器 1 控制寄存器 2) .....	31
6.1.34 Bank0 R26: TC1DA (计时器/计数器 1 数据缓冲 A) .....	33
6.1.35 Bank0 R27: TC1DB (计时器/计数器 1 数据缓冲 B) .....	33
6.1.36 Bank0 R28: TC2CR1 (计时器/计数器 2 控制寄存器 1) .....	33
6.1.37 Bank0 R29: TC2CR2 (计时器/计数器 2 控制寄存器 2) .....	34
6.1.38 Bank0 R2A: TC2DA (计时器/计数器 2 数据缓冲 A) .....	35
6.1.39 Bank0 R2B: TC2DB (计时器/计数器 2 数据缓冲 B) .....	35
6.1.40 Bank0 R2C: TC3CR1 (计时器/计数器 3 控制寄存器 1) .....	35
6.1.41 Bank0 R2D: TC3CR2 (计时器/计数器 3 控制寄存器 2) .....	36
6.1.42 Bank0 R2E: TC3DA (计时器/计数器 3 数据缓冲 A) .....	38
6.1.43 Bank0 R2F: TC3DB (计时器/计数器 3 数据缓冲 B) .....	38
6.1.44 Bank0 R30: I2CCR1 (I2C 状态和控制寄存器 1) .....	38
6.1.45 Bank0 R31: I2CCR2 (I2C 状态和控制寄存器 2) .....	39
6.1.46 Bank0 R32: I2CSA (I2C 从机地址寄存器) .....	40
6.1.47 Bank0 R33: I2CDB (I2C 数据缓存寄存器) .....	40
6.1.48 Bank0 R34: I2CDAL (I2C 器件地址寄存器) .....	40
6.1.49 Bank0 R35: I2CDAH (I2C 器件地址寄存器) .....	41
6.1.50 Bank0 R36: SPICR (SPI 控制寄存器) .....	41
6.1.51 Bank0 R37: SPIS (SPI 状态寄存器) .....	42
6.1.52 Bank0 R38: SPIR (SPI 读缓冲寄存器) .....	43
6.1.53 Bank0 R39: SPIW (SPI 写缓冲寄存器) .....	43
6.1.54 Bank0 R3A ~ R3D: (保留) .....	43
6.1.55 Bank0 R3E: ADCR1 (ADC 控制寄存器 1) .....	43
6.1.56 Bank0 R3F: ADCR2 (ADC 控制寄存器 2) .....	44
6.1.57 Bank0 R40: ADISR (模数转换输入通道选择寄存器) .....	45
6.1.58 Bank0 R41: ADER1 (模数转换输入控制寄存器 1) .....	46
6.1.59 Bank0 R42: (保留) .....	46
6.1.60 Bank0 R43: ADDL (模数转换数据的低字节) .....	47
6.1.61 Bank0 R44: ADDH (模数转换数据的高字节) .....	47
6.1.62 Bank0 R45 ADCVL (模数转换器比较的低字节) .....	47
6.1.63 Bank0 R46 ADCVH (模数转换器比较高字节) .....	47
6.1.64 Bank0 R47 ~ R4F(保留) .....	47
6.1.65 Bank1 R5 IOCR8 (IO Port 8 控制寄存器) .....	47
6.1.66 Bank1 R6 IOCR9 (IO Port 9 控制寄存器) .....	48
6.1.67 Bank1 R7 IOCRA (IO Port A 控制寄存器) .....	48
6.1.68 Bank1 R8: P5PHCR (Port 5 上拉控制寄存器) .....	48
6.1.69 Bank1 R9: P6PHCR (Port 6 上拉控制寄存器) .....	48
6.1.70 Bank1 RA: P789APHCR (Port 7~A 上拉控制寄存器) .....	49
6.1.71 Bank1 RB: P5PLCR (Port 5 下拉控制寄存器) .....	49
6.1.72 Bank1 RC: P6PLCR (Port 6 下拉控制寄存器) .....	50

6.1.73 Bank1 RD: P789APLCR (Port 7~A 下拉控制寄存器).....	50
6.1.74 Bank1 RE: P5HDSCR (Port 5 高驱动/下沉控制寄存器).....	51
6.1.75 Bank1 RF: P6HDSCR (Port 6 高驱动/下沉控制寄存器).....	51
6.1.76 Bank1 R10: P789AHDSCR (Port 7~A 高驱动/下沉控制寄存器).....	51
6.1.77 Bank1 R11: P5ODCR (Port 5 漏极开路控制寄存器).....	52
6.1.78 Bank1 R12: P6ODCR (Port 6 漏极开路控制寄存器).....	52
6.1.79 Bank1 R13: P789AODCR (Port 7~A 漏极开路控制寄存器).....	52
6.1.80 Bank1 R14: DeadTCR (停滞时钟控制寄存器).....	53
6.1.81 Bank1 R15: DeadTR (停滞时间寄存器).....	53
6.1.82 Bank1 R16: PWMSCR (PWM 源时钟控制寄存器).....	53
6.1.83 Bank1 R17: PWMACR (PWMA 控制寄存器).....	54
6.1.84 Bank1 R18: PRDAL (PWMA 周期的低字节).....	55
6.1.85 Bank1 R19: PRDAH (PWMA 周期的高字节).....	55
6.1.86 Bank1 R1A: DTAL (PWMA 占空比的低字节).....	56
6.1.87 Bank1 R1B: DTAH (PWMA 占空比的高字节).....	56
6.1.88 Bank1 R1C: TMRAL (计时器 A 的低字节).....	56
6.1.89 Bank1 R1D: TMRAH (计时器 A 的高字节).....	56
6.1.90 Bank1 R1E: PWMBCR (PWMB 控制寄存器).....	56
6.1.91 Bank1 R1F: PRDBL (PWMB 周期的低字节).....	57
6.1.92 Bank1 R20: PRDBH (PWMB 周期的高字节).....	57
6.1.93 Bank1 R21: DTBL (PWMB 占空比的低字节).....	58
6.1.94 Bank1 R22: DTBH (PWMB 占空比的高字节).....	58
6.1.95 Bank1 R23: TMRBL (计时器 B 的低字节).....	58
6.1.96 Bank1 R24: TMRBH (计时器 B 的高字节).....	58
6.1.97 Bank1 R25 ~ R39: (保留).....	58
6.1.98 Bank1 R40: WCR & EECR1 (时钟计时器和 EEPROM 控制寄存器 1).....	58
6.1.99 Bank1 R41: EECR2 (EEPROM 控制寄存器 2).....	59
6.1.100 Bank1 R42: EERA (EEPROM 地址).....	59
6.1.101 Bank1 R43: EERD (EEPROM 数据).....	60
6.1.102 Bank1 R44: FLKR (闪存密钥寄存器用于表格写使用).....	60
6.1.103 Bank1 R45: TBPTL (表指针低寄存器).....	60
6.1.104 Bank1 R46: TBPTH (表指针高寄存器).....	60
6.1.105 Bank1 R47: STKMON (堆指针).....	61
6.1.106 Bank1 R48: PCH (程序计数器高位).....	61
6.1.107 Bank1 R49: LVDSCR (低电压侦测器控制寄存器).....	61
6.1.108 Bank1 R4D TBWCR (表写入控制寄存器).....	62
6.1.109 Bank1 R4E: TBWAL (表写入起始地址低字节).....	62
6.1.110 Bank1 R4F: TBWAH (表写入起始地址高字节).....	62
6.1.111 Bank2 R5 TPEPCR1 (触控键群组 A 使能引脚控制寄存器 1).....	62
6.1.112 Bank2 R6 TPEPCR2 (触控键群组 A 使能引脚控制寄存器 2).....	63
6.1.113 Bank2 R7 TPEPCR3 (触控键群组 B 使能引脚控制寄存器 3).....	64
6.1.114 Bank2 R8 TPEPCR4 (触控键群组 B 使能引脚控制寄存器 4).....	65

6.1.115 Bank2 R9 TPCCR (触控键充电放电电流控制寄存器).....	65
6.1.116 Bank2 RA TPCR1 (触控键控制寄存器 1).....	65
6.1.117 Bank2 RB TPCR2 (触控键控制寄存器 2).....	67
6.1.118 Bank2 RC TPCR3 (触控键控制寄存器 3).....	67
6.1.119 Bank2 RD TPAHTH (群组 A 最高唤醒阈值的最高有效字节).....	68
6.1.120 Bank2 RE TPAHTL (群组 A 最高唤醒阈值的最低有效字节).....	68
6.1.121 Bank2 RF TPALTH (群组 A 最低唤醒阈值的最高有效字节).....	69
6.1.122 Bank2 R10 TPALTL (群组 B 最低唤醒阈值的最高有效字节).....	69
6.1.123 Bank2 R11 TPBHTH (群组 B 最高唤醒阈值的最高有效字节).....	69
6.1.124 Bank2 R12 TPBH TL (群组 B 最低唤醒阈值的最高有效字节).....	69
6.1.125 Bank2 R13 TPBLTH (群组 B 最低唤醒阈值的最高有效字节).....	69
6.1.126 Bank2 R14 TPBLTL (群组 B 最低唤醒阈值的最高有效字节).....	69
6.1.127 Bank2 R15 TPAH (群组 A 的触控缓存的最高有效字节).....	70
6.1.128 Bank2 R16 TPAL (群组 A 的触控缓存的最低有效字节).....	70
6.1.129 Bank2 R17 TPBH (群组 B 的触控缓存的最高有效字节).....	70
6.1.130 Bank2 R18 TPBL (群组 B 的触控缓存的最低有效字节).....	70
6.1.131 Bank2 R19 TPSTH (感应时间的最高有效字节).....	70
6.1.132 Bank2 R1A TPSTL (感应时间的最低有效字节).....	71
6.1.133 Bank2 R1B~R46: (保留).....	71
6.1.134 Bank2 R47 LOCKPR (锁页码寄存器).....	71
6.1.135 Bank2 R48 LOCKCR (锁控制寄存器).....	71
6.1.136 R50~R7F, Bank0~3 R80~RFF.....	71
6.2 TCC/WDT&预分频器.....	72
6.3 I/O 端口.....	73
6.4 复位与唤醒.....	76
6.4.1 复位.....	76
6.4.2 RST、T 和 P 状态寄存器的状态.....	79
6.5 中断.....	96
6.6 触控键.....	98
6.6.1 概述.....	99
6.6.2 功能描述.....	99
6.6.3 正常模式编程.....	99
6.6.4 TK-空闲/TK-休眠模式编程.....	100
6.7 A/D 转换器.....	101
6.7.1 ADC 数据寄存器.....	102
6.7.2 A/D 取样时间.....	102
6.7.3 A/D 转换时间.....	102
6.7.4 ADC 工作在休眠模式.....	102
6.7.5 编程过程/注意事项.....	103
6.7.6 编程过程用于侦测内部 VDD.....	103

6.8 计时器.....	105
6.8.1 计时器/计数器模式.....	106
6.8.2 窗模式.....	107
6.8.3 捕获模式.....	108
6.8.4 可编程触发器模式和脉冲宽度调制模式.....	109
6.8.5 蜂鸣器模式.....	110
6.9 PWM.....	111
6.9.1 概述.....	112
6.9.2 增量计时计数器(TMRX: TMRAH/TMRAL , TMRBH/TMRBL).....	114
6.9.3 PWM 时间周期(PRDx: PRDAL/H, PRDBL/H).....	114
6.9.4 PWM 占空比周期 (DTX: DTAH/DTAL 或 DTBH/DTBL).....	114
6.9.5 双 PWM 模式.....	115
6.10 SPI(串行外部接口).....	116
6.10.1 概述&特性.....	116
6.10.2 SPI 功能描述.....	118
6.10.3 SPI 信号&引脚描述.....	119
6.10.4 SPI 模式时序图.....	121
6.11 I2C 功能.....	122
6.11.1 7 位从机地址:.....	123
6.11.2 10 位从机地址:.....	124
6.11.3 主机模式.....	127
6.11.4 从机模式.....	127
6.12 增强保护.....	128
6.12.1 增强保护编程.....	128
6.13 振荡器.....	129
6.13.1 振荡器模式.....	129
6.13.2 晶体振荡器/陶瓷振荡器(XTAL).....	130
6.13.3 内部 RC 振荡器模式.....	131
6.14 上电注意事项.....	132
6.15 外部电压重置电路.....	132
6.16 残留电压保护.....	132
6.17 代码选项.....	133
6.17.1 代码选项寄存器(Word 0).....	133
6.17.2 代码选项寄存器(Word 1).....	135
6.17.3 代码选项寄存器(Word 2).....	136
6.17.4 代码选项寄存器(Word 3).....	137
6.18 指令集.....	138
<b>7 绝对最大值.....</b>	<b>142</b>
<b>8 DC 电气特性.....</b>	<b>142</b>

<b>9</b>	<b>AC 电气特性</b> .....	146
----------	----------------------	-----

## 附件

<b>A</b>	<b>编码与制造信息</b> .....	147
<b>B</b>	<b>封装类型</b> .....	148
<b>C</b>	<b>封装信息</b> .....	149
	C.1 EM88F758NL44 .....	149
	C.2 EM88F758NQN40 .....	150
	C.3 EM88F758NSO28 .....	151
	C.4 EM88F758NSS28 .....	152
	C.5 EM88F758NK28 .....	153
	C.6 EM88F758NSO20 .....	154
<b>D</b>	<b>品质保证和可靠性</b> .....	155
	D.1 地址缺陷检测 .....	155
<b>E</b>	<b>EM88F758N 烧录引脚清单</b> .....	156

## 规格修订历史

版本	版本描述	日期
1.0	初版	2015/12/09
1.1	1. 增加用户应用注意事项 2. 增加 ADC 时钟比选择的注意事项 3. 修改中断描述 4. 修改封装类型 5. 修改指令描述 6. 修改振荡器特性 7. 修改时钟比选择的描述 8. 修改 PRDAL,PRDBL 注意事项的描述 9. 修改 ADC 控制寄存器清单 10. 修改图 6-16 11. 修改图 6-18 12. 修改表 14 13. 修改附件 A “编码与制造信息” 14. 修改附件 B 15. 修改附件 C	2016/03/05

## 用户应用注意事项

(使用芯片前, 请仔细阅读如下说明, 其中包含重要的信息)

1. 我们强烈建议, 在VDD和VSS间放置一个外部100nF MLCC, 而且MLCC尽可能靠近IC。
2. 停滞时间寄存器中的值必须小于占空比周期寄存器中的值, 为了防止PWM输出出现无法预期的行为。
3. 如果P50,P51为外部中断, 上拉(下拉)功能将自动禁止, 相应的控制位元为无效。
4. 在ADC转换器件, 为保持精确, 所有的引脚不会执行输出指令。为了获得更精准的值, 需要在AD转换期间, 避免I/O引脚上的任何数据转换。



# 1 综述

EM88F758N是采用低功耗高速CMOS工艺设计开发的8位微控制器。它有片内8K\*16位电可擦式闪存和256x8位的系统可编程EEPROM。

它的除错功能内建在EM88F758N芯片。用户可以从JTAG端口读取程序代码，监控片内寄存器状态，并将追踪记录存储值电脑中。EM88F758N包含一个电容式触控功能。一个独立的触控键，用塑料或玻璃盖子封装。系统控制器根据手指的位置和人性化界面的内容可转换手指数据为按钮的按压。使用OCDS，用户可以使用义隆烧录器轻松地烧写开发代码。

# 2 特性

- CPU配置
    - 8Kx16位闪存
    - (48+512)字节通用目的寄存器
    - 256字节片内可编程EEPROM
    - 超过10年的数据保持
    - 16级堆栈用于子程序嵌套
    - 在5V/4MHz电流小于1.5mA
    - 在3V/16kHz, 典型值15μA
    - 在3V/32kHz, 典型值22μA
    - 在休眠模式下, 典型值为1 μA
    - 3个可编程电平电压重置LVR: 4.0V, 3.5V, 2.7V, 1.8V (BOR)
    - 1组4个可编程电平电压侦测器LVD: 4.5V, 4.0V, 3.3V, 2.2V
    - 6个CPU运行模式(正常,绿色,空闲,休眠,TK空闲,TK休眠)
  - I/O端口配置
    - 6组双向I/O端口: P5~P9, PA
    - 4个可编程引脚改变唤醒端口: P5~P8
    - 6个可编程上拉 I/O端口: P5~P9, PA
    - 6个可编程下拉 I/O端口: P5~P9, PA
    - 6个可编程漏极开路 I/O端口: P5~P9, PA
    - 6个可编程高下沉/驱动 I/O端口: P5~P9, PA
  - 工作电压范围:
    - 在-40°C~85°C为2.0V~5.5V (工业级)
    - 在0°C~85°C为1.8V~5.5V (商业级)
  - 工作频率范围 (基于两个主时钟):
- 主振荡器:**
- 晶体模式:
    - DC ~ 20MHz在4.5V~5.5V
    - DC ~ 16MHz在3.5V~5.5V
    - DC ~ 8MHz在2.5V~5.5V
    - DC ~ 4MHz在1.8V~5.5V
  - IRC模式:
    - DC ~ 20MHz在4.5V~5.5V
    - DC ~ 16MHz 在3.5V~5.5V
    - DC ~ 8MHz 在2.5V~5.5V
    - DC ~ 4MHz在1.8V~5.5V

内部 RC 频率	触控键 频率	漂移率			
		温度 (-40°C~+85°C)	电压 (1.8V~5.5V)	制程	总计
1MHz	24MHz	±2%	±1%	±1%	±4%
4MHz	24MHz	±2%	±1%	±1%	±4%
6MHz	24MHz	±2%	±1%	±1%	±4%
8MHz	24MHz	±2%	±1%	±1%	±4%
12MHz	24MHz	±2%	±1%	±1%	±4%
16MHz	16MHz	±2%	±1%	±1%	±4%
20MHz	20MHz	±2%	±1%	±1%	±4%

\* 内核和TK用于相同的IRC时钟源

**副振荡器:**

- IRC模式: 16k/128k Hz
- 晶体模式: 32.768kHz

- 外部配置
  - 8位具有选择信号源、触发沿、溢出中断的实时时钟/计数器(TCC)
  - 2个带有与计时器A和B相同的10位分辨率的脉冲宽度调制 (PWMA, PWMB)
  - 3个带有7种模式的8位计时器 (TC1/TC2/TC3):计时器/计数器/捕获/窗/蜂鸣器/PWM/PDO(可编程触发器输出)模式。TC1+TC2可降阶为一个16位计数器/计时器。
  - 8+1个通道带有12位分辨率的模数转换器
  - 其中的1个通道为 1/2 VDD功率检测器
  - 触控键功能的20条Trace(传感器)用于两个群组, 操作电压范围从2.4V至5.5V
  - 串行的发射器/接收器接口 (SPI): 3线的同步通讯
  - 带有7/10位地址和8位数据发射/接收模式的I<sup>2</sup>C功能
  - 掉电(休眠)模式
- 21可用中断: (3个外部, 18个内部)
  - 看门狗计时器中断
  - 外部中断: EINT0,EINT1
  - TCC溢出中断
  - TC1, TC2, TC3溢出中断
  - 输入端口状态改变中断
  - ADC完成中断
  - PWMA, PWMB周期/占空比匹配完成中断
  - I<sup>2</sup>C转移/接收/中止中断
  - SPI中断
  - LVD中断
  - 系统保持中断
  - 触控键转换完成、极限检测、报错中断
- 单周期指令
- 在振荡器模式下的5种振荡器范围

振荡范围	振荡器模式
20 MHz ~ 12 MHz	HXT1
12 MHz ~ 6 MHz	HXT2
6 MHz ~ 1 MHz	XT
1 MHz ~ 100 KHz	LXT1
32.768KHz	LXT2

- 可编程自由运行看门狗计时器
  - 看门狗计时器: 在25°C, VDD =5V, 16.5ms ± 5%, 温度范围 ± 5% (-40°C ~+85°C)
  - 看门狗计时器: 在25°C, VDD =3V, 16.5ms ± 5%, 温度范围 ± 5% (-40°C ~+85°C)
  - 每个指令周期有两个时钟
- 封装类型:
  - 44-pin LQFP : 10\*10\*1.4mm EM88F758NL44
  - 40-pin QFN : 5\*5\*0.8mm EM88F758NQ40
  - 28-pin SOP : 300mil EM88F758NSO28
  - 28-pin SSOP : 209mil EM88F758NSS28
  - 28-pin SKDIP : 300mil EM88F758NK28
  - 20-pin SOP : 300mil EM88F758NSO20

**注:** 绿色产品不包含有害物质

## 2.1 选择表格

特性		EM88F758N	EM88F758N	EM88F758N	EM88F758N
封装类型		LQFP-44	QFN-40	SSOP-28 SOP-28 SKDIP-28	SOP-20
工作电压(V)		1.8~5.5 <sup>(1)</sup>	1.8~5.5 <sup>(1)</sup>	1.8~5.5 <sup>(1)</sup>	1.8~5.5 <sup>(1)</sup>
工作速率	振荡器速率 (MHz)	20	20	20	20
	指令周期 (ns)	100	100	100	100
片内闪存(16 个字)		8K	8K	8K	8K
片内 SRAM (8 个字节)		560	560	560	560
EEPROM (8 个字节)		256	256	256	256
看门狗计时器		Yes	Yes	Yes	Yes
RTC (时钟时间)		Yes	Yes	Yes	Yes
PWM 输出	分辨率	10	10	10	10
	PWM 计时器	2	2	2	2
	PWM 输出	4	4	4	4
	补数	是	是	是	是
	停滞时间	是	是	是	是
12 位 ADC	kSPS	100	100	100	100
	功率检波	½ VDD	½ VDD	½ VDD	½ VDD
	通道	8	8	8	8
	取样保持	1	1	1	1
TCC		8 位 <sup>*1</sup>	8 位 <sup>*1</sup>	8 位 <sup>*1</sup>	8 位 <sup>*1</sup>
TC1	计时器/计数器/捕获窗口 /PWM/PDO	8 位 <sup>*1</sup>	8 位 <sup>*1</sup>	8 位 <sup>*1</sup>	8 位 <sup>*1</sup>
TC2		8 位 <sup>*1</sup>	8 位 <sup>*1</sup>	8 位 <sup>*1</sup>	8 位 <sup>*1</sup>
TC3		8 位 <sup>*1</sup>	8 位 <sup>*1</sup>	8 位 <sup>*1</sup>	8 位 <sup>*1</sup>
TP		20 Traces	20 Traces	16 Traces	8 Traces
外部中断		2	2	2	2
串行外部接口 (SPI)		1	1	x	x
内部集成电路(I2C)		1	1	1	1
I/O 引脚 (共享)	GPIO	42	38	26	18
	直接 LED 驱动引脚	42	38	26	18
	直接 LED 驱动电流 (Typ.)	90mA <sup>(2)</sup>	90mA <sup>(2)</sup>	90mA <sup>(2)</sup>	90mA <sup>(2)</sup>
温度	-40°C ~ 85°C	是 <sup>(3)</sup>	是 <sup>(3)</sup>	是 <sup>(3)</sup>	是 <sup>(3)</sup>

<sup>(1)</sup> 当 BOR 禁止, EM88F758N 可以工作在 1.8V, 8MHz 或以下。

<sup>(2)</sup> 高下沉电流使能, 输出为 GND +1.5V。

<sup>(3)</sup> 工作电压 2.0V~5.5V at -40°C~85°C (工业)。

表 2-1 EM88F758N 选择表

### 3 引脚配置

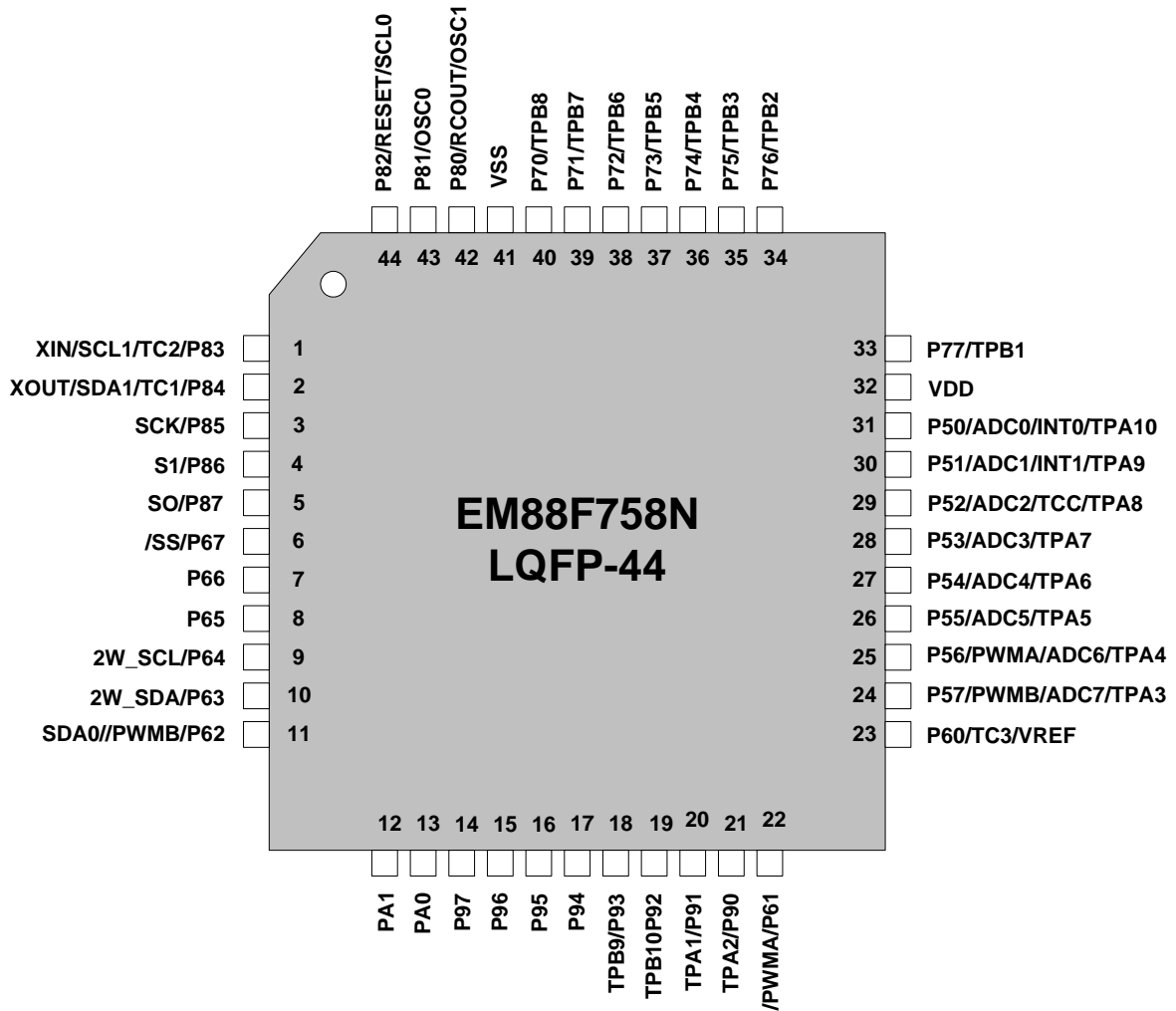


图3-1 EM88F758N LQFP-44引脚配置

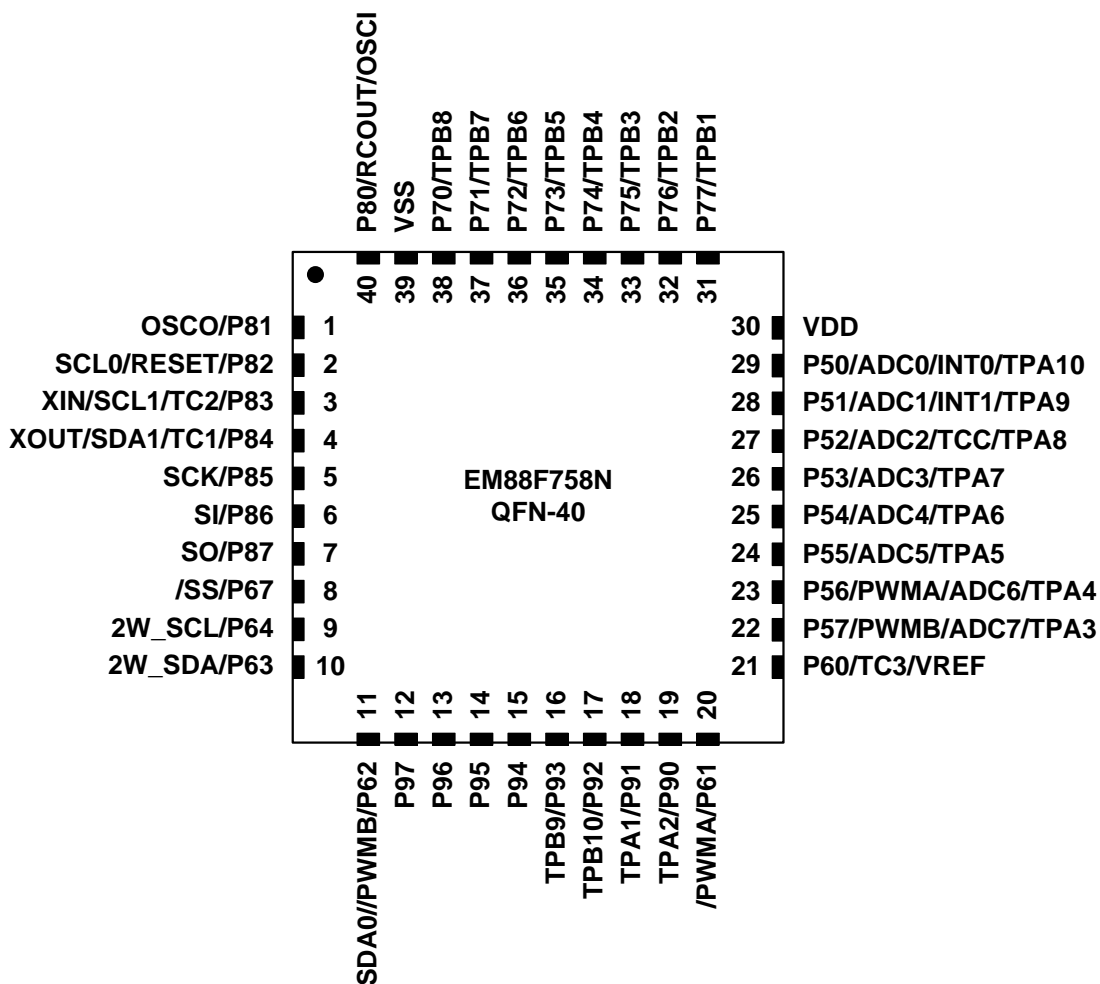


图3-2 EM88F758N QFN-40引脚配置

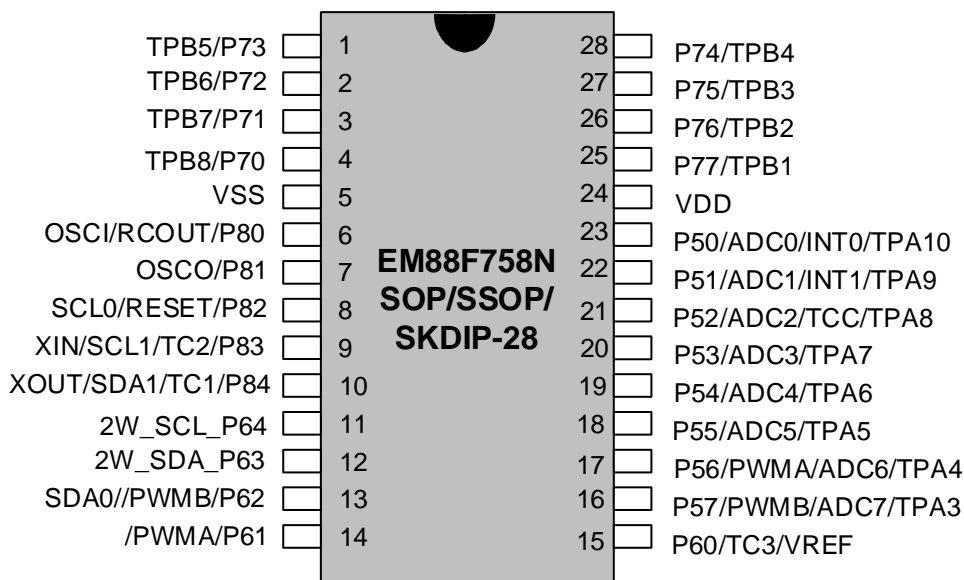


图 3-3 EM88F758N SOP/SSOP/SKDIP-28 引脚配置

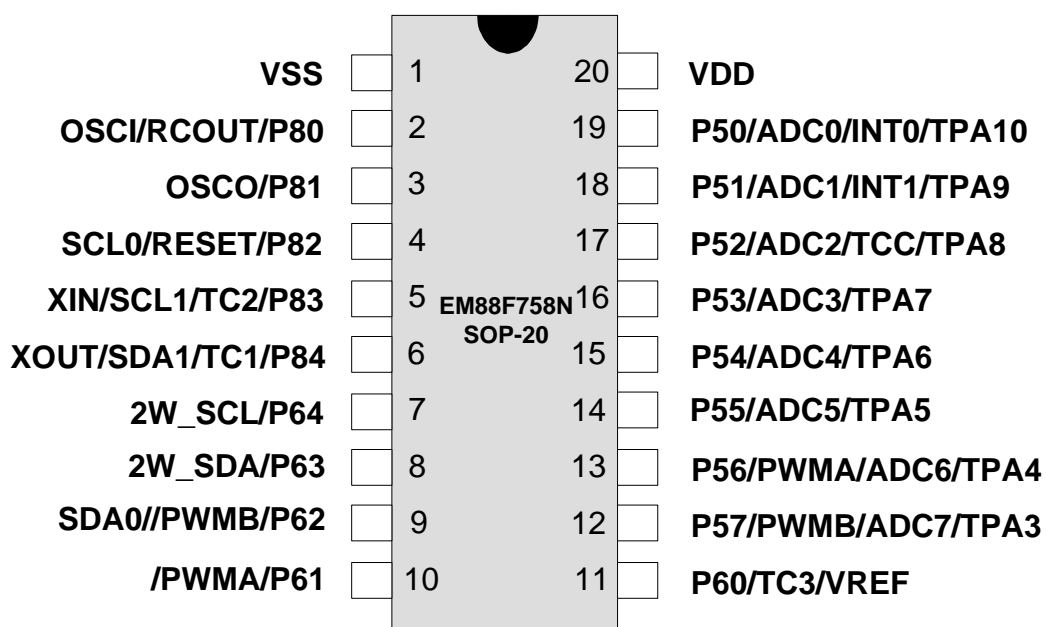


图 3-4 EM88F758N SOP-20 引脚配置

## 4 引脚描述

符号	功能	输入类型	输出类型	描述
VDD	VDD	Power	-	电源
VSS	VSS	Power	-	地
P50/ADC0/INT0/TPA10	P50	ST	CMOS	双向 I/O 引脚, 可编程内部下拉、内部上拉、漏极开路和引脚状态改变唤醒
	ADC0	AN	-	ADC 输入 0
	INT0	ST	-	外部中断 0
	TPA10	AN	-	TPA10 为触控键感应引脚
P51/ADC1/INT1/TPA9	P51	ST	CMOS	双向 I/O 引脚, 可编程内部下拉、内部上拉、漏极开路和引脚状态改变唤醒
	ADC1	AN	-	ADC 输入 1
	INT1	ST	-	外部中断 1
	TPA9	AN	-	TPA9 为触控键感应引脚
P52/ADC2/TCC/TPA8	P52	ST	CMOS	双向 I/O 引脚, 可编程内部下拉、内部上拉、漏极开路和引脚状态改变唤醒
	ADC2	AN	-	ADC 输入 2
	TCC	ST	-	实时时钟/计数器时钟输入
	TPA8	AN	-	TPA8 为触控键感应引脚
P53/ADC3/TPA7	P53	ST	CMOS	双向 I/O 引脚, 可编程内部下拉、内部上拉、漏极开路和引脚状态改变唤醒
	ADC3	AN	-	ADC 输入 3
	TPA7	AN	-	TPA7 为触控键感应引脚
P54/ADC4/TPA6	P54	ST	CMOS	双向 I/O 引脚, 可编程内部下拉、内部上拉、漏极开路和引脚状态改变唤醒
	ADC4	AN	-	ADC 输入 4
	TPA6	AN	-	TPA6 为触控键感应引脚
P55/ADC5/TPA5	P55	ST	CMOS	双向 I/O 引脚, 可编程内部下拉、内部上拉、漏极开路和引脚状态改变唤醒
	ADC5	AN	-	ADC 输入 5
	TPA5	AN	-	TPA5 为触控键感应引脚
P56/PWMA/ADC6/TPA4	P56	ST	CMOS	双向 I/O 引脚, 可编程内部下拉、内部上拉、漏极开路和引脚状态改变唤醒
	PWMA	-	CMOS	PWMA 输出
	ADC6	AN	-	ADC 输入 6
	TPA4	AN	-	TPA4 为触控键感应引脚

符号	功能	输入类型	输出类型	描述
P57/PWMB/ADC7/TPA3	P57	ST	CMOS	双向 I/O 引脚, 可编程内部下拉、内部上拉、漏极开路和引脚状态改变唤醒
	PWMB	-	CMOS	PWMB 输出
	ADC7	AN	-	ADC 输入 7
	TPA3	AN	-	TPA3 为触控键感应引脚
P60/TC3/VREF	P60	ST	CMOS	双向 I/O 引脚, 可编程内部下拉、内部上拉、漏极开路和引脚状态改变唤醒
	TC3	ST	-	8 位计时器/计数器 3
	VREF	AN	-	ADC 参考电压
P61/ /PWMA	P61	ST	CMOS	双向 I/O 引脚, 可编程内部下拉、内部上拉、漏极开路和引脚状态改变唤醒
	/PWMA	-	CMOS	/PWMA 输出
P62/SDA0/ /PWMB	P62	ST	CMOS	双向 I/O 引脚, 可编程内部下拉、内部上拉、漏极开路和引脚状态改变唤醒
	SDA0	ST	CMOS	I <sup>2</sup> C 串行数据线。它为漏极开路
	/PWMB	-	CMOS	/PWMB 输出
P63/2W_SDA	P63	ST	CMOS	双向 I/O 引脚, 可编程内部下拉、内部上拉、漏极开路和引脚状态改变唤醒
	2W_SDA	ST	CMOS	片上侦错系统数据引脚
P64/2W_SCL	P64	ST	CMOS	双向 I/O 引脚, 可编程内部下拉、内部上拉、漏极开路和引脚状态改变唤醒
	2W_SCL	ST	CMOS	片上侦错系统时钟引脚
P65	P65	ST	CMOS	双向 I/O 引脚, 可编程内部下拉、内部上拉、漏极开路和引脚状态改变唤醒
P66	P66	ST	CMOS	双向 I/O 引脚, 可编程内部下拉、内部上拉、漏极开路和引脚状态改变唤醒
P67/ /SS	P67	ST	CMOS	双向 I/O 引脚, 可编程内部下拉、内部上拉、漏极开路和引脚状态改变唤醒
	/SS	ST	-	SPI 从机选择引脚
P70/TPB8	P70	ST	CMOS	双向 I/O 引脚, 可编程内部下拉、内部上拉、漏极开路和引脚状态改变唤醒
	TPB8	AN	-	TPB8 为触控键感应引脚
P71/TPB7	P71	ST	CMOS	双向 I/O 引脚, 可编程内部下拉、内部上拉、漏极开路和引脚状态改变唤醒
	TPB7	AN	-	TPB7 为触控键感应引脚
P72/TPB6	P72	ST	CMOS	双向 I/O 引脚, 可编程内部下拉、内部上拉、漏极开路和引脚状态改变唤醒
	TPB6	AN	-	TPB6 为触控键感应引脚
P73/TPB5	P73	ST	CMOS	双向 I/O 引脚, 可编程内部下拉、内部上拉、漏极开路和引脚状态改变唤醒
	TPB5	AN	-	TPB5 为触控键感应引脚

符号	功能	输入类型	输出类型	描述
P74/TPB4	P74	ST	CMOS	双向 I/O 引脚, 可编程内部下拉、内部上拉、漏极开路 and 引脚状态改变唤醒
	TPB4	AN	-	TPB4 为触控键感应引脚
P75/TPB3	P75	ST	CMOS	双向 I/O 引脚, 可编程内部下拉、内部上拉、漏极开路 and 引脚状态改变唤醒
	TPB3	AN	-	TPB3 为触控键感应引脚
P76/TPB2	P76	ST	CMOS	双向 I/O 引脚, 可编程内部下拉、内部上拉、漏极开路 and 引脚状态改变唤醒
	TPB2	AN	-	TPB2 为触控键感应引脚
P77/TPB1	P77	ST	CMOS	双向 I/O 引脚, 可编程内部下拉、内部上拉、漏极开路 and 引脚状态改变唤醒
	TPB1	AN	-	TPB1 为触控键感应引脚
P80/RCOUT/OSCI	P80	ST	CMOS	双向 I/O 引脚, 可编程内部下拉、内部上拉、漏极开路
	RCOUT	-	CMOS	外部 RC 振荡器的时钟输出 (漏极开路)
	OSCI	XTAL	-	晶体振荡器/谐振器的时钟输入
P81/OSCO	P81	ST	CMOS	双向 I/O 引脚, 可编程内部下拉、内部上拉、漏极开路
	OSCO	-	XTAL	晶体振荡器/谐振器的时钟输出
P82/RESET/SCL0	P82	ST	CMOS	双向 I/O 引脚, 可编程内部下拉、内部上拉、漏极开路
	RESET	ST	-	
	SCL0	ST	CMOS	I <sup>2</sup> C 串行时钟线。它为漏极开路
P83/TC2/SCL1/XIN	P83	ST	CMOS	双向 I/O 引脚, 可编程内部下拉、内部上拉、漏极开路
	TC2	ST	-	8 位定时器/计数器 2
	SCL1	ST	CMOS	I <sup>2</sup> C 串行时钟线。它为漏极开路
	XIN	XTAL	-	晶体振荡器/谐振器的时钟输入
P84/TC1/SDA1/XOUT	P84	ST	CMOS	双向 I/O 引脚, 可编程内部下拉、内部上拉、漏极开路
	TC1	ST	-	8 位定时器/计数器 1
	SDA1	ST	CMOS	I <sup>2</sup> C 串行数据线。它为漏极开路
	XOUT	-	XTAL	晶体振荡器/谐振器的时钟输出
P85/SCK	P85	ST	CMOS	双向 I/O 引脚, 可编程内部下拉、内部上拉、漏极开路
	SCK	ST	CMOS	SPI 串行时钟输入/输出
P86/SI	P86	ST	CMOS	双向 I/O 引脚, 可编程内部下拉、内部上拉、漏极开路
	SI	ST	-	SPI 串行数据输入

符号	功能	输入类型	输出类型	描述
P87/SO	P87	ST	CMOS	双向 I/O 引脚, 可编程内部下拉、内部上拉、漏极开路
	SO	-	CMOS	SPI 串行数据输出
P90/TPA2	P90	ST	CMOS	双向 I/O 引脚, 可编程内部下拉、内部上拉、漏极开路
	TPA2	AN	-	TPA2 为触控键感应引脚
P91/TPA1	P91	ST	CMOS	双向 I/O 引脚, 可编程内部下拉、内部上拉、漏极开路
	TPA1	AN	-	TPA1 为触控键感应引脚
P92/TPB10	P92	ST	CMOS	双向 I/O 引脚, 可编程内部下拉、内部上拉、漏极开路
	TPB10	AN	-	TPB10 为触控键感应引脚
P93/TPB9	P93	ST	CMOS	双向 I/O 引脚, 可编程内部下拉、内部上拉、漏极开路
	TPB9	AN	-	TPB9 为触控键感应引脚
P94	P94	ST	CMOS	双向 I/O 引脚, 可编程内部下拉、内部上拉、漏极开路
P95	P95	ST	CMOS	双向 I/O 引脚, 可编程内部下拉、内部上拉、漏极开路
P96	P96	ST	CMOS	双向 I/O 引脚, 可编程内部下拉、内部上拉、漏极开路
P97	P97	ST	CMOS	双向 I/O 引脚, 可编程内部下拉、内部上拉、漏极开路
PA0	PA0	ST	CMOS	双向 I/O 引脚, 可编程内部下拉、内部上拉、漏极开路
PA1	PA1	ST	CMOS	双向 I/O 引脚, 可编程内部下拉、内部上拉、漏极开路



## 6 功能描述

### 6.1 操作寄存器

#### 6.1.1 R0: IAR (间接寻址寄存器)

R0并非一个实际工作的寄存器，其主要功能是作为间接地址指针。任何对R0进行操作的指令，实际上是对RAM选择寄存器(R4)所指定的寄存器进行的操作。

#### 6.1.2 R1: BSR (库选择控制寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
-	-	SBS1	SBS0	-	-	GBS1	GBS0
0	0	R/W	R/W	0	0	R/W	R/W

**Bits 7~6:** 未使用，总是设置为 "0"

**Bit 5~4 (SBS1~SBS0):** 特殊寄存器库选择位元。它用于选择特殊寄存器 R5~R4F 的 bank 0/1/2。

SBS1	SBS0	特殊寄存器库
0	0	0
0	1	1
1	0	2
1	1	x

**Bits 3~2:** 未使用，总是设置为 "0"

**Bit 2~0 (GBS1~GBS0):** 通用寄存器库选择位元。它用于选择通用寄存器 R80~RFF 的 Bank 0~3。

GBS1	GBS0	RAM Bank
0	0	0
0	1	1
1	0	2
1	1	3

#### 6.1.3 R2: PCL (程序计数器低位)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
PC7	PC6	PC5	PC4	PC3	PC2	PC1	PC0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

**Bits 7~0 (PC7~PC0):** 程序计数器的低字节

●R2 和硬件堆栈是 15 位宽，它的结构于图 6-1 中描述。

●产生 8K×16 位片内闪存 ROM 地址以寻址相应的程序指令码。一个程序页是 4096 字长。

- 复位时 R2 的所有位都被置为"0"。
- 指令可直接加载程序计数器的低 12 位。因此, "JMP"指令允许 PC 跳转到一个程序页的任一位置。
- "CALL"指令首先加载 PC 的低 12 位, 然后将 PC+1 推入堆栈。因此, 子程序入口地址可位于一个程序页的任一位置。
- "LJMP"指令允许直接加载低 13 位程序计数器位元。因此, "LJMP" 允许 PC 跳转至  $8K(2^{13})$  的任意位置。
- "LCALL"指令首先加载 PC 的低 13 位, 然后将 PC+1 推入堆栈。因此, 子程序入口地址可位于  $8K(2^{13})$  一个程序页的任一位置。
- "RET" ("RETL k", "RETI")指令将栈顶值加载到当前 PC。
- "ADD R2, A"可将一个相对地址与当前 PC 相加, PC 的第九位及以上各位逐次递增。
- "MOV R2, A"可从"A"寄存器加载一个地址到 PC 的低 8 位, PC 的第九位及以上位元保持不变。
- 任何(除"ADD R2,A"指令外)向 R2 写入值的指令(例如. "MOV R2, A", "BC R2, 6")都会使 PC 的第九位及以上位元保持不变。
- 除"LCALL",和"LJMP" 指令, 其它任何指令都是单指令周期( $F_{sys}/2$ ), "LCALL"和"LJMP" 指令需要两个指令周期。

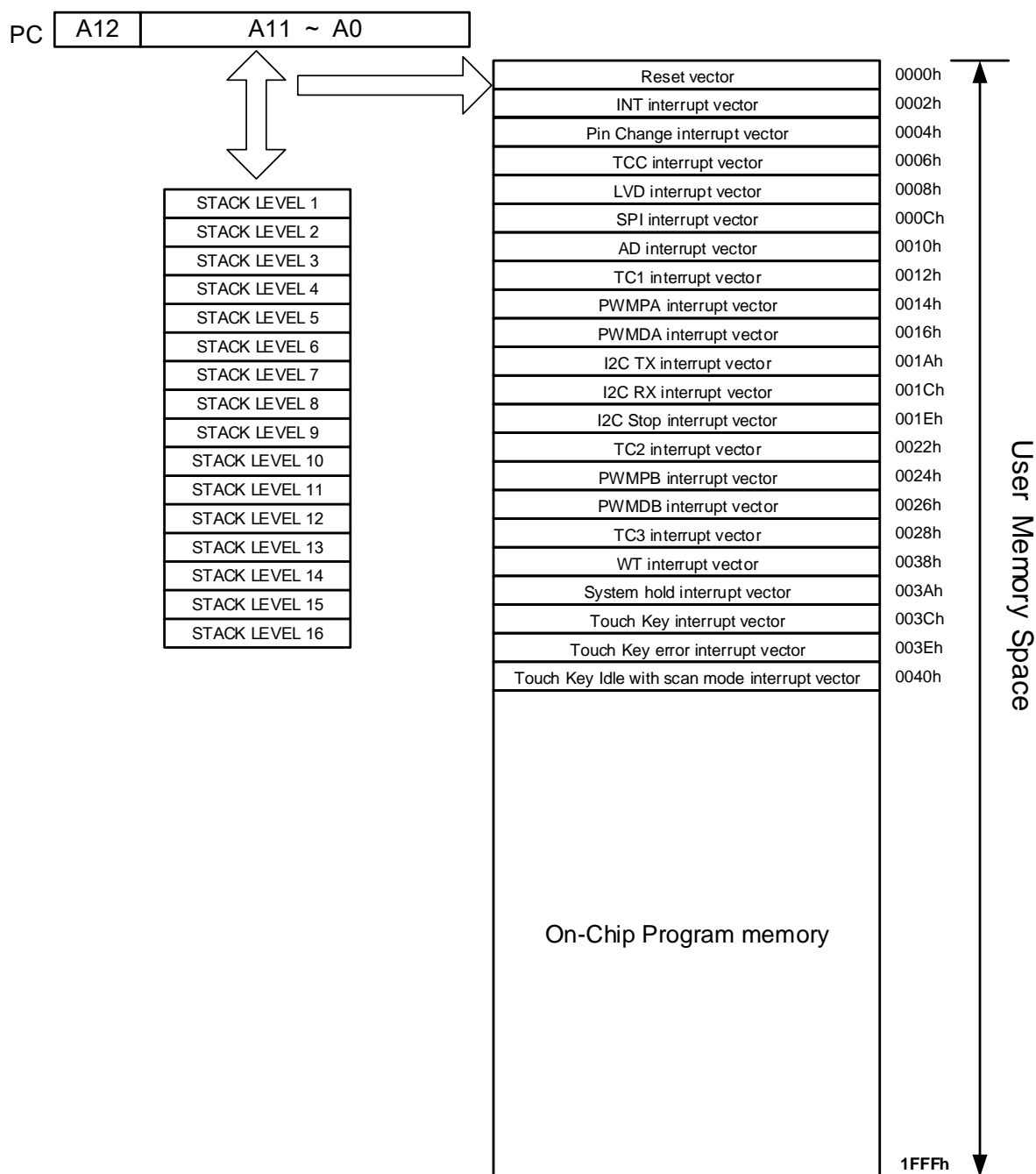


图6-1 程序计数器组织图

地址	BANK 0	BANK 1	BANK 2
0X00	IAR (间接寻址寄存器)		
0X01	BSR (库选择控制寄存器)		
0X02	PCL (程序计数器低位)		
0X03	SR (状态寄存器)		
0X04	RSR (RAM 选择寄存器)		
0X05	Port 5	IOCR8	TPEPCR1
0X06	Port 6	IOCR9	TPEPCR2
0X07	Port 7	IOCRA	TPEPCR3
0X08	Port 8	P5PHCR	TPEPCR4
0X09	Port 9	P6PHCR	TPCCR
0X0A	Port A	P789APHCR	TPCR1
0x0B	IOCR5	P5PLCR	TPCR2
0X0C	IOCR6	P6PLCR	TPCR3
0X0D	IOCR7	P789APLCR	TPAHTH
0X0E	OMCR (操作模式控制寄存器)	P5HDSCR	TPAHTL
0X0F	EIESCR (外部中断沿选择控制寄存器)	P6HDSCR	TPALTH
0X10	WUCR1	P789AHDSCR	TPALTL
0X11	WUCR2	P5ODCR	TPBHTH
0X12	WUCR3	P6ODCR	TPBHTL
0X13	保留	P789AODCR	TPBLTH
0X14	SFR1 (状态寄存器 1)	DeadTCR	TPBLTL
0X15	SFR2 (状态寄存器 2)	DeadTR	TPAH
0X16	SFR3 (状态寄存器 3)	PWMSCR	TPAL
0X17	SFR4 (状态寄存器 4)	PWMACR	TPBH
0X18	保留	PRDAL	TPBL
0X19	SFR6 (状态寄存器 6)	PRDAH	TPSTH
0X1A	保留	DTAL	TPSTL
0X1B	IMR1 (中断屏蔽寄存器 1)	DTAH	保留
0X1C	IMR2 (中断屏蔽寄存器 2)	TMRAL	保留
0X1D	IMR3 (中断屏蔽寄存器 3)	TMRAH	保留
0X1E	IMR4 (中断屏蔽寄存器 4)	PWMBCR	保留
0X1F	保留	PRDBL	保留
0X20	IMR6 (中断屏蔽寄存器 6)	PRDBH	保留
0X21	WDTCR	DTBL	保留



地址	BANK 0	BANK 1	BANK 2
0X22	TCCCR	DTBH	保留
0X23	TCCD	TMRBL	保留
0X24	TC1CR1	TMRBH	保留
0X25	TC1CR2	保留	保留
0X26	TC1DA	保留	保留
0X27	TC1DB	保留	保留
0X28	TC2CR1	保留	保留
0X29	TC2CR2	保留	保留
0X2A	TC2DA	保留	保留
0x2B	TC2DB	保留	保留
0X2C	TC3CR1	保留	保留
0X2D	TC3CR2	保留	保留
0X2E	TC3DA	保留	保留
0X2F	TC3DB	保留	保留
0X30	I2CCR1	保留	保留
0X31	I2CCR2	保留	保留
0X32	I2CSA	保留	保留
0X33	I2CDB	保留	保留
0X34	I2CDAL	保留	保留
0X35	I2CDAH	保留	保留
0X36	SPICR	保留	保留
0X37	SPIS	保留	保留
0X38	SPIR	保留	保留
0X39	SPIW	保留	保留
0X3A	保留	保留	保留
0x3B	保留	保留	保留
0X3C	保留	保留	保留
0X3D	保留	保留	保留
0X3E	ADCR1	保留	保留
0X3F	保留	保留	保留
0X40	ADISR	ECCR1	保留
0X41	ADER1	ECCR2	保留
0X42	ADER2	EERA	保留
0X43	ADDL	EERD	保留

地址	BANK 0	BANK 1	BANK 2	
0X44	ADDH	FLKR	保留	
0X45	ADCVL	TBPTL	保留	
0X46	ADCVH	TBPTH	保留	
0X47	保留	STKMON	LOCKPR	
0X48	保留	PCH	LOCKCR	
0X49	保留	LVDCR	保留	
0X4A	保留	保留	保留	
0X4B	保留	保留	保留	
0X4C	保留	保留	保留	
0X4D	保留	TBWCR	保留	
0X4E	保留	TBWAL	保留	
0X4F	保留	TBWAH	保留	
0X50	通用目的寄存器			
0X51				
.				
.				
0X7F				
0X80	Bank 0	Bank 1	Bank 2	Bank 3
0X81				
.				
.				
.				
0XFE				
0XFF				

图 6-2 数据存储配置

### 6.1.4 R3: SR (状态寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
INT	N	OV	T	P	Z	DC	C
F	R/W	R/W	R/W	R/W	R/W	R/W	R/W

**Bit 7 (INT):** 中断使能位元位

**0:** 通过 DISI 或硬件中断屏蔽

**1:** 通过 ENI/RETI 指令中断使能

**Bits 6 (N):** 负标志位

负标志位存储输出结果的最高有效位元的状态。

**0:** 运算结果不为负

**1:** 运算结果为负

**Bits 5 (OV):** 溢出标志位

当运算结果二进制补码溢出发生，OV 置位。

**0:** 无溢出发生

**1:** 溢出发生

**Bit 4 (T):** 超时位

"SLEP"和"WDTTC"指令置 1，掉电或复位是通过 WDT 超时设置为 0。

**Bit 3 (P):** 掉电位

上电或通过"WDTTC"指令置 1，通过"SLEP"复位为 0。

**Bit 2 (Z):** 0 标志位

如果算术或逻辑运算为 0，置 1。

**Bit 1 (DC):** 辅助进位标志位

**Bit 0 (C):** 进位标志位

当进位发生时，C 置位；当算术运算中借位发生，C 复位。进位标志置位或清除取决于正在执行运算。

对于 ADD, ADC, INC, INCA 指令

**0:** 无进位发生

**1:** 进位发生

对于 SUB, SUBB, DEC, DECA, NEG 指令

0: 进位发生

1: 无进位发生

对于 RLC, RRC, RLCA, RRCA 指令

进位标志被用于连接最低有效位元(LSB)和最高有效位元(MSB)。

### 6.1.5 R4: RSR (RAM选择寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
RSR7	RSR6	RSR5	RSR4	RSR3	RSR2	RSR1	RSR0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

**Bit 7~0(R SR7~RSR0):**在间接地址模式下, 这些位元被用于选择寄存器(地址: 00~FF)。用户可以在图 6-2 中更详细的看到数据存储器的配置。

### 6.1.6 Bank0 R5 ~ RA (Port 5 ~ Port A)

R5, R6, R7, R8, R9, RA 为 I/O 数据寄存器。

### 6.1.7 Bank0 RB IOCR5 (IO Port 5控制寄存器)

0: 设置相关的 I/O 引脚作为输出

1: 设置相关的 I/O 引脚作为高组态(默认值)

### 6.1.8 Bank0 RC IOCR6 (IO Port 6控制寄存器)

0: 设置相关的 I/O 引脚作为输出

1: 设置相关的 I/O 引脚作为高组态(默认值)

### 6.1.9 Bank0 RD IOCR7 (IO Port 7控制寄存器)

0: 设置相关的 I/O 引脚作为输出

1: 设置相关的 I/O 引脚作为高组态(默认值)

### 6.1.10 Bank0 RE OMCR (操作模式控制寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
CPUS	IDLE	-	-	-	RCM2	RCM1	RCM0
R/W	R/W	0	0	0	R/W	R/W	R/W

**Bit 7 (CPUS):** CPU 振荡源选择

0: Fs: 副振荡器

1: Fm: 主振荡器 (默认值)

当 CPUS=0, CPU 振荡器选择副振荡器, 主振荡器停止。

**Bit 6 (IDLE):**空闲模式使能位元。此位元决定了 SLEP 指令将执行何种模式

**0:** "IDLE=0"+SLEP 指令 => 休眠模式

**1:** "IDLE=1"+SLEP 指令 => 空闲模式(默认)

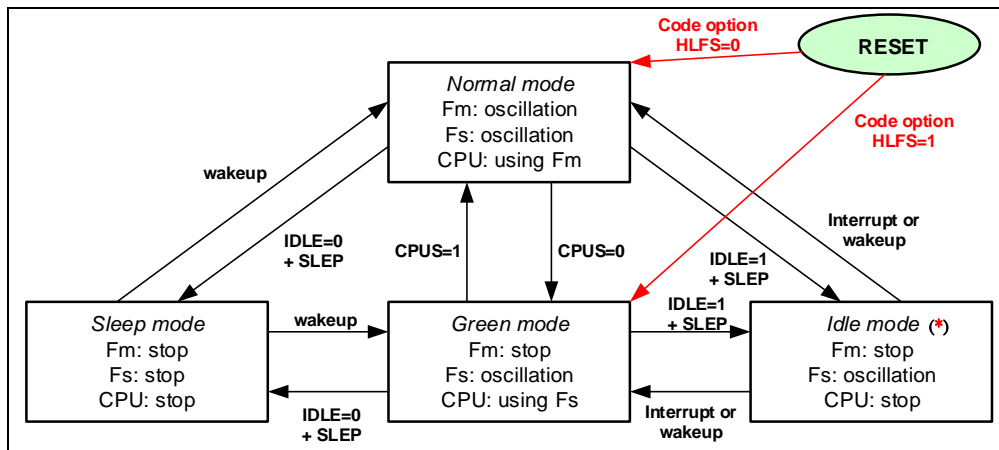


图 6-3 CPU 操作模式

**注意**

(\*)转换操作休眠→正常, 空闲→正常:

如果定时器的时钟源是Fs, 定时器/计数器将继续在空闲模式下技术。当在空闲模式下发生定时器/计数器的匹配条件, 定时器/计数器的中断模式将变为有效。当相应的中断使能, MCU将跳转至中断向量。

**振荡器特性**

**HLFSS=0 (正常模式)**

Fmain	Fsub	上电 LVR	引脚复位/ WDT	
			N / G / I	S
RC 1M,4M, 6M,8M	RC	16ms + WSTO + (8 或 32)*1/Fmain	WSTO + (8 或 32)*1/Fmain	WSTO + (8 或 32)*1/Fmain
	XT	16ms + WSTO + 510*1/Fsub	WSTO + (8 或 32)*1/Fmain	WSTO + 510*1/Fsub
RC 12M,16M 20M	RC	16ms + WSTO + 32*1/Fmain	WSTO + 32*1/Fmain	WSTO + 32*1/Fmain
	XT	16ms + WSTO + 510*1/Fsub	WSTO + 32*1/Fmain	WSTO + 510*1/Fsub
XT	RC	16ms + WSTO + 510*1/Fmain	WSTO + 510*1/Fmain	WSTO + 510*1/Fmain
	XT	16ms + WSTO + 510*1/Fsub	WSTO + 510*1/Fmain	WSTO + 510*1/Fsub

HLFS=1 (绿色模式)

Fmain	Fsub	上电 LVR	引脚复位/ WDT	
			N / G / I	S
RC 1M,4M, 6M,8M	RC	16ms + WSTO + 8 *1/Fsub	WSTO + 8*1/Fsub	WSTO + 8*1/Fsub
	XT	16ms + WSTO + 510*1/Fsub	WSTO + 8*1/Fsub	WSTO + 510*1/Fsub
RC 12M,16M 20M	RC	16ms + WSTO + 8*1/Fsub	WSTO + 8*1/Fsub	WSTO + 8*1/Fsub
	XT	16ms + WSTO + 510*1/Fsub	WSTO + 8*1/Fsub	WSTO + 510*1/Fsub
XT	RC	16ms + WSTO + 8*1/Fsub	WSTO + 8*1/Fsub	WSTO + 8*1/Fsub
	XT	16ms + WSTO + 510*1/Fsub	WSTO + 8*1/Fsub	WSTO + 510*1/Fsub

Fmain	Fsub	G → N	I → N	S → N
RC 1M,4M, 6M,8M	RC	WSTO + (8 或 32)*1/Fmain	WSTO + (8 或 32)*1/Fmain	WSTO + (8 或 32)*1/Fmain
	XT	WSTO + (8 或 32)*1/Fmain	WSTO + (8 或 32)*1/Fmain	WSTO + 510*1/Fsub
RC 12M,16M 20M	RC	WSTO + 32*1/Fmain	WSTO + 32*1/Fmain	WSTO + 32*1/Fmain
	XT	WSTO + 32*1/Fmain	WSTO + 32*1/Fmain	WSTO + 510*1/Fsub
XT	RC	WSTO + 510*1/Fmain	WSTO + 510*1/Fmain	WSTO + 510*1/Fmain
	XT	WSTO + 510*1/Fmain	WSTO + 510*1/Fmain	WSTO + 510*1/Fsub

Fmain	Fsub	I → G	S → G
RC	RC	WSTO + 8*1/Fsub	WSTO + 8*1/Fsub
XT	XT	WSTO + 8*1/Fsub	WSTO + 510*1/Fsub

N: 正常模式

WSTO: 起振的等待时间

G: 绿色模式

I: 空闲模式

S: 休眠模式

Bit 5~3: 未使用, 总是设置为 "0"

Bits 2~0 (RCM2~RCM0): 内部 RC 模式选择位

RCM2	RCM1	RCM0	频率(MHz)
0	0	0	4 (默认)
0	0	1	1
0	1	0	6
0	1	1	8
1	0	0	12
1	0	1	16
1	1	0	20
1	1	1	NA

### 6.1.11 Bank0 RF: EIESCR (外部中断沿选择控制寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
-	-	-	-	EIES1	EIES0	-	-
0	0	0	0	R/W	R/W	0	0

**Bits 7~4:** 未使用，总是设置为 "0"

**Bit 3(EIES1):** 外部中断沿选择位元

0: 下降沿中断

1: 上升沿中断

**Bit 2(EIES0):** 外部中断沿选择位元

0: 下降沿中断

1: 上升沿中断

**Bits 1~0 :** 未使用，总是设置为 "0"

### 6.1.12 Bank0 R10: WUCR1 (唤醒控制寄存器1)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
-	-	LVDWK	ADWK	INT1WK	INT0WK	-	-
0	0	R/W	R/W	R/W	R/W	0	0

**Bits 7~6:** 未使用，总是设置为 "0"

**Bit 5 (LVDWK):**低电压侦测唤醒使能位

0: 禁止低电压侦测唤醒

1: 使能低电压侦测唤醒

**Bit 4 (ADWK):** A/D 转换器唤醒功能使能位

0: 禁止转换器唤醒

1: 使能转换器唤醒

当 AD 转换完成状态用于进入中断向量或通过 AD 转换运行从休眠/空闲状态唤醒 IC，ADWK 位元必须被设置为使能。

**Bit 3 (INT1WK):** 外部中断(INT1 pin)唤醒功能使能位

0: 禁止外部中断唤醒

1: 能位外部中断唤醒

**Bit 2 (INT0WK):** 外部中断(INT0 pin)唤醒功能使能位

0: 禁止外部中断唤醒

1: 能位外部中断唤醒

当外部中断状态改变用于进入中断向量或从休眠/空闲模式唤醒 IC，INTWK 位需设置为使能。

Bits 1~0: 未使用, 总是设置为 "0"

### 6.1.13 Bank0 R11: WUCR2 (唤醒控制寄存器2)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
-	-	-	-	SPIWK	I2CWK	-	-
0	0	0	0	R/W	R/W	0	0

Bit 7~4: 未使用, 总是设置为 "0"

Bit 3 (SPIWK): SPI 唤醒使能位。当 SPI 作为从机模式时使用

0: 禁止 SPI 唤醒

1: 使能 SPI 唤醒

Bit 2 (I2CWK): I2C 唤醒使能位。当 I2C 工作在从机模式是可用

0: 禁止

1: 使能

\* I2C 从机模式不能 IC 绿色模式下传输, 否则 SCL 保持低电压。当 IC 转为正常模式时, SCL 释放。

Bits 1~0: 未使用, 总是设置为 "0"

### 6.1.14 Bank0 R12: WUCR3 (唤醒控制寄存器3)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
ICWKP8	ICWKP7	ICWKP6	ICWKP5	-	-	-	-
R/W	R/W	R/W	R/W	0	0	0	0

Bits 7~4(ICWKP8~ICWKP5): Port 8/7/6/5 引脚状态改变唤醒使能位

0: 禁止唤醒功能

1: 使能唤醒功能

Bits 3~0: 未使用, 总是设置为 "0"

唤醒信号	条件信号	休眠模式		空闲模式		绿色模式		正常模式	
		DISI	ENI	DISI	ENI	DISI	ENI	DISI	ENI
引脚改变 INT	ICWKP <sub>x</sub> = 0, PxICIE = 0	唤醒无效				中断有效			
	ICWKP <sub>x</sub> = 0, PxICIE = 1	唤醒无效				下一条 指令	中断 + 中断向量	下一条 指令	中断 + 中断向量
	ICWKP <sub>x</sub> = 1, PxICIE = 0	唤醒+ 下一条指令				唤醒无效			
	ICWKP <sub>x</sub> = 1, PxICIE = 1	唤醒+ 下一条指令	唤醒 + 中断向量	唤醒+ 下一条指令	唤醒 + 中断向量	下一条 指令	中断 + 中断向量	下一条 指令	中断 + 中断向量

\*: 当 MCU 从休眠或空闲模式唤醒, PxOCSF 必须等于 1。如果 ICSF 等于 0, 意味着引脚状态不能改变或引脚改变 ICIE 禁止, 因此 MCU 不能唤醒。

\*\* : Px = Port 8/7/6/5

### 6.1.15 Bank0 R13: (保留)

### 6.1.16 Bank0 R14: SFR1 (状态标志寄存器 1)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
-	-	LVDSF	ADSF	EXSF1	EXSF0	WTSF	TCSF
0	0	F	F	F	F	F	F

当中断条件被触发，相应的状态标志设置为"1"。

**Bits 7~6:** 未使用，总是设置为 "0"

**Bit 5 (LVDSF):** 低电压侦测器状态标识位

LVDEN	LVDS1, LVDS0	LVD 电压中断电平	LVDSF
1	11	2.2V	1*
1	10	3.3V	1*
1	01	4.0V	1*
1	00	4.5V	1*
0	xx	NA	0

\*如果 VDD 跨过 LVD 电压中断电平作为 VDD 变化，那么 LVDSF=1。

**Bit 4 (ADSF):** 模数转换状态标志位。当 AD 转换完成置位，通过软件复位

**Bit 3 (EXSF1):** 外部中断 1 状态标志位

**Bit 2 (EXSF0):** 外部中断 0 状态标志位

**Bit 1 (WTSF):** 时钟定时器状态标志位

**Bit 0 (TCSF):** TCC 溢出状态标志位。当 TCC 溢出置位，通过软件复位

#### 注意

如果一个功能使能，相应的状态标志被激活，无论中断屏蔽是否使能。

### 6.1.17 Bank0 R15: SFR2 (状态标志寄存器 2)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
-	-	-	-	-	TC3SF	TC2SF	TC1SF
0	0	0	0	0	F	F	F

当中断条件被触发，相应的状态标志设置为"1"。

**Bits 7~3:** 未使用，总是设置为 "0"

**Bit 2 (TC3SF):** 8 位计时器/计数器 3 状态标志，通过软件复位

**Bit 1 (TC2SF):** 8 位计时器/计数器 2 状态标志，通过软件复位

**Bit 0 (TC1SF):** 8 位计时器/计数器 1 状态标志，通过软件复位

### 6.1.18 Bank0 R16: SFR3 (状态标志寄存器 3)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
-	-	-	-	PWMBPSF	PWMBDSF	PWMAPSF	PWMADSF
0	0	0	0	F	F	F	F

**Bits 7~4:** 未使用，总是设置为 "0"

**Bit 3 (PWMBPSF):** PWMB(脉冲宽度调制)的周期匹配状态。当达到一个选择的周期置位，通过软件复位

**Bit 2 (PWMBDSF):** PWMB(脉冲宽度调制)的占空比匹配状态。当达到一个选择的占空比置位，通过软件复位

**Bit 1 (PWMAPSF):** PWMA(脉冲宽度调制)的周期匹配状态。当达到一个选择的周期置位，通过软件复位

**Bit 0 (PWMADSF):** PWMA(脉冲宽度调制)的占空比匹配状态。当达到一个选择的占空比置位，通过软件复位

**注意**

如果一个功能使能，相应的状态标志被激活，无论中断屏蔽是否使能。

### 6.1.19 Bank0 R17: SFR4 (状态标志寄存器 4)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
P8ICSF	P7ICSF	P6ICSF	P5ICSF	SPISF	I2CSTPSF	I2CRSF	I2CTSF
F	F	F	F	F	F	F	F

**Bit 7 (P8ICSF):** Port 8 输入状态改变状态标志。当 Port 8 输入改变置位，通过软件复位

**Bit 6 (P7ICSF):** Port 7 输入状态改变状态标志。当 Port 7 输入改变置位，通过软件复位

**Bit 5 (P6ICSF):** Port 6 输入状态改变状态标志。当 Port 6 输入改变置位，通过软件复位

**Bit 4 (P5ICSF):** Port 5 输入状态改变状态标志。当 Port 5 输入改变置位，通过软件复位

**Bit 3 (SPISF):** SPI 模式状态标志。标志通过软件清除

**Bit 2 (I2CSTPSF):** I2C 停止状态标志。I2C 接收停止信号置位

**Bit 1 (I2CRSF):** I2C 接收状态标志。当 I2C 接收 1 字节数据并回复 ACK 信号时置位。通过软件或 I2C 禁止复位

**Bit 0 (I2CTSF):** I2C 发送状态标志。当 I2C 发送 1 字节数据并握手信号(ACK 或 NACK)时置位。通过软件或 I2C 禁止复位

**注意**

如果一个功能使能，相应的状态标志被激活，无论中断屏蔽是否使能。

### 6.1.20 Bank0 R18: (保留)

### 6.1.21 Bank0 R19: SFR6 (状态标志寄存器 6)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
SHSF	-	-	-	TPCSF	TPSESF	-	TPSF
F	0	0	0	F	F	0	F

**Bit 7 (SHSF):**系统保持状态标志位。当系统保持发生置位，通过软件重置

**Bits 6~4:** 未使用，总是设置为 "0"

**Bit 3 (TPCSF):**触控键比较状态标志位。当触控键满足扫描模式临界比较条件置位，通过软件复位

**Bit 2 (TPSESF):**触控键感应错误状态标志。在计时器到达 TPSTH/TPSTL 寄存器的值之前，触控板为完成转换时则置位，通过软件复位

**Bit 1:** 未使用，总是设置为 "0"

**Bit 0 (TPSF):**触控键转换的状态标志位。当触控键转换完成时置位，通过软件复位(除在闲置是扫描模式条件)

### 6.1.22 Bank0 R1A: (保留)

### 6.1.23 Bank0 R1B: IMR1 (中断屏蔽寄存器 1)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
-	-	LVDIE	ADIE	EXIE1	EXIE0	WTIE	TCIE
0	0	R/W	R/W	R/W	R/W	R/W	R/W

**Bits 7~6:** 未使用，总是设置为 "0"

**Bit 5 (LVDIE):** LVDSF 中断使能位

0: 禁止 LVDSF 中断

1: 使能 LVDSF 中断

**Bit 4 (ADIE):** ADSF 中断使能位

0: 禁止 ADSF 中断

1: 使能 ADSF 中断

**Bit 3 (EXIE1):** EXSF1 中断使能位与 INT1 功能使能位

0: P51/ADC1/INT1/TPA9 为 P51/ADC1/TPA9 引脚， EXSF1 总是等于 0

1: 使能 EXSF1 中断， P51/ADC1/INT1/TPA9 为 INT 引脚

**Bit 2 (EXIE0):** EXSF0 中断使能位与 INT0 功能使能位

0: P50/ADC0/INT0/TPA10 为 P50/ADC0/TPA10 引脚， EXSF0 总是等于 0

1: 使能 EXSF0 中断， P50/ADC0/INT0/TPA10 为 INT 引脚

**Bit 1 (WTIE):**时钟计时器中断使能位

- 0: 禁止 WTSF 中断
- 1: 使能 WTSF 中断

**Bit 0 (TCIE):** TCSF 中断使能位

- 0: 禁止 TCSF 中断
- 1: 使能 TCSF 中断

**注意**

如果中断屏蔽和指令“ENI”使能，并当相应的状态标志置位，程序计数器将跳转至相应的中断向量。

### 6.1.24 Bank0 R1C: IMR2 (中断屏蔽寄存器 2)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
-	-	-	-	-	TC3IE	TC2IE	TC1IE
0	0	0	0	0	R/W	R/W	R/W

**Bits 7~3:** 未使用，总是设置为“0”

**Bit 2 (TC3IE):** 中断使能位元

- 0: 禁止 TC3SF 中断
- 1: 使能 TC3SF 中断

**Bit 1 (TC2IE):** 中断使能位元

- 0: 禁止 TC2SF 中断
- 1: 使能 TC2SF 中断

**Bit 0 (TC1IE):** 中断使能位元

- 0: 禁止 TC1SF 中断
- 1: 使能 TC1SF 中断

**注意**

如果中断屏蔽和指令“ENI”使能，并当相应的状态标志置位，程序计数器将跳转至相应的中断向量。

### 6.1.25 Bank0 R1D IMR3 (中断屏蔽寄存器 3)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
-	-	-	-	PWMBPIE	PWMBDIE	PWMAPIE	PWMADIE
0	0	0	0	R/W	R/W	R/W	R/W

**Bits 7~4:** 未使用，总是设置为“0”

**Bit 3 (PWMBPIE):** PWMBPSF 中断使能位元

- 0: 禁止 PWMB 中断的周期匹配
- 1: 使能 PWMB 中断的周期匹配

**Bit 2 (PWMBDIE):** PWMBDSF 中断使能位元

- 0: 禁止 PWMB 中断的占空比匹配
- 1: 使能 PWMB 中断的占空比匹配

**Bit 1 (PWMAPIE):** PWMPSF 中断使能位元

- 0: 禁止 PWMA 中断的周期匹配
- 1: 使能 PWMA 中断的周期匹配

**Bit 0 (PWMAPIE):** PWMDSF 中断使能位元

- 0: 禁止 PWMA 中断的占空比匹配
- 1: 使能 PWMA 中断的占空比匹配

**注意**

如果中断屏蔽和指令“ENI”使能，并当相应的状态标志置位，程序计数器将跳转至相应的中断向量。

### 6.1.26 Bank0 R1E: IMR4 (中断屏蔽寄存器 4)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
P8ICIE	P7ICIE	P6ICIE	P5ICIE	SPIIE	I2CSTPIE	I2CRIE	I2CTIE
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

**Bit 7 (P8ICIE):** P8ICSF 中断使能位元

- 0: 禁止 P8ICSF 中断
- 1: 使能 P8ICSF 中断

**Bit 6 (P7ICIE):** P7ICSF 中断使能位元

- 0: 禁止 P7ICSF 中断
- 1: 使能 P7ICSF 中断

**Bit 5 (P6ICIE):** P6ICSF 中断使能位元

- 0: 禁止 P6ICSF 中断
- 1: 使能 P6ICSF 中断

**Bit 4 (P5ICIE):** P5ICSF 中断使能位元

- 0: 禁止 P5ICSF 中断
- 1: 使能 P5ICSF 中断

**Bit 3 (SPIIE):** 中断使能位元

- 0: 禁止 SPSF 中断
- 1: 使能 SPSF 中断

**Bit 2 (I2CSTPIE):** I2C 中止中断使能位元

- 0: 禁止中断
- 1: 使能中断

**Bit 1 (I2CRIE):** I2C 界面 RX 中断使能位元

- 0: 禁止中断
- 1: 使能中断

**Bit 0 (I2CTIE):** I2C 界面 TX 中断使能位元

- 0: 禁止中断
- 1: 使能中断

**注意**

如果中断屏蔽和指令“ENI”使能，并当相应的状态标志置位，程序计数器将跳转至相应的中断向量。

**6.1.27 Bank0 R1F: (保留)**

**6.1.28 Bank0 R20: IMR6 (中断屏蔽寄存器 6)**

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
SHIE	-	-	-	TPCIE	-	TPERRIE	TPIE
R/W	0	0	0	R/W	0	R/W	R/W

**Bit 7 (SHIE):** SHSF 中断使能位元

- 0: 禁止 SHSF 中断
- 1: 使能 SHSF 中断

**Bits 6~4:** 未使用，总是设置为 "0"

**Bit 3 (TPCIE):** TPCSF 中断使能位元

- 0: 禁止 TPCSF 中断
- 1: 使能 TPCSF 中断

**Bits 2:** 未使用，总是设置为 "0"

**Bit 1 (TPERRIE):** TPSESF 中断使能位元

- 0: 禁止 TPSESF 中断
- 1: 使能 TPSESF 中断

**Bit 0 (TPIE):** TPIE 中断使能位元

- 0: 禁止 TPSF 中断
- 1: 使能 TPSF 中断

### 6.1.29 Bank0 R21: WDTCR (看门狗计时器控制寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
WDTE	-	-	-	PSWE	WPSR2	WPSR1	WPSR0
R/W	0	0	0	R/W	R/W	R/W	R/W

**Bit 7 (WDTE):**看门狗计时器使能位。WDTE 为可读写

- 0: 禁止 WDT
- 1: 使能 WDT

**Bits 6~4:** 未使用，总是设置为 "0"

**Bit 3 (PSWE):** WDT 的预分频使能位

- 0: 预分频禁止位。WDT 比位 1:1
- 1: 预分频使能位。WDT 比由 2~0 位设置

**Bit 2~0 (WPSR2~WPSR0):** WDT 预分频比位

WPSR2	WPSR1	WPSR0	WDT比
0	0	0	1:2
0	0	1	1:4
0	1	0	1:8
0	1	1	1:16
1	0	0	1:32
1	0	1	1:64
1	1	0	1:128
1	1	1	1:256

### 6.1.30 Bank0 R22: TCCCR (TCC控制寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
-	TCCS	TS	TE	PSTE	TPSR2	TPSR1	TPSR0
0	R/W	R/W	R/W	R/W	R/W	R/W	R/W

**Bits 7:** 未使用，总是设置为 "0"

**Bit 6 (TCCS):** TCC 时钟源选择位元

- 0: Fs (副时钟)
- 1: Fm (主时钟)

**Bit 5 (TS):** TCC 信号源

- 0: 内部指令周期时钟
- 1: TCC 引脚的转换, TCC 周期必须比内部时钟周期大

**Bit 4 (TE):** TCC 信号沿

- 0: 如果 TCC 引脚从低变高, 则加 1
- 1: 如果 TCC 引脚从高变低, 则加 1

**Bit 3 (PSTE):** TCC 的预分频使能位

- 0: 预分频使能位。TCC 比位 1:1.
- 1: 预分频使能位。TCC 由 2~0 位设置

**Bits 2~0 (TPSR2~TPSR0):** TCC 预分频位

TPSR2	TPSR1	TPSR0	TCC比
0	0	0	1:2
0	0	1	1:4
0	1	0	1:8
0	1	1	1:16
1	0	0	1:32
1	0	1	1:64
1	1	0	1:128
1	1	1	1:256

### 6.1.31 Bank0 R23: TCCD (TCC数据寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
TCC7	TCC6	TCC5	TCC4	TCC3	TCC2	TCC1	TCC0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

**Bits 7~0 (TCC7~TCC0):** TCC 数据

通过 TCC 引脚的外部信号沿或通过指令周期时钟增加。TCC 触发脉冲宽度的外部信号必须比一个指令周期大。增加计数的信号有 TCCCR 寄存器的位 4 与 5 决定。与其他寄存器一样可读写。

### 6.1.32 Bank0 R24: TC1CR1 (计时器/计数器 1控制寄存器1)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
TC1S	TC1RC	TC1SS1	TC1MOD	TC1FF	TC1MOS	TC1IS1	TC1IS0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

**Bit 7 (TC1S):** 计时器/计数器 1 开始控制位

- 0: 停止并清除计数器(默认)

1: 开始

**Bit 6 (TC1RC):** 计时器 1 读控制位。加载计数器当前的值至 TC1DB 寄存器。仅用于计数器模式

**0:** 禁止功能。当使用捕获模式，此位必须设置为“0”(默认)

**1:** 使能功能。计数器的数值加载值 TC1DB

**Bit 5 (TC1SS1):** 计时器/计数器 1 时钟源选择位

**0:** 内部时钟作为计数源(Fc)- Fs/Fm(默认)

**1:** 内部 TC1 引脚作为计数器源(Fc)。仅用于计时器/计数器模式

**Bit 4 (TC1MOD):** 计时器操作模式选择位

**0:** 两个 8 位计数器

**1:** 计时器 1 和 2 串联至 1 个 16 位计时器。16 位计时器的相应控制寄存器从计时器 1。TC2DB、TC2DA 位高字节。TC1DB、TC1DA 为低字节。

**Bit 3(TC1FF):** 计时器/计数器 1 的反相作为 PWM 或 PDO 模式

**0:** 占空比为逻辑 1 (默认)

**1:** 占空比为逻辑 0

**Bit 2 (TC1MOS):** 计时器输出模式选择位

**0:** 重复模式(默认)

**1:** 单周期模式

**注意**

单周期模式意味着计时器仅计数一个周期。

**Bits 1~0 (TC1IS1~ TC1IS0):** 计时器 1 中断类型选择位元。这两个位元用于计时器工作在 PWM 模式

TC1IS1	TC1IS0	计时器 1 中断类型选择
0	0	TC1DA(周期)匹配
0	1	TC1DB(占空比)匹配
1	x	TC1DA 与 TC1DB 匹配

### 6.1.33 Bank0 R25: TC1CR2 (计时器/计数器 1 控制寄存器 2)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
TC1M2	TC1M1	TC1M0	TC1SS0	TC1CK3	TC1CK2	TC1CK1	TC1CK0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

**Bits 7~5 (TC1M2~TC1M0):** 计时器/计数器 1 操作模式选择位

TC1M2	TC1M1	TC1M0	操作模式选择
0	0	0	计时器/计数器上升沿
0	0	1	计时器/计数器下降沿
0	1	0	捕获模式上升沿
0	1	1	捕获模式下降沿
1	0	0	窗模式
1	0	1	可编程驱动器输出
1	1	0	脉冲宽度调制输出
1	1	1	蜂鸣器(输出计时器/计数器时钟源。时钟源的占空比周期为 50/50)

**Bit 4 (TC1SS0):**计时器/计数器 1 时钟源选择位

0 : Fs 作为计数源 (Fc) (默认)

1 : Fm 作为计数源(Fc)

**Bits 3~0 (TC1CK3~TC1CK0):** 计时器/计数器 1 时钟源预分频选择位

TC1CK3	TC1CK2	TC1CK1	TC1CK0	时钟源	分辨率 8MHz	最长时间 8MHz	分辨率 16KHz	最长时间 16KHz
				正常	F <sub>c</sub> =8M	F <sub>c</sub> =8M	F <sub>c</sub> =16K	F <sub>c</sub> =16K
0	0	0	0	F <sub>c</sub>	125ns	32us	62.5us	16ms
0	0	0	1	F <sub>c</sub> /2	250ns	64us	125us	32ms
0	0	1	0	F <sub>c</sub> /2 <sup>2</sup>	500ns	128us	250us	64ms
0	0	1	1	F <sub>c</sub> /2 <sup>3</sup>	1 μs	256us	500us	128ms
0	1	0	0	F <sub>c</sub> /2 <sup>4</sup>	2 μs	512us	1ms	256ms
0	1	0	1	F <sub>c</sub> /2 <sup>5</sup>	4 μs	1024us	2ms	512ms
0	1	1	0	F <sub>c</sub> /2 <sup>6</sup>	8 μs	2048us	4ms	1024ms
0	1	1	1	F <sub>c</sub> /2 <sup>7</sup>	16 μs	4096us	8ms	2048ms
1	0	0	0	F <sub>c</sub> /2 <sup>8</sup>	32 μs	8192us	16ms	4096ms
1	0	0	1	F <sub>c</sub> /2 <sup>9</sup>	64 μs	16384us	32ms	8192ms
1	0	1	0	F <sub>c</sub> /2 <sup>10</sup>	128 μs	32768us	64ms	16384ms
1	0	1	1	F <sub>c</sub> /2 <sup>11</sup>	256 μs	65536us	128ms	32768ms
1	1	0	0	F <sub>c</sub> /2 <sup>12</sup>	512 μs	131072us	256ms	65536ms
1	1	0	1	F <sub>c</sub> /2 <sup>13</sup>	1.024ms	262144us	512ms	131072ms
1	1	1	0	F <sub>c</sub> /2 <sup>14</sup>	2.048ms	524.288ms	1.024s	262144ms
1	1	1	1	F <sub>c</sub> /2 <sup>15</sup>	4.096ms	1.048s	2.048s	524288ms

### 6.1.34 Bank0 R26: TC1DA (计时器/计数器 1数据缓冲A)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
TC1DA7	TC1DA6	TC1DA5	TC1DA4	TC1DA3	TC1DA2	TC1DA1	TC1DA0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

**Bits 7~0 (TC1DA7~TC1DA0):** 8 位计时器/计数器 1 的数据缓冲 A

### 6.1.35 Bank0 R27: TC1DB (计时器/计数器 1数据缓冲B)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
TC1DB7	TC1DB6	TC1DB5	TC1DB4	TC1DB3	TC1DB2	TC1DB1	TC1DB0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

**Bits 7~0 (TC1DB7~TC1DB0):** 8 位计时器/计数器 1 的数据缓冲 B

#### 注意

- 当计时器/计数器x用于PWM模式，被存储在TCxDB寄存器中的值必须小于等于存储在TCxDA寄存器中的周期值，即，占空比 $\leq$ 周期。PWM波形被生成。如果占空比比周期长，PWM输出波形必须等于高电压电平。
- 用于可以设置周期值，为内部电路额外加1。

例:

周期值设置为0x4F，电路实际周期长度为0x50。

周期值设置为0xFF，电路实际周期长度为0x100。

### 6.1.36 Bank0 R28: TC2CR1 (计时器/计数器 2控制寄存器1)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
TC2S	TC2RC	TC2SS1	-	TC2FF	TC2MOS	TC2IS1	TC2IS0
R/W	R/W	R/W	0	R/W	R/W	R/W	R/W

**Bit 7 (TC2S):** 计时器/计数器 2 起始控制位

**0:** 停止并清除计数器(默认)

**1:** 开始

**Bit 6 (TC2RC):** 计时器 2 读控制位

**0:** 当此位元设置为 0，不能从 TC2DB 读取数据(默认)

**1:** 当此位元设置为 1，可以从 TC2DB 读取数据

**Bit 5 (TC2SS1):** 计时器/计数器 2 时钟源选择位

**0:** 内部时钟作为计数源(Fc)- Fs/Fm(默认)

**1:** 内部 TC2 引脚作为计数器源(Fc)。仅用于计时器/计数器模式

**Bit 4:** 未使用，总是设置为 "0"

**Bit 3 (TC2FF):** 定时器/计数器 2 的反相作为 PWM 或 PDO 模式

0: 占空比为逻辑 1 (默认)

1: 占空比为逻辑 0

**Bit 2 (TC2MOS):** 定时器输出模式选择位

0: 重复模式(默认)

1: 单周期模式

**注意**  
单周期模式意味着定时器仅计数一个周期。

**Bits 1~0 (TC2IS1~ TC2IS0):**定时器 2 中断类型选择位元。这两个位元用于定时器工作在 PWM 模式

TC2IS1	TC2IS0	定时器 2 中断类型选择
0	0	TC2DA(周期)匹配
0	1	TC2DB(占空比)匹配
1	x	TC2DA 与 TC2DB 匹配

### 6.1.37 Bank0 R29: TC2CR2 (定时器/计数器 2 控制寄存器2)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
TC2M2	TC2M1	TC2M0	TC2SS0	TC2CK3	TC2CK2	TC2CK1	TC2CK0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

**Bits 7~5 (TC2M2~TC2M0):** 定时器/计数器 2 操作模式选择位

TC2M2	TC2M1	TC2M0	操作模式选择
0	0	0	定时器/计数器上升沿
0	0	1	定时器/计数器下降沿
0	1	0	捕获模式上升沿
0	1	1	捕获模式下降沿
1	0	0	窗模式
1	0	1	可编程驱动器输出
1	1	0	脉冲宽度调制输出
1	1	1	蜂鸣器 (输出定时器/计数器时钟源。时钟源的占空比周期为 50/50)

**Bit 4 (TC2SS0):** 定时器/计数器 2 时钟源选择位

0: Fs 作为计数源 (Fc) (默认)

1: Fm 作为计数源(Fc)

**Bits 3~0 (TC2CK3~TC2CK0):** 定时器/计数器 2 时钟源预分频选择位

TC2CK3	TC2CK2	TC2CK1	TC2CK0	时钟源	分辨率 8MHZ	最长时间 8MHZ	分辨率 16KHZ	最长时间 16KHz
				正常	F <sub>C</sub> =8M	F <sub>C</sub> =8M	F <sub>C</sub> =16K	F <sub>C</sub> =16K
0	0	0	0	F <sub>C</sub>	125ns	32us	62.5us	16ms
0	0	0	1	F <sub>C</sub> /2	250ns	64us	125us	32ms
0	0	1	0	F <sub>C</sub> /2 <sup>2</sup>	500ns	128us	250us	64ms
0	0	1	1	F <sub>C</sub> /2 <sup>3</sup>	1us	256us	500us	128ms
0	1	0	0	F <sub>C</sub> /2 <sup>4</sup>	2us	512us	1ms	256ms
0	1	0	1	F <sub>C</sub> /2 <sup>5</sup>	4us	1024us	2ms	512ms
0	1	1	0	F <sub>C</sub> /2 <sup>6</sup>	8us	2048us	4ms	1024ms
0	1	1	1	F <sub>C</sub> /2 <sup>7</sup>	16us	4096us	8ms	2048ms
1	0	0	0	F <sub>C</sub> /2 <sup>8</sup>	32us	8192us	16ms	4096ms
1	0	0	1	F <sub>C</sub> /2 <sup>9</sup>	64us	16384us	32ms	8192ms
1	0	1	0	F <sub>C</sub> /2 <sup>10</sup>	128us	32768us	64ms	16384ms
1	0	1	1	F <sub>C</sub> /2 <sup>11</sup>	256us	65536us	128ms	32768ms
1	1	0	0	F <sub>C</sub> /2 <sup>12</sup>	512us	131072us	256ms	65536ms
1	1	0	1	F <sub>C</sub> /2 <sup>13</sup>	1.024ms	262144us	512ms	131072ms
1	1	1	0	F <sub>C</sub> /2 <sup>14</sup>	2.048ms	524.288ms	1.024s	262144ms
1	1	1	1	F <sub>C</sub> /2 <sup>15</sup>	4.096ms	1.048s	2.048s	524288ms

### 6.1.38 Bank0 R2A: TC2DA (计时器/计数器 2 数据缓冲 A)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
TC2DA7	TC2DA6	TC2DA5	TC2DA4	TC2DA3	TC2DA2	TC2DA1	TC2DA0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

Bits 7~0 (TC2DA7~TC2DA0): 8 位计时器/计数器 2 的数据缓冲 A

### 6.1.39 Bank0 R2B: TC2DB (计时器/计数器 2 数据缓冲 B)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
TC2DB7	TC2DB6	TC2DB5	TC2DB4	TC2DB3	TC2DB2	TC2DB1	TC2DB0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

Bits 7~0 (TC2DB7~TC2DB0): 8 位计时器/计数器 2 的数据缓冲 B

### 6.1.40 Bank0 R2C: TC3CR1 (计时器/计数器 3 控制寄存器 1)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
TC3S	TC3RC	TC3SS1	-	TC3FF	TC3MOS	TC3IS1	TC3IS0
R/W	R/W	R/W	0	R/W	R/W	R/W	R/W

**Bit 7 (TC3S):** 定时器/计数器 3 起始控制位

0: 停止并清除计数器(默认)

1: 开始

**Bit 6 (TC3RC):** 定时器 3 读控制位

0: 当此位元设置为 0, 不能从 TC3DB 读取数据(默认)

1: 当此位元设置为 1, 可以从 TC3DB 读取数据

**Bit 5 (TC3SS1):** 定时器/计数器 3 时钟源选择位

0: 内部时钟作为计数源(Fc)- Fs/Fm(默认)

1: 内部 TC3 引脚作为计数器源(Fc)。仅用于定时器/计数器模式

**Bit 4:** 未使用, 总是设置为 "0"

**Bit 3 (TC3FF):** 定时器/计数器 3 的反相作为 PWM 或 PDO 模式

0: 占空比为逻辑 1 (默认)

1: 占空比为逻辑 0

**Bit 2 (TC3MOS):** 定时器输出模式选择位

0: 重复模式(默认)

1: 单周期模式

**注意**  
单周期模式意味着定时器仅计数一个周期。

**Bits 1~0 (TC3IS1~ TC3IS0):** 定时器 3 中断类型选择位元。这两个位元用于定时器工作在 PWM 模式

TC3IS1	TC3IS0	定时器 3 中断类型选择
0	0	TC3DA(周期)匹配
0	1	TC3DB(占空比)匹配
1	x	TC3DA 与 TC3DB 匹配

#### 6.1.41 Bank0 R2D: TC3CR2 (定时器/计数器 3 控制寄存器2)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
TC3M2	TC3M1	TC3M0	TC3SS0	TC3CK3	TC3CK2	TC3CK1	TC3CK0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

**Bits 7~5 (TC2M2~TC2M0):** 定时器/计数器 3 操作模式选择位

TC3M2	TC3M1	TC3M0	操作模式选择
0	0	0	计时器/计数器上升沿
0	0	1	计时器/计数器下降沿
0	1	0	捕获模式上升沿
0	1	1	捕获模式下降沿
1	0	0	窗模式
1	0	1	可编程驱动器输出
1	1	0	脉冲宽度调制输出
1	1	1	蜂鸣器 (输出计时器/计数器时钟源。时钟源的占空比周期为 50/50)

**Bit 4 (TC3SS0):** 计时器/计数器 3 时钟源选择位

0 : Fs 作为计数源 (Fc) (默认)

1 : Fm 作为计数源(Fc)

**Bits 3~0 (TC3CK3~TC3CK0):** 计时器/计数器 3 时钟源预分频选择位

TC3CK3	TC3CK2	TC3CK1	TC3CK0	时钟源	分辨率 8MHz	最长时间 8MHz	分辨率 16KHz	最长时间 16KHz
				正常	F <sub>c</sub> =8M	F <sub>c</sub> =8M	F <sub>c</sub> =16K	F <sub>c</sub> =16K
0	0	0	0	F <sub>c</sub>	125ns	32us	62.5us	16ms
0	0	0	1	F <sub>c</sub> /2	250ns	64us	125us	32ms
0	0	1	0	F <sub>c</sub> /2 <sup>2</sup>	500ns	128us	250us	64ms
0	0	1	1	F <sub>c</sub> /2 <sup>3</sup>	1us	256us	500us	128ms
0	1	0	0	F <sub>c</sub> /2 <sup>4</sup>	2us	512us	1ms	256ms
0	1	0	1	F <sub>c</sub> /2 <sup>5</sup>	4us	1024us	2ms	512ms
0	1	1	0	F <sub>c</sub> /2 <sup>6</sup>	8us	2048us	4ms	1024ms
0	1	1	1	F <sub>c</sub> /2 <sup>7</sup>	16us	4096us	8ms	2048ms
1	0	0	0	F <sub>c</sub> /2 <sup>8</sup>	32us	8192us	16ms	4096ms
1	0	0	1	F <sub>c</sub> /2 <sup>9</sup>	64us	16384us	32ms	8192ms
1	0	1	0	F <sub>c</sub> /2 <sup>10</sup>	128us	32768us	64ms	16384ms
1	0	1	1	F <sub>c</sub> /2 <sup>11</sup>	256us	65536us	128ms	32768ms
1	1	0	0	F <sub>c</sub> /2 <sup>12</sup>	512us	131072us	256ms	65536ms
1	1	0	1	F <sub>c</sub> /2 <sup>13</sup>	1.024ms	262144us	512ms	131072ms
1	1	1	0	F <sub>c</sub> /2 <sup>14</sup>	2.048ms	524.288ms	1.024s	262144ms
1	1	1	1	F <sub>c</sub> /2 <sup>15</sup>	4.096ms	1.048s	2.048s	524288ms

#### 6.1.42 Bank0 R2E: TC3DA (计时器/计数器 3数据缓冲 A)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
TC3DA7	TC3DA6	TC3DA5	TC3DA4	TC3DA3	TC3DA2	TC3DA1	TC3DA0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

Bits 7~0 (TC2DA7~TC2DA0): 8 位计时器/计数器 3 的数据缓冲 A

#### 6.1.43 Bank0 R2F: TC3DB (计时器/计数器 3数据缓冲 B)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
TC3DB7	TC3DB6	TC3DB5	TC3DB4	TC3DB3	TC3DB2	TC3DB1	TC3DB0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

Bits 7~0 (TC2DB7~TC2DB0): 8 位计时器/计数器 3 的数据缓冲 B

#### 6.1.44 Bank0 R30: I2CCR1 (I2C状态和控制寄存器 1)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
Strobe/Pend	IMS	ISS	STOP	SAR_EMPTY	ACK	FULL	EMPTY
R/W	R/W	R/W	R/W	R	R	R	R

**Bit 7(Strobe/Pend):**在主机模式，它用作选通信号来控制 I2C 电路发送 SCL 时钟。在接收或发送握手信号(ACK 或 NACK)后自动复位。在从机模式，它用作挂起信号，将在数据至 Tx 缓冲时或从 Tx 缓冲到数据之后，用户应清除她，并通知从机 I2C 电路释放 SCL 信号。

**Bit 6(IMS):** I2C 主/从机模式选择位

0: 从机 (默认)

1: 主机

**Bit 5 (ISS):** I2C 快速/标准模式选择位(如果 Fm 为 4MHz 和 I2CTS2~0<0,0,1>)

0: 标准模式(100K bit/s)

1: 快速模式(400K bit/s)

**Bit 4(STOP):**在主机模式，如果 STOP=1 及 R/nW=1, MCU 必须在发送 STOP 信号后将 nACK 信号返回至从机。如果 STOP=1 及 R/nW=0, MCU 在接收 ACL 信号后发送 STOP 信号。当 MCU 发送 STOP 信号至从机后复位。在从机模式，如果 STOP=1 及 R/nW=0, MCU 必须回复 nACK 信号至主机。

**Bit 3(SAR\_EMPTY):**当 MCU 从 I2C 从机地址寄存器发送 1 个字节并接收 ACK(或 nACK)信号时复位。当 MCU 写入 I2C 从机地址寄存器 1 个字节时复位。

**Bit 2(ACK):**当设备回复已收到(ACK)时，ACK 条件为通过硬件设置为 1。当设备回复未接收(nACK)信号时复位。

**Bit 1(FULL):**当 I2C 接收缓存寄存器为满时，通过硬件设置。当 MCU 从 I2C 接收缓存寄存器中读取时，通过硬件复位。

**Bit 0(EMPTY):**当 I2C 发送缓冲寄存器为空时，通过硬件复位。当 MCU 写新数据至 I2C 发送缓冲寄存器时通过硬件重置。

#### 6.1.45 Bank0 R31: I2CCR2 (I2C状态和控制寄存器 2)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
I2CBF	GCEN	I2COPT	BBF	I2CTS2	I2CTS1	I2CTS0	I2CEN
R	R/W	R/W	R	R/W	R/W	R/W	R/W

**Bit 7 (I2CBF):** I2C 忙标志位

**0:**在从机模式，如果接收到 STOP 或 I2C 从机地址不匹配，清除为"0"

**1:**在从机模式，当 I2C 与主机通信时，置位

\*在从机模式下，当 STAR 信号时置位；当 I2C 禁止或 STOP 信号是清零。

**Bit 6 (GCEN):** I2C 全呼功能使能位

**0:** 禁止全呼功能

**1:** 使能全呼功能

**Bit 5 (I2COPT):** I2C 引脚选择位。用于转换 I2C 功能的引脚位置

**0:** 在 P62 (SDA0) & P82 (SCL0)设置 I2C 引脚(默认)

**1:** 在 P84 (SDA1) & P83 (SCL1)设置 I2C 引脚

\*默认值相应的代码选项字 2 I2COPT。

**Bit 4 (BBF):** 忙标志位。在主机模式中，I2C 侦测为忙碌。只读

\*在主机模式，STAR 信号置位，STOP 信号清零。

**Bits 3~1 (I2CTS2~I2CTS0):** I2C 传输时钟选择位。当使用不同操作频率(Fm),这些位元需正确设置，使得 SCL 时钟进入标准/快速模式。

I2CCR1 bit5=1, 快速模式

I2CTS2	I2CTS1	I2CTS0	SCL CLK	操作频率 Fm(MHz)
0	0	0	NA	NA
0	0	1	Fm/10	4
0	1	0	Fm/15	6
0	1	1	Fm/20	8
1	0	0	Fm/30	12
1	0	1	Fm/40	16
1	1	0	Fm/50	20
1	1	1	NA	NA

I2CCR1 bit5=0, 标准模式

I2CTS2	I2CTS1	I2CTS0	SCL CLK	操作频率 Fm(MHz)
0	0	0	Fm/10	1
0	0	1	Fm/40	4
0	1	0	Fm/60	6
0	1	1	Fm/80	8
1	0	0	Fm/120	12
1	0	1	Fm/160	16
1	1	0	Fm/200	20
1	1	1	NA	NA

**Bit 0 (I2CEN):** I2C 使能位

0: 禁止 I2C 模式 (默认)

1: 使能 I2C 模式

#### 6.1.46 Bank0 R32: I2CSA (I2C从机地址寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
SA6	SA5	SA4	SA3	SA2	SA1	SA0	IRW
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

**Bits 7~1 (SA6~SA0):**当 MCU 作为主机用于 I2C 应用。此位从机地址器件寄存器

**Bit 0 (IRW):**当 MCU 用为主机用于 I2C 应用。此位位读/写传输控制位

0: 写

1: 读

#### 6.1.47 Bank0 R33: I2CDB (I2C数据缓存寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
DB7	DB6	DB5	DB4	DB3	DB2	DB1	DB0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

**Bits 7~0 (DB7~DB0):** I2C 接收/发送数据缓存

#### 6.1.48 Bank0 R34: I2CDAL (I2C器件地址寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
DA7	DA6	DA5	DA4	DA3	DA2	DA1	DA0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

**Bits 7~0 (DA7~DA0):**当 MCU 作为从机器件用于 I2C, 此寄存器存储 MCU 的地址。它用于确认 I2C 总线上的数据并提取相关的信息传送至 MCU。

### 6.1.49 Bank0 R35: I2CDAH (I2C器件地址寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
-	-	-	-	-	-	DA9	DA8
0	0	0	0	0	0	R/W	R/W

**Bits 7~2:** 未使用，总是设置为 "0"

**Bits 1~0 (DA9~DA8):** 器件地址位

### 6.1.50 Bank0 R36: SPICR (SPI 控制寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
CES	SPIE	SRO	SSE	SDOC	SBRS2	SBRS1	SBRS0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

**Bit 7 (CES):** 时钟沿选择位

**0:** 数据在上升沿溢出，在下降沿移入。数据在低电平时保持。

**1:** 数据在下降沿溢出，在上升沿移入。数据在高电平时保持。

**Bit 6 (SPIE):** SPI 使能位

**0:** 禁止 SPI 模式

**1:** 使能 SPI 模式

**Bit 5 (SRO):** SPI 读溢出位

**0:** 没有溢出

**1:** 如果前一个数据仍然保持在 SPIR 寄存器中，一个新的数据被接收。在此情况下，SPIR 寄存器中的数据将损毁。为避免设置此位元，用户被要求在传输完成时读取 SPIR 寄存器。这种情况仅发生在从机模式。

**Bit 4 (SSE):** SPI 移位使能位

**0:** 只要移位完成则重置。下一个字节被读取。

**1:** 当前字节盛染在传输，开始移位变保持为"1"

**Bit 3 (SDOC):** SDO 输出状态控制位

**0:** 串联数据输出滞后，SDO 保持高电平

**1:** 串联数据输出滞后，SDO 保持低电平

**Bits 2~0 (SBRS2~SBRS0):** SPI 波特率选择位

SBR2	SBR1	SBR0	模式	SPI 波特率
0	0	0	主机	Fosc/2
0	0	1	主机	Fosc/4
0	1	0	主机	Fosc/8
0	1	1	主机	Fosc/16
1	0	0	主机	Fosc/32
1	0	1	主机	Fosc/64
1	1	0	从机	/SS 使能
1	1	1	从机	/SS 禁止

### 6.1.51 Bank0 R37: SPIS (SPI状态寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
DORD	TD1	TD0	-	OD3	OD4	-	RBF
R/W	R/W	R/W	0	R/W	R/W	0	R

**Bit 7 (DORD):**数据移位类型控制位

0: 左移 (MSB 优先)

1: 右移 (LSB 优先)

**Bits 6~5 (TD1~TD0):** SDO 状态输出延迟时间选项(仅正常模式)。当 CPU 振荡源用于 Fs, 从 1 个 CLK 延迟时间(TD1~TD0 仅用于正常到正常模式。如果休眠模式至正常模式条件, 唤醒时间为“唤醒时间 + 1CLK”。)

TD1	TD0	延迟时间
0	0	8 CLK
0	1	16 CLK
1	0	24 CLK
1	1	32 CLK

**Bit 4:** 未使用, 总是设置为 "0"

**Bit 3(OD3):** 漏极开路控制位

0: SDO 漏极开路禁止位

1: SDO 漏极开路使能位

**Bit 2(OD4):** 漏极开路控制位

0: SCK 漏极开路禁止位

1: SCK 漏极开路使能位

**Bit 1:** 未使用, 总是设置为 "0"

**Bit 0 (RBF):**读缓存满标志

0: 接收未完成, SPIR 未完全交换

1: 接收完成, SPIR 完全交换

**6.1.52 Bank0 R38: SPIR (SPI读缓冲寄存器)**

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
SRB7	SRB6	SRB5	SRB4	SRB3	SRB2	SRB1	SRB0
R	R	R	R	R	R	R	R

Bits 7~0 (SRB7~SRB0): SPI 读数据缓冲

**6.1.53 Bank0 R39: SPIW (SPI写缓冲寄存器)**

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
SWB7	SWB6	SWB5	SWB4	SWB3	SWB2	SWB1	SWB0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

Bits 7~0 (SWB7~SWB0): SPI 写读数据缓冲

**6.1.54 Bank0 R3A ~ R3D: (保留)**
**6.1.55 Bank0 R3E: ADCR1 (ADC控制寄存器 1)**

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
CKR2	CKR1	CKR0	ADRUN	ADP	ADOM	SHS1	SHS0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

Bit 7~5 (CKR2~0): ADC 的时钟比率选择

系统模式	CKR2~0	时钟比	在 1.8~2.2V 的最大系统操作频率	在 2.2~2.7V 的最大系统操作频率	在 2.7~5V 的最大系统操作频率
正常模式	000	FMain/16	8 MHz	-	20 MHz
	001	FMain/8	4 MHz	8 MHz	16 MHz
	010	FMain/4	2 MHz	4 MHz	8 MHz
	011	FMain/2	1 MHz	2 MHz	4 MHz
	100	FMain/64	-	-	20 MHz
	101	FMain/32	-	-	20 MHz
	110	FMain/1	500 kHz	1 MHz	2 MHz
	111	FSub	Fs	Fs	Fs
绿色模式	xxx	FSub	Fs	Fs	Fs

**注意**

系统工作频率必须参考章节6.13表13。

**Bit 4 (ADRUN):** ADC 开始运行

在单一模式:

0: 转换完成通过硬件重置, 此位元无法通过软件重置

1: A/D 转换开始。此位元可通过软件设置

在连续模式:

0: ADC 停止

1: ADC 运行至此位元通过软件重置

**Bit 3 (ADP):** ADC 电源

0: ADC 在掉电模式

1: ADC 正常运行

**Bit 2 (ADOM):** ADC 操作模式选择

0: ADC 运行在操作模式

1: ADC 运行在连续模式

**Bit 1~0 (SHS1~0):** 取样&保持时间选择

SHS[1:0]	取样&保持时间
00	2 x T <sub>AD</sub>
01	4 x T <sub>AD</sub>
10	8 x T <sub>AD</sub>
11	12 x T <sub>AD</sub>

**6.1.56 Bank0 R3F: ADCR2 (ADC控制寄存器2)**

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
-	VPIS2	ADIM	ADCMS	VPIS1	VPIS0	VREFP	-
0	R/W	R/W	R/W	R/W	R/W	R/W	0

**Bits 7:** 未使用, 总是设置为 "0"

**Bit 5 (ADIM):** ADC 中断模式

0: 正常模式。中断发在 AD 转换完成后

1: 比较模式。中断发生在比较结果符合 ADCMS 位的设置

**Bit 4 (ADCMS):** ADC 比较模式选择

在比较模式:

0: 当 AD 转换数据大于 ADCD 寄存器中的数据时, 中断发生意味着 ADD > ADCD, 中断发生。

1: 当 AD 转换小于 ADCD 寄存器中的数据时, 中断发生意味着 ADD < ADCD, 中断发生。

在正常模式:

无结果

**Bits 6, 3 ~ 2 (VPIS2~0):**内部正向参考电压选择

VPIS[2]	VPIS[1:0]	参考电压
0	00	AVDD
0	01	4 V
0	10	3 V
0	11	2 V
1	11	2.5 V

**Bit 1 (VREFP):** 正向参考电压选择

**0:** 内部正向参考电压选择。实际电压由 VPIS[1:0] 位设置

**1:** 从 VREF 引脚

**Bit 0:** 未使用，总是设置为 "0"

**注意**

当使用内部参考电压，代码选项字2<7>设置为"0"，用户需等待至少50um初始并稳定内部电压参考电路。之后，转换电压参考，用户仅需要等待6um即可。

**6.1.57 Bank0 R40: ADISR (模数转换输入通道选择寄存器)**

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
-	-	-	-	ADIS3	ADIS2	ADIS1	ADIS0
0	0	0	0	R/W	R/W	R/W	R/W

**Bits 7~4:** 未使用，总是设置为 "0"

**Bits 3~0 (ADIS4~0):** ADC 输入通道选择位

ADIS[3:0]	选择的通道
0000	ADC0
0001	ADC1
0010	ADC2
0011	ADC3
0100	ADC4
0101	ADC5
0110	ADC6
0111	ADC7
1xxx*	1/2 VDD PowerDet.

**注意:**

\*:对于内部信号源的使用，用户仅需要设置 ADIS3=1，这些 AD 输入通道为内部有效，内部参考稳定时间 4us。

### 6.1.58 Bank0 R41: ADER1 (模数转换输入控制寄存器1)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
ADE7	ADE6	ADE5	ADE4	ADE3	ADE2	ADE1	ADE0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

**Bit 7 (ADE7):** P67 pin 的 AD 转换使能位

- 0: 禁止 ADC7, P57/PWMB/ADC7/TPA3 作为 I/O 或 PWMB 或 TPA3 引脚
- 1: 使能 ADC7 作为模拟输入引脚

**Bit 6 (ADE6):** P56 pin 的 AD 转换使能位

- 0: 禁止 ADC6, P56/PWMA/ADC6/TPA4 作为 I/O 或 PWMA 或 TPA4 引脚
- 1: 使能 ADC6 作为模拟输入引脚

**Bit 5 (ADE5):** P55 pin 的 AD 转换使能位

- 0: 禁止 ADC5, P55/ADC5/TPA5 作为 I/O 或 TPA5 引脚
- 1: 使能 ADC5 作为模拟输入引脚

**Bit 4 (ADE4):** P54 pin 的 AD 转换使能位

- 0: 禁止 ADC4, P54/ADC4/TPA6 作为 I/O 或 TPA6 引脚
- 1: 使能 ADC4 作为模拟输入引脚

**Bit 3 (ADE3):** P53 pin 的 AD 转换使能位

- 0: 禁止 ADC3, P53/ADC3/TPA7 作为 I/O 或 TPA7 引脚
- 1: 使能 ADC3 作为模拟输入引脚

**Bit 2 (ADE2):** P52 pin 的 AD 转换使能位

- 0: 禁止 ADC2, P52/ADC2/TCC/TPA8 作为 I/O 或 TCC 或 TPA8 引脚
- 1: 使能 ADC2 作为模拟输入引脚

**Bit 1 (ADE1):** P51 pin 的 AD 转换使能位

- 0: 禁止 ADC1, P51/ADC1/INT1/TPA9 作为 I/O 或 INT1 或 TPA9 引脚
- 1: 使能 ADC1 作为模拟输入引脚

**Bit 0 (ADE0):** P50 pin 的 AD 转换使能位

- 0: 禁止 ADC0, P50/ADC0/INT0/TPA10 作为 I/O 或 INT0 或 TPA10 引脚
- 1: 使能 ADC0 作为模拟输入引脚

### 6.1.59 Bank0 R42: (保留)

### 6.1.60 Bank0 R43: ADDL (模数转换数据的低字节)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
ADD7	ADD6	ADD5	ADD4	ADD3	ADD2	ADD1	ADD0
R	R	R	R	R	R	R	R

Bits 7~0 (ADD7~0): AD 数据缓冲的低字节

### 6.1.61 Bank0 R44: ADDH (模数转换数据的高字节)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
ADD15	ADD14	ADD13	ADD12	ADD11	ADD10	ADD9	ADD8
R	R	R	R	R	R	R	R

Bits 7~0 (ADD15~8): AD 数据缓冲的高字节

AD 数据的格式取决于代码选项 ADFM。下面的表格说明了数据如何在不同 ADFM 设定下调整。

ADFM		Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	
12 bits	0	ADDH				ADD11	ADD10	ADD9	ADD8	
		ADDL	ADD7	ADD6	ADD5	ADD4	ADD3	ADD2	ADD1	ADD0
	1	ADDH	ADD11	ADD10	ADD9	ADD8	ADD7	ADD6	ADD5	ADD4
		ADDL					ADD3	ADD2	ADD1	ADD0

### 6.1.62 Bank0 R45 ADCVL (模数转换器比较的低字节)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
ADCD7	ADCD6	ADCD5	ADCD4	ADCD3	ADCD2	ADCD1	ADCD0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

Bits 7~0 (ADCD7~0): AD 比较的低字节数据

用户应该使用与 ADDH 和 ADDL 寄存器一致的数据格式。否则，在 AD 比较之后会得出错误的结果。

### 6.1.63 Bank0 R46 ADCVH (模数转换器比较高字节)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
ADCD15	ADCD14	ADCD13	ADCD12	ADCD11	ADCD10	ADCD9	ADCD8
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

Bits 7~0 (ADCD15~8): AD 比较高字节数据

用户应该使用与 ADDH 和 ADDL 寄存器一致的数据格式。否则，在 AD 比较之后会得出错误的结果。

### 6.1.64 Bank0 R47 ~ R4F(保留)

### 6.1.65 Bank1 R5 IOCR8 (IO Port 8控制寄存器)

0: 设置相关 I/O 引脚为输出

1: 设置相关 I/O 引脚为高组态(默认)

### 6.1.66 Bank1 R6 IOCR9 (IO Port 9控制寄存器)

0: 设置相关 I/O 引脚为输出

1: 设置相关 I/O 引脚为高组态(默认)

### 6.1.67 Bank1 R7 IOCRA (IO Port A控制寄存器)

0: 设置相关 I/O 引脚为输出

1: 设置相关 I/O 引脚为高组态(默认)

### 6.1.68 Bank1 R8: P5PHCR (Port 5上拉控制寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
PH57	PH56	PH55	PH54	PH53	PH52	PH51	PH50
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

**Bit 7 (PH57):** 控制位用于使能 P57 引脚内部上拉功能

0: 使能内部上拉

1: 禁止内部上拉(默认)

**Bit 6 (PH56):** 控制位用于使能 P56 引脚内部上拉功能

**Bit 5 (PH55):** 控制位用于使能 P55 引脚内部上拉功能

**Bit 4 (PH54):** 控制位用于使能 P54 引脚内部上拉功能

**Bit 3 (PH53):** 控制位用于使能 P53 引脚内部上拉功能

**Bit 2 (PH52):** 控制位用于使能 P52 引脚内部上拉功能

**Bit 1 (PH51):** 控制位用于使能 P51 引脚内部上拉功能

**Bit 0 (PH50):** 控制位用于使能 P50 引脚内部上拉功能

### 6.1.69 Bank1 R9: P6PHCR (Port 6上拉控制寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
PH67	PH66	PH65	PH64	PH63	PH62	PH61	PH60
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

**Bit 7 (PH67):** 控制位用于使能 P67 引脚内部上拉功能(复位引脚)

0: 使能内部上拉

1: 禁止内部上拉(默认)

**Bit 6 (PH66):** 控制位用于使能 P66 引脚内部上拉功能

**Bit 5 (PH65):** 控制位用于使能 P65 引脚内部上拉功能

**Bit 4 (PH64):** 控制位用于使能 P64 引脚内部上拉功能

**Bit 3 (PH63):** 控制位用于使能 P63 引脚内部上拉功能

**Bit 2 (PH62):** 控制位用于使能 P62 引脚内部上拉功能

**Bit 1 (PH61):** 控制位用于使能 P61 引脚内部上拉功能

**Bit 0 (PH60):** 控制位用于使能 P60 引脚内部上拉功能

#### 6.1.70 Bank1 RA: P789APHCR (Port 7~A上拉控制寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
-	PALPH	P9HPH	P9LPH	P8HPH	P8LPH	P7HPH	P7LPH
0	R/W	R/W	R/W	R/W	R/W	R/W	R/W

**Bit 7:** 未使用，总是设置为 "0"

**Bit 6 (PALPH):**控制位元用于使能 PortA 低四位引脚的上拉

0: 使能内部上拉

1: 禁止内部上拉(默认)

**Bit 5 (P9HPH):** 控制位元用于使能 Port9 高四位引脚的上拉

**Bit 4 (P9LPH):** 控制位元用于使能 Port9 低四位引脚的上拉

**Bit 3 (P8HPH):** 控制位元用于使能 Port8 高四位引脚的上拉

**Bit 2 (P8LPH):** 控制位元用于使能 Port8 低四位引脚的上拉

**Bit 1 (P7HPH):** 控制位元用于使能 Port7 高四位引脚的上拉

**Bit 0 (P7LPH):** 控制位元用于使能 Port7 低四位引脚的上拉

#### 6.1.71 Bank1 RB: P5PLCR (Port 5下拉控制寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
PL57	PL56	PL55	PL54	PL53	PL52	PL51	PL50
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

**Bit 7 (PL57):** 控制位用于使能 P57 引脚内部下拉拉功能

0: 使能内部下拉

1: 禁止内部下拉(默认)

**Bit 6 (PL56):** 控制位用于使能 P56 引脚内部下拉拉功能

**Bit 5 (PL55):** 控制位用于使能 P55 引脚内部下拉拉功能

**Bit 4 (PL54):** 控制位用于使能 P54 引脚内部下拉拉功能

**Bit 3 (PL53):** 控制位用于使能 P53 引脚内部下拉拉功能

**Bit 2 (PL52):** 控制位用于使能 P52 引脚内部下拉拉功能

**Bit 1 (PL51):** 控制位用于使能 P51 引脚内部下拉拉功能

**Bit 0 (PL50):** 控制位用于使能 P50 引脚内部下拉拉功能

### 6.1.72 Bank1 RC: P6PLCR (Port 6 下拉控制寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
PL67	PL66	PL65	PL64	PL63	PL62	PL61	PL60
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

**Bit 7 (PL67):** 控制位用于使能 P67 引脚内部下拉拉功能

0: 使能内部下拉

1: 禁止内部下拉(默认)

**Bit 6 (PL66):** 控制位用于使能 P66 引脚内部下拉拉功能

**Bit 5 (PL65):** 控制位用于使能 P65 引脚内部下拉拉功能

**Bit 4 (PL64):** 控制位用于使能 P64 引脚内部下拉拉功能

**Bit 3 (PL63):** 控制位用于使能 P63 引脚内部下拉拉功能

**Bit 2 (PL62):** 控制位用于使能 P62 引脚内部下拉拉功能

**Bit 1 (PL61):** 控制位用于使能 P61 引脚内部下拉拉功能

**Bit 0 (PL60):** 控制位用于使能 P60 引脚内部下拉拉功能

### 6.1.73 Bank1 RD: P789APLCR (Port 7~A 下拉控制寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
-	PALPL	P9HPL	P9LPL	P8HPL	P8LPL	P7HPL	P7LPL
0	R/W	R/W	R/W	R/W	R/W	R/W	R/W

**Bit 7:** 未使用，总是设置为 "0"

**Bit 6 (PALPL):** 控制位元用于使能 PortA 低四位引脚的下拉

0: 使能内部下拉

1: 禁止内部下拉(默认)

**Bit 5 (P9HPL):** 控制位元用于使能 Port9 高四位引脚的下拉

**Bit 4 (P9LPL):** 控制位元用于使能 Port9 低四位引脚的下拉

**Bit 3 (P8HPL):** 控制位元用于使能 Port8 高四位引脚的下拉

**Bit 2 (P8LPL):** 控制位元用于使能 Port8 低四位引脚的下拉

**Bit 1 (P7HPL):** 控制位元用于使能 Port7 高四位引脚的下拉

**Bit 0 (P7LPL):** 控制位元用于使能 Port7 低四位引脚的下拉

**6.1.74 Bank1 RE: P5HDSCR (Port 5高驱动/下沉控制寄存器)**

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
H57	H56	H55	H54	H53	H52	H51	H50
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

**Bits 7~0 (H57~H50):** P57~P50 高驱动/下沉电流控制位

- 0: 使能高驱动/下沉
- 1: 禁止高驱动/下沉(默认)

**6.1.75 Bank1 RF: P6HDSCR (Port 6高驱动/下沉控制寄存器)**

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
H67	H66	H65	H64	H63	H62	H61	H60
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

**Bits 7~0 (H67~H60):** P67~P60 高驱动/下沉电流控制位

- 0: 使能高驱动/下沉
- 1: 禁止高驱动/下沉(默认)

**6.1.76 Bank1 R10: P789AHDSR (Port 7~A高驱动/下沉控制寄存器)**

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
-	PALHDS	P9HHDS	P9LHDS	P8HHDS	P8LHDS	P7HHDS	P7LHDS
0	R/W	R/W	R/W	R/W	R/W	R/W	R/W

**Bit 7:** 未使用，总是设置为 "0"

**Bit 6 (PALHDS):** 控制位元用于使能 PortA 高四位引脚的高驱动/下沉

- 1: 禁止高驱动/下沉(默认)
- 0: 使能高驱动/下沉

**Bit 5 (P9HHDS):** 控制位元用于使能 Port 9 高四位引脚的高驱动/下沉

**Bit 4 (P9LHDS):** 控制位元用于使能 Port 9 低四位引脚的高驱动/下沉

**Bit 3 (P8HHDS):** 控制位元用于使能 Port 8 高四位引脚的高驱动/下沉

**Bit 2 (P8LHDS):** 控制位元用于使能 Port 8 低四位引脚的高驱动/下沉

**Bit 1 (P7HHDS):** 控制位元用于使能 Port 7 高四位引脚的高驱动/下沉

**Bit 0 (P7LHDS):** 控制位元用于使能 Port 7 低四位引脚的高驱动/下沉

### 6.1.77 Bank1 R11: P5ODCR (Port 5漏极开路控制寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
OD57	OD56	OD55	OD54	OD53	OD52	OD51	OD50
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

Bits 7~0 (OD57~OD50): 漏极开路控制位

0: 禁止漏极开路(默认)

1: 使能漏极开路

### 6.1.78 Bank1 R12: P6ODCR (Port 6漏极开路控制寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
OD67	OD66	OD65	OD64	OD63	OD62	OD61	OD60
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

Bits 7~0 (OD67~OD60): 漏极开路控制位

0: 禁止漏极开路(默认)

1: 使能漏极开路

### 6.1.79 Bank1 R13: P789AODCR (Port 7~A 漏极开路控制寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
-	PALOD	P9HOD	P9LOD	P8HOD	P8LOD	P7HOD	P7LOD
0	R/W	R/W	R/W	R/W	R/W	R/W	R/W

Bit 7: 未使用, 总是设置为 "0"

Bit 6 (PALOD): 控制位元用于使能 PortA 高四位引脚的高驱动/下沉

0: 禁止漏极开路(默认)

1: 使能漏极开路

Bit 5 (P9HOD): 控制位元用于使能 Port9 高四位引脚的漏极开路

Bit 4 (P9LOD): 控制位元用于使能 Port9 低四位引脚的漏极开路

Bit 3 (P8HOD): 控制位元用于使能 Port8 高四位引脚的漏极开路

Bit 2 (P8LOD): 控制位元用于使能 Port8 低四位引脚的漏极开路

Bit 1 (P7HOD): 控制位元用于使能 Port7 高四位引脚的漏极开路

Bit 0 (P7LOD): 控制位元用于使能 Port7 低四位引脚的漏极开路

### 6.1.80 Bank1 R14: DeadTCR (停滞时钟控制寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
-	-	-	-	DEADTBE	DEADTAE	DEADTP1	DEADTP0
0	0	0	0	R/W	R/W	R/W	R/W

**Bit 7~4:** 未使用，总是设置为 "0"

**Bit 3 (DEADTBE):** 使能停滞时间功能用于 PWMB 与/PWMB(用于双 PWM)

0: 禁止 (默认)

1: 使能

**Bit 2 (DEADTAE):** 使能停滞时间功能用于 PWMA 与/PWMA(用于双 PWM)

0: 禁止 (默认)

1: 使能

**Bits 1~0 (DEADTP1~DEADTP0):** 停滞时间预分频比

DEADTP1	DEADTP0	预分频比
0	0	1:1 (默认)
0	1	1:2
1	0	1:4
1	1	1:8

#### 注意

停滞时间功能仅用于双PWM功能。如果使用单PWM功能(非双PWM功能)，停滞时间功能做事禁止。

### 6.1.81 Bank1 R15: DeadTR (停滞时间寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
DEADTR7	DEADTR6	DEADTR5	DEADTR4	DEADTR3	DEADTR2	DEADTR1	DEADTR0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

**Bits 7~0 (DEADTR7~0):** 寄存器的内容为停滞时间

### 6.1.82 Bank1 R16: PWMSCR (PWM源时钟控制寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
-	-	-	DEADS	-	-	PWMBBS	PWMBAS
0	0	0	R/W	0	0	R/W	R/W

**Bits 7~5:** 未使用，总是设置为 "0"

**Bit 4 (DEADS):**时钟选择用于停滞时间计时器

0: Fs (默认)

1: Fm

**Bits 3~2:** 未使用，总是设置为 "0"

**Bit 1 (PWMB5):** 时钟选择用于 PWMB 计时器

0: Fs (默认)

1: Fm

**Bit 0 (PWMA5):** 时钟选择用于 PWMA 计时器

0: Fs (默认)

1: Fm

### 6.1.83 Bank1 R17: PWMACR (PWMA控制寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
PWMAE	IPWMAE	PWMAA	IPWMAA	TAEN	TAP2	TAP1	TAP0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

**Bit 7 (PWMAE):** PWMA 使能位

0: 禁止 (默认)

1: 使能。此复合引脚用于 PWMA 引脚

**Bit 6 (IPWMAE):** 反向 PWMA 使能位

0: 禁止 (默认)

1: 使能。此复合引脚用于 /PWMA 引脚

**Bit 5 (PWMAA):** PWMA 的有效电平

0: 占空比-停滞时间为逻辑 1 (默认)

1: 占空比-停滞时间为逻辑 0

**Bit 4 (IPWMAA):** / PWMA 的有效电平

0: 周期-占空比-停滞时间为逻辑 1 (默认)

1: 周期-占空比-停滞时间为逻辑 0

**Bit 3 (TAEN):** TMRA 使能位元。所有的 PWM 功能仅在此位元置位时有效

0: TMRA 关闭 (默认)

1: TMRA 开启

PWMxE	TxEN	功能描述
0	0	不做为 PWM 功能使用, I/O 引脚或其他功能引脚
0	1	计时器功能, I/O 引脚或其他功能引脚
1	0	PWM 功能, 波形保持在非有效电平
1	1	PWM 功能, 正常 PWM 输出波形

\*x = A,B

**Bits 2~0 (TAP2~TAP0):** TMRA 时钟预分频选择位

TAP2	TAP1	TAP0	预分频比
0	0	0	1:1 (默认)
0	0	1	1:2
0	1	0	1:4
0	1	1	1:8
1	0	0	1:16
1	0	1	1:64
1	1	0	1:128
1	1	1	1:256

#### 6.1.84 Bank1 R18: PRDAL (PWMA周期的低字节)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
PRDA7	PRDA6	PRDA5	PRDA4	PRDA3	PRDA2	PRDA1	PRDA0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

**Bits 7~0 (PRDA7~0):** 寄存器的内容为 PWMA 周期的低字节

<b>注意</b>
当PRDDAL寄存器更新时,PWMA占空比/周期重载。

#### 6.1.85 Bank1 R19: PRDAH (PWMA周期的高字节)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
-	-	-	-	-	-	PRDA9	PRDA8
0	0	0	0	0	0	R/W	R/W

**Bits 7~0 (PRDA15~8):** 寄存器的内容为 PWMA 周期的高字节

### 6.1.86 Bank1 R1A: DTAL (PWMA占空比的低字节)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
DTA7	DTA6	DTA5	DTA4	DTA3	DTA2	DTA1	DTA0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

Bits 7~0 (DTA7~0): 寄存器的内容为 PWMA 占空比的低字节

### 6.1.87 Bank1 R1B: DTAH (PWMA占空比的高字节)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
-	-	-	-	-	-	DTA9	DTA8
0	0	0	0	0	0	R/W	R/W

Bits 7~0 (DTA15~8): 寄存器的内容为 PWMA 占空比的高字节

### 6.1.88 Bank1 R1C: TMRAL (计时器A的低字节)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
TMRA7	TMRA6	TMRA5	TMRA4	TMRA3	TMRA2	TMRA1	TMRA0
R	R	R	R	R	R	R	R

Bits 7~0 (TMRA7~0): 寄存器的内容为 PWMA 计时器的低字节。只读

### 6.1.89 Bank1 R1D: TMR AH (计时器A的高字节)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
-	-	-	-	-	-	TMRA9	TMRA8
0	0	0	0	0	0	R	R

Bits 7~0 (TMRA15~8): 寄存器的内容为 PWMA 计时器的高字节。只读

### 6.1.90 Bank1 R1E: PWMB CR (PWMB控制寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
PWMBE	IPWMBE	PWMB A	IPWMB A	TBEN	TBP2	TBP1	TBP0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

Bit 7 (PWMBE): PWMB 使能位

0: 禁止 (默认)

1: 使能。此复合引脚用于 PWMB 引脚

Bit 6 (IPWMBE): /PWMB 使能位

0: 禁止 (默认)

1: 使能。此复合引脚用于 /PWMB 引脚

**Bit 5 (PWMBA):** PWMB 的有效电平

0: 占空比逻辑 1 (默认)

1: 占空比为逻辑 0

**Bit 4 (IPWMB):** /PWMB 的有效电平

0: 周期-占空比为逻辑 1 (默认)

1: 周期-占空比为逻辑 0

**Bit 3 (TBEN):** TMRB 使能位元。所有的 PWM 功能仅在此位元置位时有效

0: TMRB 关闭 (默认)

1: TMRB 开启

**Bits 2~0 (TBP2~TBP0):** TMRB 时钟预分频选择位

TBP2	TBP1	TBP0	预分频比
0	0	0	1:1 (默认)
0	0	1	1:2
0	1	0	1:4
0	1	1	1:8
1	0	0	1:16
1	0	1	1:64
1	1	0	1:128
1	1	1	1:256

#### 6.1.91 Bank1 R1F: PRDBL (PWMB周期的低字节)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
PRDB7	PRDB6	PRDB5	PRDB4	PRDB3	PRDB2	PRDB1	PRDB0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

**Bits 7~0 (PRDB7~0):** 寄存器的内容为 PWMB 周期的低字节

<b>注意</b>
当PRDDBL寄存器更新时,PWMB占空比/周期重载。

#### 6.1.92 Bank1 R20: PRDBH (PWMB周期的高字节)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
-	-	-	-	-	-	PRDB9	PRDB8
0	0	0	0	0	0	R/W	R/W

**Bits 7~0 (PRDB15~8):** 寄存器的内容为 PWMB 周期的高字节

### 6.1.93 Bank1 R21: DTBL (PWMB占空比的低字节)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
DTB7	DTB6	DTB5	DTB4	DTB3	DTB2	DTB1	DTB0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

Bits 7~0 (DTB7~0): 寄存器的内容为 PWMB 占空比的低字节

### 6.1.94 Bank1 R22: DTBH (PWMB占空比的高字节)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
-	-	-	-	-	-	DTB9	DTB8
0	0	0	0	0	0	R/W	R/W

Bits 7~0 (DTB15~8): 寄存器的内容为 PWMB 占空比的高字节

**注意**  
在停滞寄存器的值必须在占空比周期寄存器的值小，为了避免在两个PWM输出不期待的行为出现。

### 6.1.95 Bank1 R23: TMRBL (计时器B的低字节)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
TMRB7	TMRB6	TMRB5	TMRB4	TMRB3	TMRB2	TMRB1	TMRB0
R	R	R	R	R	R	R	R

Bits 7~0 (TMRB7~0): 寄存器的内容为 PWMB 计时器的低字节。只读

### 6.1.96 Bank1 R24: TMRBH (计时器B的高字节)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
-	-	-	-	-	-	TMRB9	TMRB8
0	0	0	0	0	0	R	R

Bits 7~0 (TMRB15~8): 寄存器的内容为 PWMB 计时器的高字节。只读

### 6.1.97 Bank1 R25 ~ R39: (保留)

### 6.1.98 Bank1 R40: WCR & EECR1 (时钟计时器和EEPROM控制寄存器 1)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
WTE	WTSSB1	WTSSB0	-	-	-	RD	WR
R/W	R/W	R/W	0	0	0	R/W	R/W

Bit 7(WTE): 时钟计时器使能位

0: 禁止

1: 使能

**Bit 6~5(WTSSB1~WTSSB0):**时钟计时器间隔选择位

WTSSB1	WTSSB0	计时器间隔选择	计时器间隔选择 (LXT3 = 32.768kHz)
0	0	32768 / Fs	1.0s
0	1	16384 / Fs	0.5s
1	0	8192 / Fs	0.25s
1	1	128 / Fs	3.91ms

**注意:** 时钟计时器的时钟源来源于sub-IRC或振荡器32.768kHz

**Bits 4~2:** 未使用, 总是设置为 "0"

**Bit 1(RD):** 读控制位

**0:** 不执行 EEPROM 读

**1:** 读 EEPROM 内容(RD 可以通过软件置位。当读指令完成, 可通过硬件清零)

**Bit 0 (WR):** 写控制位

**0:** 向 EEPROM 写周期完成

**1:** 初始写周期 (WR 可通过软件置位。当写周期完成, WR 通过硬件清零。)

### 6.1.99 Bank1 R41: EECR2 (EEPROM控制寄存器2)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
EEWE	EEDF	EEPC	-	-	-	-	-
R/W	F	R/W	0	0	0	0	0

**Bit 7(EEWE):** EEPROM 写使能位

**0:** 禁止写入 EEPROM

**1:** 允许写入 EEPROM

**Bit 6 (EEDF):** EEPROM 侦测标志

**0:** 写周期完成

**1:** 写周期未完成

**Bit 5(EEPC):** EEPROM 掉电控制位

**0:** EEPROM 关闭

**1:** EEPROM 运行

**Bits 4~0:** 未使用, 总是设置为 "0"

### 6.1.100 Bank1 R42: EERA (EEPROM地址)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
EERA7	EERA6	EERA5	EERA4	EERA3	EERA2	EERA1	EERA0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

Bits 7~0(EERA7~EERA0): EEPROM 地址寄存器

### 6.1.101 Bank1 R43: EERD (EEPROM数据)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
EERD7	EERD6	EERD5	EERD4	EERD3	EERD2	EERD1	EERD0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

Bits 7~0(EERD7~EERD0): EEPROM 数据寄存器

### 6.1.102 Bank1 R44: FLKR (闪存密钥寄存器用于表格写使用)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
FLK[7]	FLK[6]	FLK[5]	FLK[4]	FLK[3]	FLK[2]	FLK[1]	FLK[0]
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

此 FLKR 寄存器用于表格写 IAP 模式操作。当一个特定的值写入此寄存器时 IAP 使能信号生成，例如，0xB4。此寄存器用于确保 IAP 操作发生在闪存升级时。

### 6.1.103 Bank1 R45: TBPTL (表指针低寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
TB7	TB6	TB5	TB4	TB3	TB2	TB1	TB0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

Bits 7~0(TB7~TB0): 表指针地址位 7~0

### 6.1.104 Bank1 R46: TBPTH (表指针高寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
HLB	RDS	-	TB12	TB11	TB10	TB9	TB8
R/W	R/W	0	R/W	R/W	R/W	R/W	R/W

Bit 7 (HLB): 从 ROM 中取出高字节或低字节作为机器代码

RDS	HLB	读取存储数据值得描述
0	0	从机器代码中读字节值为 Bit7~bit0
0	1	读字节的最高为“0”， bit14~bit8 从机器代码读取

Bit 6 (RDS): ROM 数据选择位，读机器代码信息选择

0: ROM 数据 (总是为 "0")

Bits 5: 未使用，总是设置为 "0"

Bits 4 ~0 (TB13~TB8): 表指针地址位 12~8

**6.1.105 Bank1 R47: STKMON (堆指针)**

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
STOV	-	-	-	STL3	STL2	STL1	STL0
R	0	0	0	R	R	R	R

**Bit 7(STOV):**堆指针溢出指示位。只读

**Bits 3~0(STL3~0):**堆指针数。只读

**6.1.106 Bank1 R48: PCH (程序计数器高位)**

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
-	-	-	PC12	PC11	PC10	PC9	PC8
0	0	0	R/W	R/W	R/W	R/W	R/W

**Bit 7~5:**未使用，总是设置为"0"

**Bits 4~0 (PC12~PC8):**程序计数器的低字节

**6.1.107 Bank1 R49: LVDCR (低电压侦测器控制寄存器)**

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
LV DEN	-	LV DS1	LV DS0	LV DB	-	-	-
R/W	0	R/W	R/W	R	0	0	0

**Bit 7 (LV DEN):**低电压侦测器使能位

**0:**禁止低电压侦测器

**1:**使能低电压侦测器

**Bits 5~4 (LV DS1~LV DS0):**低电压侦测器电平位

LV DEN	LV DS1, LV DS0	LVD 电压中断位	LV DB
1	11	VDD < 2.2V	0
		VDD > 2.4V	1
1	10	VDD < 3.3V	0
		VDD > 3.5V	1
1	01	VDD < 4.0V	0
		VDD > 4.2V	1
1	00	VDD < 4.5V	0
		VDD > 4.7V	1
0	XX	NA	1

**Bit 3 (LV DB):**低电压侦测器状态位。此位元只读。当 VDD 引脚电压低于 LVD 电压中断电平(由 LV DS1 ~ LV DS0 选择)，此位元清零

**0:**低电压被侦测

1: 低电压不能被侦测或 LVD 功能禁止

Bits 6,2~0: 未使用, 总是设置为 "0"

### 6.1.108 Bank1 R4D TBWCR (表写入控制寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
-	-	-	-	-	-	-	IAPEN
0	0	0	0	0	0	0	R/W

Bit 7~1: 未使用, 总是设置为 "0"

Bits 0 (IAPEN): IAP 使能位

0: IAP 模式禁止

1: IAP 模式使能

### 6.1.109 Bank1 R4E: TBWAL (表写入起始地址低字节)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
TBWA[7]	TBWA[6]	TBWA[5]	TBWA[4]	TBWA[3]	TBWA[2]	TBWA[1]	TBWA[0]
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

Bits 7~0(TBWA[7]~TBWA[0]): 表写入起始地址位 7~0, TBWA[4]~TBWA[0] 总是设置为 "0"

### 6.1.110 Bank1 R4F: TBWAH (表写入起始地址高字节)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
-	-	-	TBWA[12]	TBWA[11]	TBWA[10]	TBWA[9]	TBWA[8]
0	0	0	R/W	R/W	R/W	R/W	R/W

Bits 7~5: 总是设置为 "0" (只读)

Bits 4~0(TBWA[12]~TBWA[8]): 表写入地址位 12~8

※注意:

ROM 代码缓冲 (起始)	表写入 ROM 地址 (目标)
BANK3 0x80	[TBWA] 低字节(bits7~0)
BANK3 0x81	[TBWA] 高字节(bits14~8)
BANK3 0x82	[TBWA+1] 低字节(bits7~0)
BANK3 0x83	[TBWA+1] 高字节(bits14~8)
:	:
BANK3 0XBE	[TBWA+31] 低字节(bits7~0)
BANK3 0XBF	[TBWA+31] 高字节(bits14~8)

### 6.1.111 Bank2 R5 TPEPCR1 (触控键群组A使能引脚控制寄存器1)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
TPAEP8	TPAEP7	TPAEP6	TPAEP5	TPAEP4	TPAEP3	TPAEP2	TPAEP1
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

**Bits 7 (TPAEP8):**触控键使能引脚控制位

- 0: TPA8 功能引脚禁止
- 1: TPA8 功能引脚使能

**Bits 6 (TPAEP7):** 触控键使能引脚控制位

- 0: TPA7 功能引脚禁止
- 1: TPA7 功能引脚使能

**Bits 5 (TPAEP6):** 触控键使能引脚控制位

- 0: TPA6 功能引脚禁止
- 1: TPA6 功能引脚使能

**Bits 4 (TPAEP5):** 触控键使能引脚控制位

- 0: TPA5 功能引脚禁止
- 1: TPA5 功能引脚使能

**Bits 3 (TPAEP4):** 触控键使能引脚控制位

- 0: TPA4 功能引脚禁止
- 1: TPA4 功能引脚使能

**Bits 2 (TPAEP3):** 触控键使能引脚控制位

- 0: TPA3 功能引脚禁止
- 1: TPA3 功能引脚使能

**Bits 1 (TPAEP2):** 触控键使能引脚控制位

- 0: TPA2 功能引脚禁止
- 1: TPA2 功能引脚使能

**Bits 0 (TPAEP1):** 触控键使能引脚控制位

- 0: TPA1 功能引脚禁止
- 1: TPA1 功能引脚使能

### 6.1.112 Bank2 R6 TPEPCR2 (触控键群组A使能引脚控制寄存器2)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
-	-	-	-	-	-	TPAEP10	TPAEP9
0	0	0	0	0	0	R/W	R/W

**Bit 7~2 :** 未使用，总是设置为 "0"

**Bits 1 (TPAEP10):** 触控键使能引脚控制位元

- 0: TPA10 功能引脚禁止

1: TPA10 功能引脚使能

**Bits 0 (TPAEP9):** 触控键使能引脚控制位元

0: TPA9 功能引脚禁止

1: TPA9 功能引脚使能

### 6.1.113 Bank2 R7 TPEPCR3 (触控键群组 B 使能引脚控制寄存器3)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
TPBEP8	TPBEP7	TPBEP6	TPBEP5	TPBEP4	TPBEP3	TPBEP2	TPBEP1
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

**Bits 7 (TPBEP8):** 触控键使能引脚控制位元

0: TPB8 功能引脚禁止

1: TPB8 功能引脚使能

**Bits 6 (TPBEP7):** 触控键使能引脚控制位元

0: TPB7 功能引脚禁止

1: TPB7 功能引脚使能

**Bits 5 (TPBEP6):** 触控键使能引脚控制位元

0: TPB6 功能引脚禁止

1: TPB6 功能引脚使能

**Bits 4 (TPBEP5):** 触控键使能引脚控制位元

0: TPB5 功能引脚禁止

1: TPB5 功能引脚使能

**Bits 3 (TPBEP4):** 触控键使能引脚控制位元

0: TPB4 功能引脚禁止

1: TPB4 功能引脚使能

**Bits 2 (TPBEP3):** 触控键使能引脚控制位元

0: TPB3 功能引脚禁止

1: TPB3 功能引脚使能

**Bits 1 (TPBEP2):** 触控键使能引脚控制位元

0: TPB2 功能引脚禁止

1: TPB2 功能引脚使能

**Bits 0 (TPBEP1):** 触控键使能引脚控制位元

0: TPB1 功能引脚禁止

**1: TPB1 功能引脚使能**
**6.1.114 Bank2 R8 TPEPCR4 (触控键群组 B 使能引脚控制寄存器 4)**

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
-	-	-	-	-	-	TPBEP10	TPBEP9
0	0	0	0	0	0	R/W	R/W

**Bit 7~2:** 未使用，总是设置为 "0"

**Bits 1 (TPBEP10):** 触控键使能引脚控制位元

**0:** TPB10 功能引脚禁止

**1:** TP B10 功能引脚使能

**Bits 0 (TPBEP9):** 触控键使能引脚控制位元

**0:** TPB9 功能引脚禁止

**1:** TPB9 功能引脚使能

**6.1.115 Bank2 R9 TPCCR (触控键充电放电电流控制寄存器)**

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
TPBCS3	TPBCS2	TPBCS1	TPBCS0	TPACS3	TPACS2	TPACS1	TPACS0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

**Bits 7~4 (TPBCS3~TPBCS0):** 触控键群组 B 充电放电电流源选择

**Bits 3~0 (TPACS3~TPACS0):** 触控键群组 A 充电放电电流源选择

TPxCS3	TPxCS2	TPxCS1	TPxCS0	电流 (uA)
0	0	0	0	4
0	0	0	1	6
0	0	1	0	8
0	0	1	1	10
0	1	0	0	12
0	1	0	1	14
0	1	1	0	16
0	1	1	1	18
1	0	0	0	20
1	0	0	1	22
1	0	1	0	24
1	0	1	1	26
1	1	0	0	28
1	1	0	1	30
1	1	1	0	32
1	1	1	1	34

\*x = A,B

**6.1.116 Bank2 RA TPCR1 (触控键控制寄存器1)**

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
TPBSW3	TPBSW2	TPBSW1	TPBSW0	TPASW3	TPASW2	TPASW1	TPASW0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

**Bit 7~4 (TPBSW3~ TPBSW0):** 触控键群组 B 关闭位元

TPBSW3	TPBSW2	TPBSW1	TPBSW0	功能
0	0	0	0	TPB1 开, 其他 TPSx 未选择
0	0	0	1	TPB2 开, 其他 TPSx 未选择
0	0	1	0	TPB3 开, 其他 TPSx 未选择
0	0	1	1	TPB4 开, 其他 TPSx 未选择
0	1	0	0	TPB5 开, 其他 TPSx 未选择
0	1	0	1	TPB6 开, 其他 TPSx 未选择
0	1	1	0	TPB7 开, 其他 TPSx 未选择
0	1	1	1	TPB8 开, 其他 TPSx 未选择
1	0	0	0	TPB9 开, 其他 TPSx 未选择
1	0	0	1	TPB10 开, 其他 TPSx 未选择
1	0	1	0	X
1	0	1	1	X
1	1	0	0	X
1	1	0	1	X
1	1	1	0	X
1	1	1	1	TPB 参考基础电容开

**Bit 3~0 (TPASW3~ TPASW0):** 触控键群组 A 关闭位元

TPASW3	TPASW2	TPASW1	TPASW0	功能
0	0	0	0	TPA1 开, 其他 TPSx 未选择
0	0	0	1	TPA2 开, 其他 TPSx 未选择
0	0	1	0	TPA3 开, 其他 TPSx 未选择
0	0	1	1	TPA4 开, 其他 TPSx 未选择
0	1	0	0	TPA5 开, 其他 TPSx 未选择
0	1	0	1	TPA6 开, 其他 TPSx 未选择
0	1	1	0	TPA7 开, 其他 TPSx 未选择
0	1	1	1	TPA8 开, 其他 TPSx 未选择
1	0	0	0	TPA9 开, 其他 TPSx 未选择
1	0	0	1	TPA10 开, 其他 TPSx 未选择
1	0	1	0	X
1	0	1	1	X
1	1	0	0	X
1	1	0	1	X
1	1	1	0	X
1	1	1	1	TPA 参考基础电容开

当 TPAx/TPBx 被选择, 它将自动设置输入引脚。原始引脚设置选项将被存储。知道其他 TPAx/TPBx 被选择或 TPAEN/TPBEN 选择被禁止, 此引脚将自动重载之前的设置条件。

**6.1.117 Bank2 RB TPCR2 (触控键控制寄存器2)**

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
TPBEN	TPAEN	TPDS1	TPDS0	TPR3	TPR2	TPR1	TPR0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

**Bit 7 (TPBEN):** 触控键群组 B 使能位元

0: 禁止

1: 使能

**Bit 6 (TPAEN):** 触控键群组 A 使能位元

0: 禁止

1: 使能

**Bits 5~4 (TPDS1~TPDS0):** 触控键读取时间乘法器选择位

TPDS1	TPDS0	读取时间
0	0	x2
0	1	x4
1	0	x8
1	1	x16

**Bits 3~0 (TPR3~TPR0):** 触控键读取时间选择位

TPR3	TPR2	TPR1	TPR0	读取时间
0	0	0	0	16
0	0	0	1	1(默认)
0	0	1	0	2
0	0	1	1	3
0	1	0	0	4
0	1	0	1	5
0	1	1	0	6
0	1	1	1	7
1	0	0	0	8
1	0	0	1	9
1	0	1	0	10
1	0	1	1	11
1	1	0	0	12
1	1	0	1	13
1	1	1	0	14
1	1	1	1	15

**6.1.118 Bank2 RC TPCR3 (触控键控制寄存器3)**

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
TPS	-	TPBRTH	TPARTH	TPISE	TPMCE	TPWT1	TPWT0
R/W	0	R/W	R/W	R/W	R/W	R/W	R/W

**Bit 7 (TPS):** 触控键转换起始位

0:转换完成通过硬件复位，此位元不可通过软件复位

1:开始转换

**Bit 6:** 未使用，总是设置为 "0"

**Bit 5 (TPBRTH):** TPB 迟缓振荡器阈值电压选择位

0: 窄量程

1: 宽量程

**Bit 4 (TPARTH):** TPA 迟缓振荡器阈值电压选择位

0: 窄量程

1: 宽量程

**Bit 3 (TPISE):**带有扫描模式使能的触控前空闲位，用于低功耗

0: 禁止

1: 使能，休眠模式条件下，触控键自动扫描

**Bit 2 (TPMCE):**触控键多引脚使能位(建议用于带有扫描模式的 TK 闲置模式应用)

0: 禁止

1: 使能，触控键群组引脚合并

**Bits 1~0 (TPWT1~TPWT0):**带有扫描模式自动唤醒时间的触控键空闲位

TPWT1	TPWT0	自动唤醒时间
0	0	100ms
0	1	200ms
1	0	500ms
1	1	1s

### 6.1.119 Bank2 RD TPAHTH (群组A最高唤醒阈值的最高有效字节)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
TPATH[15]	TPATH[14]	TPATH[13]	TPATH[12]	TPATH[11]	TPATH[10]	TPATH[9]	TPATH[8]
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

**Bits 7~0 (TPATH[15]~TPATH[8]):**群组 A 最大上限唤醒阈值的最高有效字节

当感应值大于阈值的最大上限值，唤醒。

### 6.1.120 Bank2 RE TPAHTL (群组A最高唤醒阈值的最低有效字节)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
TPATH[7]	TPATH[6]	TPATH[5]	TPATH[4]	TPATH[3]	TPATH[2]	TPATH[1]	TPATH[0]
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

**Bits 7~0 (TPATH[7]~TPATH[0]):** 群组 A 最大上限唤醒阈值的最低有效字节

当感应值大于阈值的最大上限值，唤醒。

**6.1.121 Bank2 RF TPALTH (群组A最低唤醒阈值的最高有效字节)**

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
TPATL[15]	TPATL[14]	TPATL[13]	TPATL[12]	TPATL[11]	TPATL[10]	TPATL[9]	TPATL[8]
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

**Bits 7~0 (TPATL[15]~TPATL[8]):** 群组 A 最小下限唤醒阈值的最高有效字节  
 当感应值小于阈值的最小下限值，唤醒。

**6.1.122 Bank2 R10 TPALTL (群组B最低唤醒阈值的最高有效字节)**

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
TPATL[7]	TPATL[6]	TPATL[5]	TPATL[4]	TPATL[3]	TPATL[2]	TPATL[1]	TPATL[0]
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

**Bits 7~0 (TPATL[7]~TPATL[0]):** 群组 A 最小下限唤醒阈值的最低有效字节  
 当感应值小于阈值的最小下限值，唤醒。

**6.1.123 Bank2 R11 TPBHTH (群组B最高唤醒阈值的最高有效字节)**

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
TPBTH[15]	TPBTH[14]	TPBTH[13]	TPBTH[12]	TPBTH[11]	TPBTH[10]	TPBTH[9]	TPBTH[8]
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

**Bits 7~0 (TPBTH[15]~TPBTH[8]):** 群组 B 最大上限唤醒阈值的最高有效字节  
 当感应值大于阈值的最大上限值，唤醒。

**6.1.124 Bank2 R12 TPBHTL (群组B最低唤醒阈值的最高有效字节)**

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
TPBTH[7]	TPBTH[6]	TPBTH[5]	TPBTH[4]	TPBTH[3]	TPBTH[2]	TPBTH[1]	TPBTH[0]
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

**Bits 7~0 (TPBTH[7]~TPBTH[0]):** 群组 B 最大上限唤醒阈值的最低有效字节  
 当感应值大于阈值的最大上限值，唤醒。

**6.1.125 Bank2 R13 TPBLTH (群组B最低唤醒阈值的最高有效字节)**

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
TPBTL[15]	TPBTL[14]	TPBTL[13]	TPBTL[12]	TPBTL[11]	TPBTL[10]	TPBTL[9]	TPBTL[8]
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

**Bits 7~0 (TPBTL[15]~TPBTL[8]):** 群组 B 最大上限唤醒阈值的最低有效字节  
 当感应值大于阈值的最大上限值，唤醒。

**6.1.126 Bank2 R14 TPBLTL (群组B最低唤醒阈值的最高有效字节)**

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
TPBTL[7]	TPBTL[6]	TPBTL[5]	TPBTL[4]	TPBTL[3]	TPBTL[2]	TPBTL[1]	TPBTL[0]
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

**Bits 7~0 (TPBTL[7]~TPBTL[0]):** 群组 B 最小下限唤醒阈值的最高有效字节  
当感应值小于阈值的最小下限值，唤醒。

#### 6.1.127 Bank2 R15 TPAH (群组A的触控缓存的最高有效字节)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
TPA[15]	TPA[14]	TPA[13]	TPA[12]	TPA[11]	TPA[10]	TPA[9]	TPA[8]
R	R	R	R	R	R	R	R

**Bits 7~0 (TPA [15]~TPA[8]):** 群组 A 的触控缓存的最高有效字节

#### 6.1.128 Bank2 R16 TPAL (群组A的触控缓存的最低有效字节)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
TPA[7]	TPA[6]	TPA[5]	TPA[4]	TPA[3]	TPA[2]	TPA[1]	TPA[0]
R	R	R	R	R	R	R	R

**Bits 7~0 (TPA[7]~TPA[0]):** 群组 A 的触控缓存的最低有效字节

#### 6.1.129 Bank2 R17 TPBH (群组B的触控缓存的最高有效字节)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
TPB[15]	TPB[14]	TPB[13]	TPB[12]	TPB[11]	TPB[10]	TPB[9]	TPB[8]
R	R	R	R	R	R	R	R

**Bits 7~0 (TPB[15]~TPB[8]):** 群组 B 的触控缓存的最高有效字节

#### 6.1.130 Bank2 R18 TPBL (群组B的触控缓存的最低有效字节)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
TPB[7]	TPB[6]	TPB[5]	TPB[4]	TPB[3]	TPB[2]	TPB[1]	TPB[0]
R	R	R	R	R	R	R	R

**Bits 7~0 (TPB[7]~TPB[0]):** 群组 B 的触控缓存的最低有效字节

#### 6.1.131 Bank2 R19 TPSTH (感应时间的最高有效字节)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
TPST[15]	TPST[14]	TPST[13]	TPST[12]	TPST [11]	TPST[10]	TPST[9]	TPST[8]
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

**Bits 7~0 (TPST[15]~TPST[8]):**最大感应时间的最高有效字节

**6.1.132 Bank2 R1A TPSTL (感应时间的最低有效字节)**

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
TPST[7]	TPST[6]	TPST[5]	TPST[4]	TPST[3]	TPST[2]	TPST[1]	TPST[0]
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R

**Bits 7~0 (TPST [7]~TPST[0]):** 最大感应时间的最低有效字节

**Bits 0 (TPST[0]):** 总是设置为 "1"

**6.1.133 Bank2 R1B~R46: (保留)**
**6.1.134 Bank2 R47 LOCKPR (锁页码寄存器)**

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
LOCKPR7	LOCKPR6	LOCKPR5	LOCKPR4	LOCKPR3	LOCKPR2	LOCKPR1	LOCKPR0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

**Bits 7~0 (LOCKPR7~ LOCKPR0):** 锁的页数

**6.1.135 Bank2 R48 LOCKCR (锁控制寄存器)**

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
LOCKEN	-	-	-	-	-	-	-
R/W	0	0	0	0	0	0	0

**Bits 7 (LOCKEN):** 增强保护控制位

1 : 使能

0 : 禁止(默认)

**Bits 6~0 :** 未使用, 总是设置为 "0"

**6.1.136 R50~R7F, Bank0~3 R80~RFF**

所有的寄存器位 8 位通用目的寄存器

## 6.2 TCC/WDT&预分频器

TCC及WDT都是一个8位带有预分频器的定时器。TCCCR寄存器中的TPSR0~TPSR2位来设置TCC预分频比。同样，WDTCR寄存器中的WDTP0~WDTP2位来设置WDT预分频比。预分频器计数器每次写入TCC时通过指令清零。WDT和其预分频比被WDTC、SLEP指令清零，图6-4描述了TCC和WDT的电路图。

TCCD是8位定时/计数器。TCC时钟源可以是内部指令时钟或外部信号输入(触发沿可通过TCC控制寄存器选择)。如果是内部指令时钟，每个指令周期TCC加1(无预分频比)。如果TCC的信号源来自于外部时钟输入，则TCC引脚信号在每个下降沿或上升沿时TCC加1。TCC输入时间长度(保持高或低电平)必须大于1个CLK。

如果TCC信号源来自内部时钟，休眠模式时，TCC停止运行。

如果TCC信号源来自外部时钟，休眠模式时，TCC每次的上升沿或下降沿增加1。

WDT基于副频自由运行。当控制振荡驱动器关闭后(例如休眠模式)，WDT还在继续运行。当芯片工作在正常模式、休眠模式时，WDT溢出时将引起芯片复位(若WDT使能)。在正常模式下的任何时间里，WDT可以由软件设置使能或关闭。参考WDTCR寄存器的WDTP0~WDTP2位设置。WDT溢出时间大约为 $16.5\text{ms}^1$ (一个振荡器起始时间周期)。

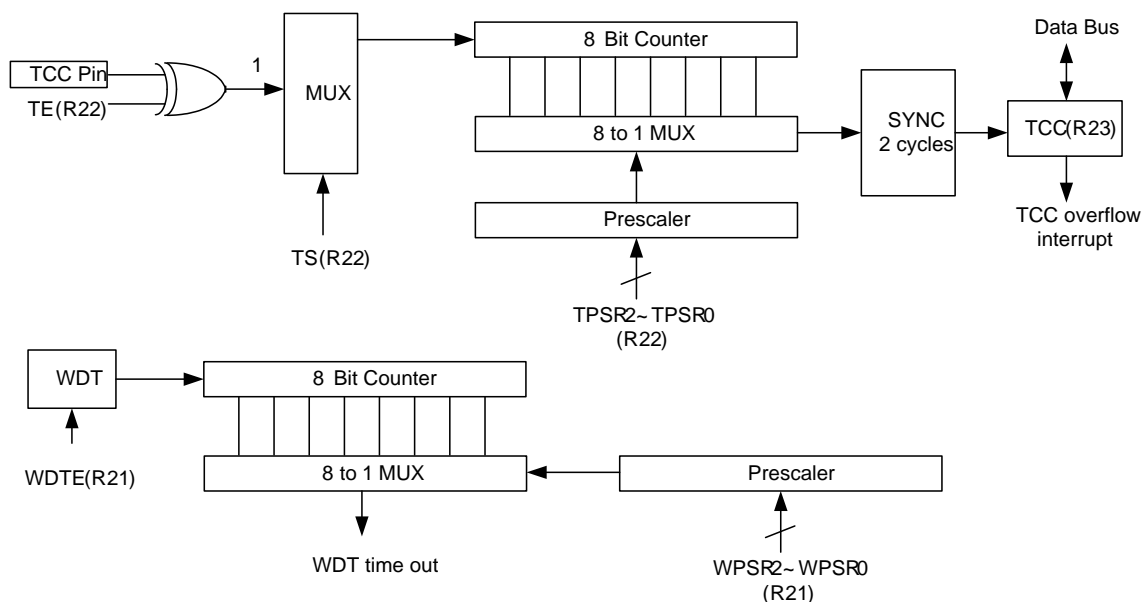


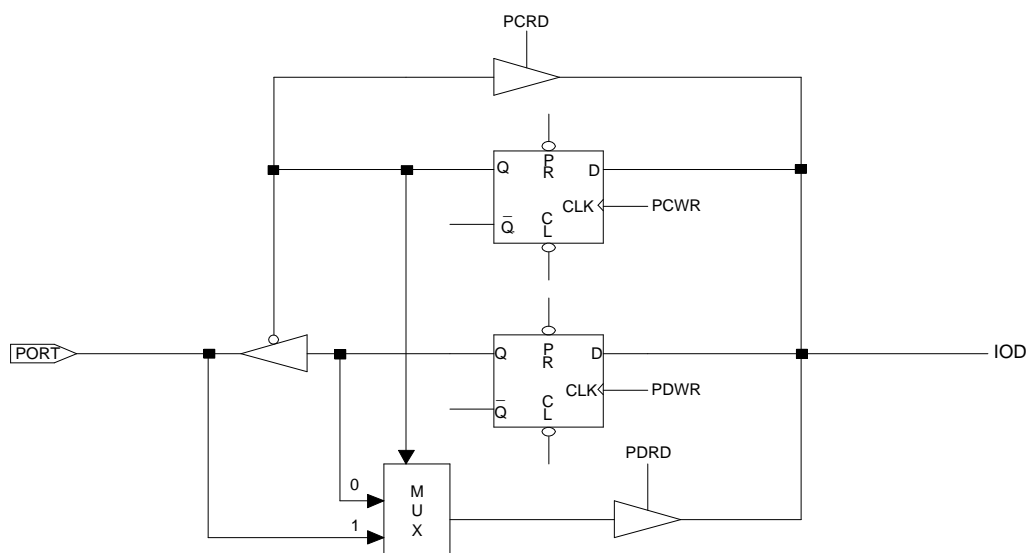
图 6-4 TCC & WDT 的结构图

<sup>1</sup> 注意: VDD=5V, WDT 超时周期 = 16.5ms ± 5%.

### 6.3 I/O端口

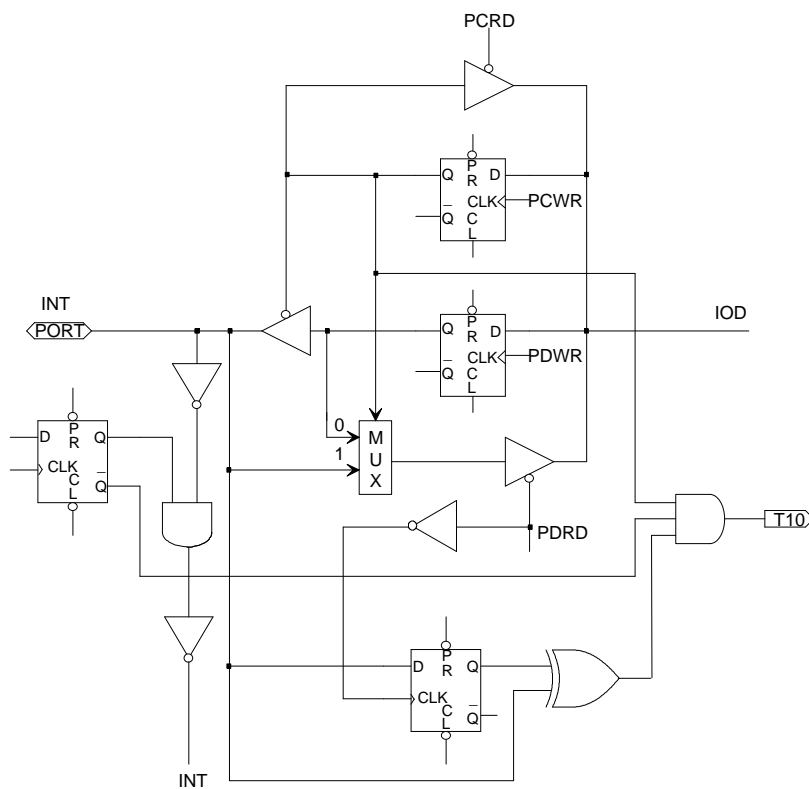
I/O寄存器(Port 5~Port A)都是双向三态I/O口。所有端口均可通过软件上拉和下拉。同样，也可以通过软件可设置为漏极开路输出和高下沉/驱动的设置。Port 5~A有唤醒和中断功能。此外，Port 5~A有在输入状态改变中断的特性各I/O引脚都可通过I/O控制寄存器(IOC50~IOC80)定义为“输入”或“输出”。

I/O寄存器和I/O控制寄存器都可读写。Port 5~A的I/O接口电路如图6-5~6-8所示。



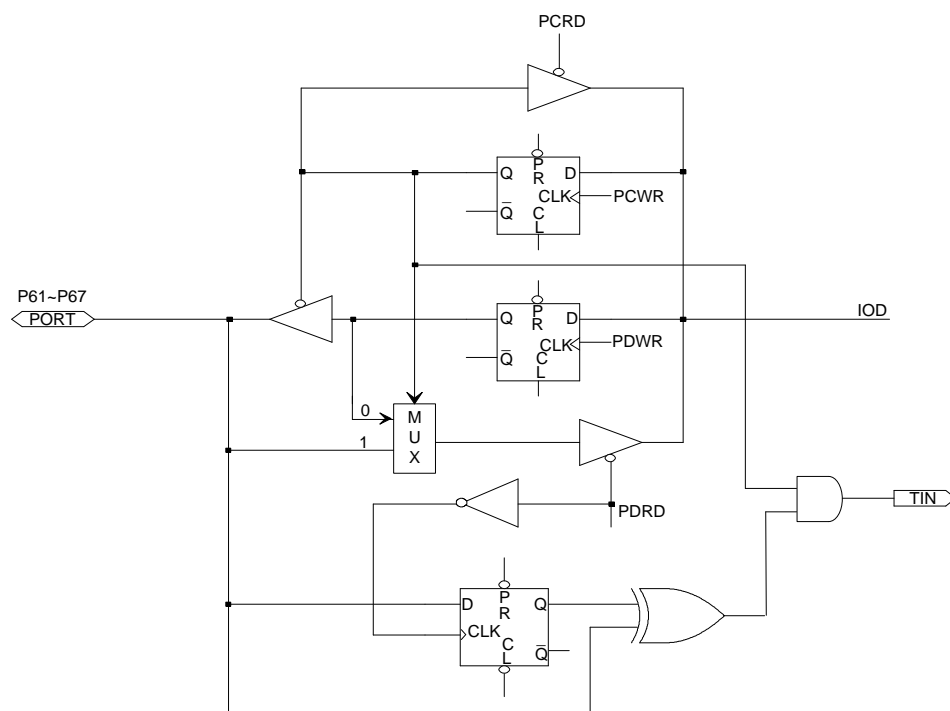
注: 下拉未显示在图中

图6-5 Port 5 ~ A的I/O端口和I/O控制寄存器的电路



注:漏极开路, 上拉, 下拉未显示在图中

图 6-6 INT 的 I/O 端口和 I/O 控制寄存器的电路



注:漏极开路, 上拉, 下拉未显示在图中

图 6-7 Port 5~A 的 I/O 端口和 I/O 控制寄存器的电路

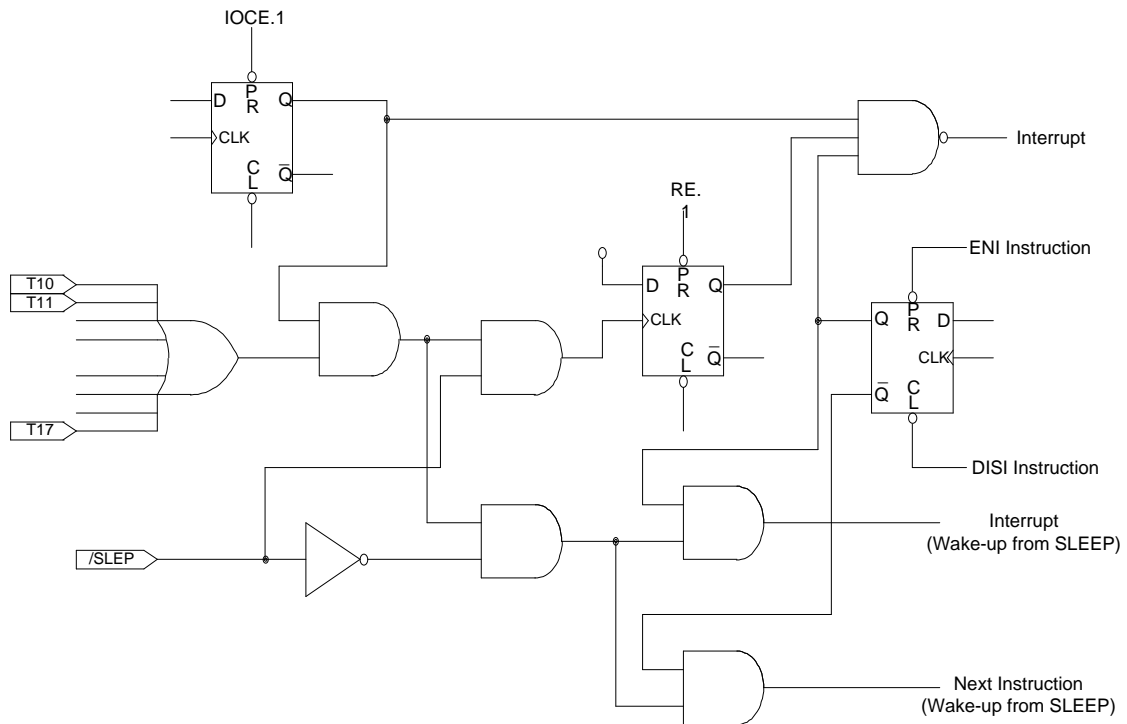


图6-8 I/O Port5~8 带有输入状态改变中断/唤醒的结构图

**表 2 5~8 输入改变唤醒/中断功能的使用**

Port 5~8输入状态改变唤醒/中断功能的使用	
(I) 唤醒	(II) 唤醒与中断
(a) 休眠前	(a) 休眠前
1. 禁止WDT	1. 禁止WDT
2. 读取I/O端口(MOV R6,R6)	2. 读取I/O端口(MOV R6,R6)
3. 执行"ENI" 或 "DISI"	3. 执行"ENI" 或 "DISI"
4. 使能唤醒位元 (设置ICWKP <sub>x</sub> =1) *x = 8~5	4. 使能唤醒位元(设置ICWKP <sub>x</sub> =1) *x = 8~5
5. 指令"SLEP" 指令	5. 使能中断(Set ICIE =1)
(b) 唤醒滞后	6. 执行"SLEP" 指令
→ 下一条指令	(b) 唤醒滞后
	1. 如果"ENI" → 中断向量 (0004H)
	2. 如果"DISI" → 下一条指令

## 6.4 复位与唤醒

### 6.4.1 复位

复位由下列情况引起:

- (1) POR (上电复位)
- (2) /RESET引脚输入为低
- (3) WDT溢出(如果使能)
- (4) LVR(如果使能)
- (5) 软件复位("RESET"指令)

复位条件被侦测后, 器件保持在RESET条件一段时间大约 $16\text{ms}^2$ (一个振荡器起始计时器周期)。如果/Reset引脚为低或WDT超时为有效, 复位生成, 在IRC模式复位时间为WSTO和 $8/32$ 时钟, 高XTAL模式重置时间为WSTO和510时钟。在低XTAL模式, 复位时间为WSTO和510时钟。只要复位发生, 下面的功能将被执行。参考图6-9。

- 振荡器运行或将开始
- 程序计数器 (R2) 总是设置为"0"
- 所有的 I/O 端口配置为输入模式(高阻态模式)
- 看门狗计时器和预分频器被清零
- 控制器位元设置如表 3

休眠(掉电)模式用于执行“SLEP”指令。当进入休眠模式, WDT(如果使能)将被清除但继续保持运行。唤醒生成滞后, 在IRC模式, 唤醒时间为WSTO和 $8/32$ 时钟。高XTAL模式重置时间为WSTO和510时钟。在低XTAL模式, 复位时间为WSTO和510时钟。只要复位发生。控制器可由如下时间唤醒:

- (1) 在 /RESET 引脚外部复位输入
- (2) WDT 溢出(如果使能)
- (3) 外部 (INT)引脚改变(如果 INTWE 使能)
- (4) 端口输入状态改变 (如果 ICWKP<sub>x</sub> 使能)
- (5) 当 SPI 作为从机器件使用时, SPI 接收数据(如果 SPIWK 使能)
- (6) 当 I2C 作为从机器件使用时, I2C 接收数据 (如果 I2CWK 使能)
- (7) A/D 转换完成如果 ADWK 使能)
- (8) TCC 计数器模式溢出发生(如果 TCIE 使能)

前两个事件使得 EM88F758N 复位。R3 的 T 和 P 标志用于决定复位(唤醒)源。事件 3~8 考虑作为程序执行的持续, 全局中断("ENI" 或 "DISI" 被执行决定)控制器是

<sup>2</sup> 注意:  $V_{dd} = 5V$ , 设置时间 =  $16.5\text{ms} \pm 10\%$

否在唤醒之后执行中断向量。如果 ENI 在 SLEP 之前执行,唤醒之后,指令将从地址 0x02~0x40 开始执行。如果 DISI 在 SLEP 之前执行,唤醒滞后,将重新从 SLEP 的下一条指令执行。进入休眠模式前,仅事件 3 至 7 可以被使能。即:

**[a]** 如果 WDT 在 SLEP 前使能, EM88F758N 仅可以通过事件 1 或 2 唤醒。详细请参考中断章节。

**[b]** 如果外部(INT0, INT1)引脚改变用唤醒 M88F758N, 并在 SLEP 前 EXWE 使能, WDT 则必须禁止。因此 M88F758N 仅可以通过事件 3 被唤醒。

**[c]** 如果端口输入状态改变用于唤醒 M88F758N, 并且相应的唤醒在 SLEP 前设置使能, 则 WDT 必须禁止。因此 M88F758N 仅可以通过事件 4 唤醒。

**[d]** 当 SPI 作为从机器件使用, 在接收数据后, 将唤醒 EM88F758N, Bank0 R11 寄存器的 SPIWK 位元在 SLEP 前使能, 则 WDT 必须通过软件禁止。因此 M88F758N 仅可以通过事件 5 唤醒。

**[e]** 当 I2C 作为从机器件使用时, 在接收数据后将唤醒 EM88F758N, Bank0 R11 寄存器的 I2CWK 位元在 SLEP 前使能, WDT 必须通过软件禁止。因此 M88F758N 仅可以通过事件 6 唤醒。

**[f]** 如果 AD 转换完成用于唤醒 EM88F758N, Bank0 R10 寄存器的 ADWK 位元在 SLEP 前使能, WDT 必须通过软件禁止。因此 M88F758N 仅可以通过事件 7 唤醒。

**[g]** 当 TCC 计数器模式使用外部信号溢出发生用于唤醒 EM88F758N, Bank0 R1B 寄存器 TCIE 位必须在 SLEP 前使能, WDT 必须通过软件禁止。因此 M88F758N 仅可以通过事件 8 唤醒。

**表 3 :所有的唤醒模式和中断模式如下表:**

唤醒信号	条件信号	休眠模式		空闲模式		绿色模式		正常模式						
		DISI	ENI	DISI	ENI	DISI	ENI	DISI	ENI					
外部 INT	INTWK = 0, EXIE = 0	INT 引脚禁止												
	INTWK = 0, EXIE = 1	唤醒无效				下一条指令	中断 +	下一条指令	中断 +	中断 +	中断 +	中断 +	中断 +	中断 +
	INTWK = 1, EXIE = 0	INT 引脚禁止												
	INTWK = 1, EXIE = 1	唤醒 +	唤醒 +	唤醒 +	唤醒 +	下一条指令	中断 +	下一条指令	中断 +	中断 +	中断 +	中断 +	中断 +	
TCC INT	TCIE = 0	唤醒无效				中断无效								
	TCIE = 1	唤醒 +	唤醒 +	唤醒 +	唤醒 +	下一条指令	中断 +	下一条指令	中断 +	中断 +	中断 +	中断 +		
PWMA/B (当计时器 A/B 匹配 PRDA/B)	PWMxPIE = 0	唤醒无效				中断无效								
	PWMxPIE = 1	唤醒无效		唤醒 +	唤醒 +	下一条指令	中断 +	下一条指令	中断 +	中断 +	中断 +			

唤醒信号	条件信号	休眠模式		空闲模式		绿色模式		正常模式	
		DISI	ENI	DISI	ENI	DISI	ENI	DISI	ENI
PWMA/B (当计时器 A/B 匹配 DTA/B)	PWMxDIE = 0	唤醒无效		中断无效	PWMxPIE = 0	唤醒无效	中断无效	PWMxPIE = 0	唤醒无效
	PWMxDIE = 1	唤醒无效		唤醒 + 下一条指令	PWMxPIE = 1	唤醒无效	唤醒 + 下一条指令	PWMxPIE = 1	唤醒无效
TC1/2/3 中断 (作为计时器)	TC1/2/3IE = 0	唤醒无效		唤醒无效		中断无效		中断无效	
	TC1/2/3IE = 1			唤醒 + 下一条指令	唤醒 + 下一条指令	下一条指令	中断 + 中断向量	下一条指令	中断 + 中断向量
TC1/2/3 中断 (作为计数器)	TC1/2/3IE = 0	唤醒无效		唤醒无效		中断无效		中断无效	
	TC1/2/3IE = 1	唤醒 + 下一条指令	唤醒 + 中断向量	唤醒 + 下一条指令	唤醒 + 中断向量	下一条指令	中断 + 中断向量	下一条指令	中断 + 中断向量
时钟计时器	WTIE = 0	唤醒无效		唤醒无效		中断无效		中断无效	
	WTIE = 1			唤醒 + 下一条指令	唤醒 + 下一条指令	下一条指令	中断 + 中断向量	下一条指令	中断 + 中断向量
引脚改变 INT	WKPxH/L = 0, PxICIE = 0	唤醒无效				中断无效			
	WKPxH/L = 0, PxICIE = 1	唤醒无效				下一条指令	中断 + 中断向量	下一条指令	中断 + 中断向量
	WKPxH/L = 1, PxICIE = 0	唤醒 + 下一条指令				中断无效			
	WKPxH/L = 1, PxICIE = 1	唤醒 + 下一条指令	唤醒 + 中断向量	唤醒 + 下一条指令	唤醒 + 中断向量	下一条指令	中断 + 中断向量	下一条指令	中断 + 中断向量
低电压侦测 INT	LVDWK = 0 LVDIE = 0	唤醒无效				中断无效			
	LVDWK = 0 LVDIE = 1	唤醒无效				下一条指令	中断 + 中断向量	下一条指令	中断 + 中断向量
	LVDWK = 1 LVDIE = 0	唤醒 + 下一条指令		唤醒 + 下一条指令		中断无效			
	LVDWK = 1 LVDIE = 1	唤醒 + 下一条指令	唤醒 + 下一条指令	唤醒 + 下一条指令	唤醒 + 下一条指令	下一条指令	中断 + 中断向量	下一条指令	中断 + 中断向量
AD INT	ADWK = 0, ADIE = 0	唤醒无效				中断无效			
	ADWK = 0, ADIE = 1	唤醒无效				下一条指令	中断 + 中断向量	下一条指令	中断 + 中断向量
	ADWK = 1, ADIE = 0	唤醒 + 下一条指令 Fs 和 Fm 未中止				中断无效			

唤醒信号	条件信号	休眠模式		空闲模式		绿色模式		正常模式	
		DISI	ENI	DISI	ENI	DISI	ENI	DISI	ENI
	ADWK = 1, ADIE = 1	唤醒 + 下一条指令 Fs 和 Fm 未 中止	唤醒 + 中断向量 Fs 和 Fm 未 中止	唤醒 + 下一条指令 Fs 和 Fm 未 中止	唤醒 + 中断向量 Fs 和 Fm 未 中止	下一条指令	中断 + 中断向量	下一条指令	中断 + 中断向量
I2C (从机模式)	I2CWK = 0, I2CxIE = 0	唤醒无效				I2C 不使用		中断无效	
	I2CWK = 0, I2CxIE = 1	唤醒无效				I2C 不使用		下一条指令	中断 + 中断向量
	I2CWK = 1, I2CxIE = 0	唤醒 + 下一条指令 I2C 必须为从机模式				I2C 不使用		中断无效	
	I2CWK = 1, I2CxIE = 1	唤醒 + 下一条指令	唤醒 + 中断向量	唤醒 + 下一条指令	唤醒 + 中断向量	I2C 不使用		下一条指令	中断 + 中断向量
SPI (从机模式)	SPIWK = 0, SPIE = 0	中断无效				中断无效			
	SPIWK = 0, SPIE = 1	中断无效				下一条指令	中断 + 中断向量	下一条指令	中断 + 中断向量
	SPIWK = 1, SPIE = 0	唤醒 + 下一条指令				中断无效			
	SPIWK = 1, SPIE = 1	唤醒 + 下一条指令	唤醒 + 中断向量	唤醒 + 下一条指令	唤醒 + 中断向量	下一条指令	中断 + 中断向量	下一条指令	中断 + 中断向量
带有扫描模 式 INT 的空 闲模式	TPISE = 1 TPCIE = 0	唤醒 + 下一条指令				中断无效			
	TPISE = 1 TPCIE = 1	唤醒 + 下一条指令	唤醒 + 中断向量	唤醒 + 下一条指令	唤醒 + 中断向量				
WDT 超时		复位	复位	复位	复位	复位	复位	复位	复位

唤醒后:

1. 如果中断使能 → 中断+下一条指令
2. 如果中断禁止 → 下一条指令

#### 6.4.2 RST、T和P状态寄存器的状态

复位由以下事件产生:

1. 上电复位
2. /RESET 引脚输入高低高脉冲
3. WDT 溢出(如果使能)
4. LVR发生

T 和 P 的值如下表 5 所示, 用于检测控制器是如何唤醒的。表 6 说明了可能影响 T 和 P 状态的事件。

表 5 复位后 RST、T 和 P 的值

复位类型	T	P
上电	1	1
在正常模式下/RESET 引脚复位	*P	*P
在休眠模式下/RESET 引脚唤醒复位	1	0
在正常模式下 WDT 溢出复位	0	*P
在休眠模式下 WDT 唤醒	0	0
在休眠模式下引脚状态改变唤醒	1	0

\*P: 复位前的状态

表 6 可能影响 T 和 P 状态的事件

事件	T	P
上电	1	1
WDTC 指令	1	1
WDT 溢出	0	*P
SLEP 指令	1	0
休眠模式下引脚状态改变唤醒	1	0

\*P: 复位前的状态

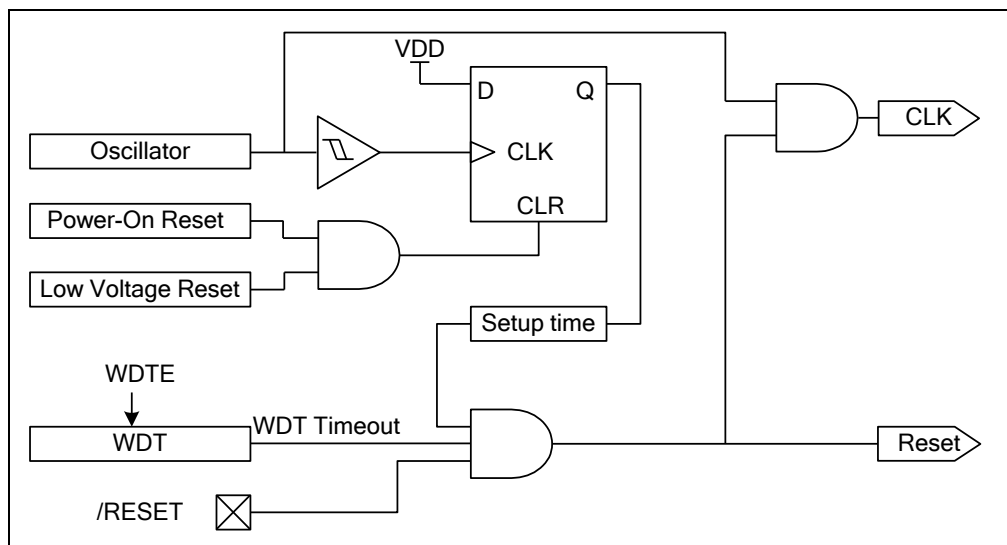


图6-9 控制器复位的方块图

**表 4 寄存器初始值得总结**

地址	库, 名称	复位类型	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
0x00	R0 (IAR)	位名	-	-	-	-	-	-	-	-
		上电	U	U	U	U	U	U	U	U
		/RESET & WDT	P	P	P	P	P	P	P	P
		引脚输入改变唤醒	P	P	P	P	P	P	P	P
0x01	R1 (BSR)	位名	-	-	SBS1	SBS0	-	-	GBS1	GBS0
		上电	0	0	0	0	0	0	0	0
		/RESET & WDT	0	0	0	0	0	0	0	0
		引脚输入改变唤醒	0	0	P	P	0	0	P	P
0x02	R2 (PCL)	位名	-	-	-	-	-	-	-	-
		上电	0	0	0	0	0	0	0	0
		/RESET & WDT	0	0	0	0	0	0	0	0
		引脚输入改变唤醒	P	P	P	P	P	P	P	P
0x03	R3 (SR)	位名	INT	N	OV	T	P	Z	DC	C
		上电	0	U	U	1	1	U	U	U
		/RESET & WDT	0	P	P	t	t	P	P	P
		引脚输入改变唤醒	P	P	P	t	t	P	P	P
0x04	R4 (RSR)	位名	RSR7	RSR6	RSR5	RSR4	RSR3	RSR2	RSR1	RSR0
		上电	U	U	U	U	U	U	U	U
		/RESET & WDT	P	P	P	P	P	P	P	P
		引脚输入改变唤醒	P	P	P	P	P	P	P	P
0x05	BANK 0, R5 (PORT 5)	位名	P57	P56	P55	P54	P53	P52	P51	P50
		上电	0	0	0	0	0	0	0	0
		/RESET & WDT	0	0	0	0	0	0	0	0
		引脚输入改变唤醒	P	P	P	P	P	P	P	P
0x06	BANK 0, R6 (PORT 6)	位名	P67	P66	P65	P64	P63	P62	P61	P60
		上电	0	0	0	0	0	0	0	0
		/RESET & WDT	0	0	0	0	0	0	0	0
		引脚输入改变唤醒	P	P	P	P	P	P	P	P
0x07	BANK 0, R7 (PORT 7)	位名	P77	P76	P75	P74	P73	P72	P71	P70
		上电	0	0	0	0	0	0	0	0
		/RESET & WDT	0	0	0	0	0	0	0	0
		引脚输入改变唤醒	P	P	P	P	P	P	P	P
0x08	BANK 0, R8 (PORT 8)	位名	P87	P86	P85	P84	P83	P82	P81	P80
		上电	0	0	0	0	0	0	0	0
		/RESET & WDT	0	0	0	0	0	0	0	0
		引脚输入改变唤醒	P	P	P	P	P	P	P	P

地址	库, 名称	复位类型	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	
0x09	BANK 0, R9 (PORT 9)	位名	P97	P96	P95	P94	P93	P92	P91	P90	
		上电	0	0	0	0	0	0	0	0	
		/RESET & WDT	0	0	0	0	0	0	0	0	
		引脚输入改变唤醒	P	P	P	P	P	P	P	P	
0x0A	BANK 0, RA (PORT A)	位名	-	-	-	-	-	-	PA1	PA0	
		上电	0	0	0	0	0	0	0	0	
		/RESET & WDT	0	0	0	0	0	0	0	0	
		引脚输入改变唤醒	0	0	0	0	0	0	0	P	P
0x0B	BANK 0, RB (IOCR5)	位名	IOC57	IOC56	IOC55	IOC54	IOC53	IOC52	IOC51	IOC50	
		上电	1	1	1	1	1	1	1	1	1
		/RESET & WDT	1	1	1	1	1	1	1	1	1
		引脚输入改变唤醒	P	P	P	P	P	P	P	P	P
0x0C	BANK 0, RC (IOCR6)	位名	IOC67	IOC66	IOC65	IOC64	IOC63	IOC62	IOC61	IOC60	
		上电	1	1	1	1	1	1	1	1	1
		/RESET & WDT	1	1	1	1	1	1	1	1	1
		引脚输入改变唤醒	P	P	P	P	P	P	P	P	P
0x0D	BANK 0, RD (IOCR7)	位名	IOC77	IOC76	IOC75	IOC74	IOC73	IOC72	IOC71	IOC70	
		上电	1	1	1	1	1	1	1	1	1
		/RESET & WDT	1	1	1	1	1	1	1	1	1
		引脚输入改变唤醒	P	P	P	P	P	P	P	P	P
0x0E	BANK 0, RE (OMCR)	位名	CPUS	IDLE	-	-	-	RCM2	RCM1	RCM0	
		上电	代码选项 (HLFS)	1	0	0	0	代码选项 (RCM2)	代码选项 (RCM1)	代码选项 (RCM0)	
		/RESET & WDT	代码选项 (HLFS)	1	0	0	0	C	C	C	
		引脚输入改变唤醒	P	P	0	0	0	P	P	P	
0x0F	BANK 0, RF EIESCR	位名	-	-	-	-	EIES1	EIES0	-	-	
		上电	0	0	0	0	1	1	0	0	
		/RESET & WDT	0	0	0	0	1	1	0	0	
		引脚输入改变唤醒	0	0	0	0	P	P	0	0	
0x10	BANK 0, R10 (WUCR1)	位名	-	-	LVDWK	ADWK	INT1WK	INT0WK	-	-	
		上电	0	0	0	0	0	0	0	0	
		/RESET & WDT	0	0	0	0	0	0	0	0	
		引脚输入改变唤醒	0	0	P	P	P	P	0	0	
0x11	BANK 0, R11 WUCR2	位名	-	-	-	-	SPIWK	I2CWK	-	-	
		上电	0	0	0	0	0	0	0	0	
		/RESET & WDT	0	0	0	0	0	0	0	0	



地址	库, 名称	复位类型	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
		引脚输入改变唤醒	0	0	0	0	P	P	0	0
0x12	BANK 0, R12 WUCR3	位名	ICWKP8	ICWKP7	ICWKP6	ICWKP5	-	-	-	-
		上电	0	0	0	0	0	0	0	0
		/RESET & WDT	0	0	0	0	0	0	0	0
		引脚输入改变唤醒	P	P	P	P	0	0	0	0
0x14	BANK 0, R14 SFR1	位名	-	-	LVDSF	ADSF	EXSF1	EXSF0	WTSF	TCSF
		上电	0	0	0	0	0	0	0	0
		/RESET & WDT	0	0	0	0	0	0	0	0
		引脚输入改变唤醒	0	0	P	P	P	P	P	P
0x15	BANK 0, R15 SFR2	位名	-	-	-	-	-	TC3SF	TC2SF	TC1SF
		上电	0	0	0	0	0	0	0	0
		/RESET & WDT	0	0	0	0	0	0	0	0
		引脚输入改变唤醒	0	0	0	0	0	0	0	P
0x16	BANK 0, R16 SFR3	位名	-	-	-	-	PWMBP SF	PWMBD SF	PWMAP SF	PWMAD SF
		上电	0	0	0	0	0	0	0	0
		/RESET & WDT	0	0	0	0	0	0	0	0
		引脚输入改变唤醒	0	0	0	0	P	P	P	P
0x17	BANK 0, R17 SFR4	位名	P8ICSF	P7ICSF	P6ICSF	P5ICSF	SPI SF	I2CSTP SF	I2CRSF	I2CTSF
		上电	0	0	0	0	0	0	0	0
		/RESET & WDT	0	0	0	0	0	0	0	0
		引脚输入改变唤醒	P	P	P	P	P	P	P	P
0x19	BANK 0, R19 SFR6	位名	SHSF	-	-	-	TPCSF	TPSESF	-	TPSF
		上电	0	0	0	0	0	0	0	0
		/RESET & WDT	0	0	0	0	0	0	0	0
		引脚输入改变唤醒	P	0	0	0	P	P	0	P
0x1B	BANK 0, R1B IMR1	位名	-	-	LVDIE	ADIE	EXIE1	EXIE0	WTIE	TCIE
		上电	0	0	0	0	0	0	0	0
		/RESET & WDT	0	0	0	0	0	0	0	0
		引脚输入改变唤醒	0	0	P	P	P	P	P	P
0x1C	BANK 0, R1C IMR2	位名	-	-	-	-	-	TC3IE	TC2IE	TC1IE
		上电	0	0	0	0	0	0	0	0
		/RESET & WDT	0	0	0	0	0	0	0	0
		引脚输入改变唤醒	0	0	0	0	0	0	P	P
0x1D	BANK 0, R1D IMR3	位名	-	-	-	-	PWMBP IE	PWMBD IE	PWMAP IE	PWMAD IE

地址	库, 名称	复位类型	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
		上电	0	0	0	0	0	0	0	0
		/RESET & WDT	0	0	0	0	0	0	0	0
		引脚输入改变唤醒	0	0	0	0	P	P	P	P
0X1E	BANK 0, R1E IMR4	位名	P8ICIE	P7ICIE	P6ICIE	P5ICIE	SPIIE	I2CSTP IE	I2CRIE	I2CTIE
		上电	0	0	0	0	0	0	0	0
		/RESET & WDT	0	0	0	0	0	0	0	0
		引脚输入改变唤醒	P	P	P	P	P	P	P	P
0X20	BANK 0, R20 IMR6	位名	SHIE	-	-	-	TPCIE	-	TPERR IE	TPIE
		上电	0	0	0	0	0	0	0	0
		/RESET & WDT	0	0	0	0	0	0	0	0
		引脚输入改变唤醒	P	0	0	0	P	0	P	P
0X21	BANK 0, R21 WDTCR	位名	WDTE	-	-	-	PSWE	WPSR2	WPSR1	WPSR0
		上电	0	0	0	0	0	0	0	0
		/RESET & WDT	0	0	0	0	0	0	0	0
		引脚输入改变唤醒	P	0	0	0	P	P	P	P
0X22	BANK 0, R22 TCCCR	位名	-	TCCS	TS	TE	PSTE	TPSR2	TPSR1	TPSR0
		上电	0	0	0	0	0	0	0	0
		/RESET & WDT	0	0	0	0	0	0	0	0
		引脚输入改变唤醒	0	P	P	P	P	P	P	P
0X23	BANK 0, R23 TCCD	位名	TCC7	TCC6	TCC5	TCC4	TCC3	TCC2	TCC1	TCC0
		上电	0	0	0	0	0	0	0	0
		/RESET & WDT	0	0	0	0	0	0	0	0
		引脚输入改变唤醒	P	P	P	P	P	P	P	P
0X24	BANK 0, R24 TC1CR1	位名	TC1S	TC1RC	TC1SS1	TC1MOD	TC1FF	TC1MOS	TC1IS1	TC1IS0
		上电	0	0	0	0	0	0	0	0
		/RESET & WDT	0	0	0	0	0	0	0	0
		引脚输入改变唤醒	P	P	P	P	P	P	P	P
0X25	BANK 0, R25 TC1CR2	位名	TC1M2	TC1M1	TC1M0	TC1SS0	TC1CK3	TC1CK2	TC1CK1	TC1CK0
		上电	0	0	0	0	0	0	0	0
		/RESET & WDT	0	0	0	0	0	0	0	0
		引脚输入改变唤醒	P	P	P	P	P	P	P	P
0X26	BANK 0, R26 TC1DA	位名	TC1DA7	TC1DA6	TC1DA5	TC1DA4	TC1DA3	TC1DA2	TC1DA1	TC1DA0
		上电	0	0	0	0	0	0	0	0



地址	库, 名称	复位类型	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
		/RESET & WDT	0	0	0	0	0	0	0	0
		引脚输入改变唤醒	P	P	P	P	P	P	P	P
0X27	BANK 0, R27 TC1DB	位名	TC1DB7	TC1DB6	TC1DB5	TC1DB4	TC1DB3	TC1DB2	TC1DB1	TC1DB0
		上电	0	0	0	0	0	0	0	0
		/RESET & WDT	0	0	0	0	0	0	0	0
		引脚输入改变唤醒	P	P	P	P	P	P	P	P
0X28	BANK 0, R28 TC2CR1	位名	TC2S	TC2RC	TC2SS1		TC2FF	TC2MOS	TC2IS1	TC2IS0
		上电	0	0	0	0	0	0	0	0
		/RESET & WDT	0	0	0	0	0	0	0	0
		引脚输入改变唤醒	P	P	P	0	P	P	P	P
0X29	BANK 0, R29 TC2CR2	位名	TC2M2	TC2M1	TC2M0	TC2SS0	TC2CK3	TC2CK2	TC2CK1	TC2CK0
		上电	0	0	0	0	0	0	0	0
		/RESET & WDT	0	0	0	0	0	0	0	0
		引脚输入改变唤醒	P	P	P	P	P	P	P	P
0X2A	BANK 0, R2A TC2DA	位名	TC2DA7	TC2DA6	TC2DA5	TC2DA4	TC2DA3	TC2DA2	TC2DA1	TC2DA0
		上电	0	0	0	0	0	0	0	0
		/RESET & WDT	0	0	0	0	0	0	0	0
		引脚输入改变唤醒	P	P	P	P	P	P	P	P
0X2B	BANK 0, R2B TC2DB	位名	TC2DB7	TC2DB6	TC2DB5	TC2DB4	TC2DB3	TC2DB2	TC2DB1	TC2DB0
		上电	0	0	0	0	0	0	0	0
		/RESET & WDT	0	0	0	0	0	0	0	0
		引脚输入改变唤醒	P	P	P	P	P	P	P	P
0X2C	BANK 0, R2C TC3CR1	位名	TC3S	TC3RC	TC3SS1		TC3FF	TC3MOS	TC3IS1	TC3IS0
		上电	0	0	0	0	0	0	0	0
		/RESET & WDT	0	0	0	0	0	0	0	0
		引脚输入改变唤醒	P	P	P	0	P	P	P	P
0X2D	BANK 0, R2D TC3CR2	位名	TC3M2	TC3M1	TC3M0	TC3SS0	TC3CK3	TC3CK2	TC3CK1	TC3CK0
		上电	0	0	0	0	0	0	0	0
		/RESET & WDT	0	0	0	0	0	0	0	0
		引脚输入改变唤醒	P	P	P	P	P	P	P	P
0X2E	BANK 0, R2E TC3DA	位名	TC3DA7	TC3DA6	TC3DA5	TC3DA4	TC3DA3	TC3DA2	TC3DA1	TC3DA0
		上电	0	0	0	0	0	0	0	0
		/RESET & WDT	0	0	0	0	0	0	0	0
		引脚输入改变唤醒	P	P	P	P	P	P	P	P
0X2F	BANK 0, R2F TC3DB	位名	TC3DB7	TC3DB6	TC3DB5	TC3DB4	TC3DB3	TC3DB2	TC3DB1	TC3DB0
		上电	0	0	0	0	0	0	0	0

地址	库, 名称	复位类型	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
		/RESET & WDT	0	0	0	0	0	0	0	0
		引脚输入改变唤醒	P	P	P	P	P	P	P	P
0X30	BANK 0, R30 I2CCR1	位名	Strobe/P end	IMS	ISS	STOP	SAR_EM PTY	ACK	FULL	EMPTY
		上电	0	0	0	0	1	0	0	1
		/RESET & WDT	0	0	0	0	1	0	0	1
		引脚输入改变唤醒	P	P	P	P	P	P	P	P
0X31	BANK 0, R31 I2CCR2	位名	I2CBF	GCEN	I2COPT	BBF	I2CTS2	I2CTS1	I2CTS0	I2CEN
		上电	0	0	Code option (I2COPT)	0	0	0	0	0
		/RESET & WDT	0	0	P	0	0	0	0	0
		引脚输入改变唤醒	P	P	P	P	P	P	P	P
0X32	BANK 0, R32 I2CSA	位名	SA6	SA5	SA4	SA3	SA2	SA1	SA0	IRW
		上电	0	0	0	0	0	0	0	0
		/RESET & WDT	0	0	0	0	0	0	0	0
		引脚输入改变唤醒	P	P	P	P	P	P	P	P
0X33	BANK 0, R33 I2CDB	位名	DB7	DB6	DB5	DB4	DB3	DB2	DB1	DB0
		上电	0	0	0	0	0	0	0	0
		/RESET & WDT	0	0	0	0	0	0	0	0
		引脚输入改变唤醒	P	P	P	P	P	P	P	P
0X34	BANK 0, R34 I2CDAL	位名	DA7	DA6	DA5	DA4	DA3	DA2	DA1	DA0
		上电	1	1	1	1	1	1	1	1
		/RESET & WDT	1	1	1	1	1	1	1	1
		引脚输入改变唤醒	P	P	P	P	P	P	P	P
0X35	BANK 0, R35 I2CDAH	位名	-	-	-	-	-	-	DA9	DA8
		上电	0	0	0	0	0	0	1	1
		/RESET & WDT	0	0	0	0	0	0	1	1
		引脚输入改变唤醒	0	0	0	0	0	0	P	P
0X36	BANK 0, R36 SPICR	位名	CES	SPIE	SRO	SSE	SDOC	SBRS2	SBRS1	SBRS0
		上电	0	0	0	0	0	0	0	0
		/RESET & WDT	0	0	0	0	0	0	0	0
		引脚输入改变唤醒	P	P	P	P	P	P	P	P
0X37	BANK 0, R37 SPIS	位名	DORD	TD1	TD0	-	OD3	OD4	-	RBF
		上电	0	0	0	0	0	0	0	0
		/RESET & WDT	0	0	0	0	0	0	0	0
		引脚输入改变唤醒	P	P	P	0	P	P	0	P



地址	库, 名称	复位类型	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
0X38	BANK 0, R38 SPIR	位名	SRB7	SRB6	SRB5	SRB4	SRB3	SRB2	SRB1	SRB0
		上电	0	0	0	0	0	0	0	0
		/RESET & WDT	0	0	0	0	0	0	0	0
		引脚输入改变唤醒	P	P	P	P	P	P	P	P
0X39	BANK 0, R39 SPIW	位名	SWB7	SWB6	SWB5	SWB4	SWB3	SWB2	SWB1	SWB0
		上电	0	0	0	0	0	0	0	0
		/RESET & WDT	0	0	0	0	0	0	0	0
		引脚输入改变唤醒	P	P	P	P	P	P	P	P
0X3E	BANK 0, R3E ADCR1	位名	CKR2	CKR1	CKR0	ADRUN	ADP	ADOM	SHS1	SHS0
		上电	0	0	0	0	0	0	0	0
		/RESET & WDT	0	0	0	0	0	0	0	0
		引脚输入改变唤醒	P	P	P	P	P	P	P	P
0X3F	BANK 0, R3F ADCR2	位名	-	VPIS2	ADIM	ADCMS	VPIS1	VPIS0	VREFP	-
		上电	0	0	0	0	0	0	0	0
		/RESET & WDT	0	0	0	0	0	0	0	0
		引脚输入改变唤醒	0	P	P	P	P	P	P	0
0X40	BANK 0, R40 ADISR	位名	-	-	-	-	ADIS3	ADIS2	ADIS1	ADIS0
		上电	0	0	0	0	0	0	0	0
		/RESET & WDT	0	0	0	0	0	0	0	0
		引脚输入改变唤醒	0	0	0	0	P	P	P	P
0X41	BANK 0, R41 ADER1	位名	ADE7	ADE6	ADE5	ADE4	ADE3	ADE2	ADE1	ADE0
		上电	0	0	0	0	0	0	0	0
		/RESET & WDT	0	0	0	0	0	0	0	0
		引脚输入改变唤醒	P	P	P	P	P	P	P	P
0X43	BANK 0, R43 ADDL	位名	ADD7	ADD6	ADD5	ADD4	ADD3	ADD2	ADD1	ADD0
		上电	U	U	U	U	U	U	U	U
		/RESET & WDT	P	P	P	P	P	P	P	P
		引脚输入改变唤醒	P	P	P	P	P	P	P	P
0X44	BANK 0, R44 ADDH	位名	ADD15	ADD14	ADD13	ADD12	ADD11	ADD10	ADD9	ADD8
		上电	U	U	U	U	U	U	U	U
		/RESET & WDT	P	P	P	P	P	P	P	P
		引脚输入改变唤醒	P	P	P	P	P	P	P	P
0X45	BANK 0, R45 ADCVL	位名	ADCD7	ADCD6	ADCD5	ADCD4	ADCD3	ADCD2	ADCD1	ADCD0
		上电	0	0	0	0	0	0	0	0

地址	库, 名称	复位类型	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
		/RESET & WDT	P	P	P	P	P	P	P	P
		引脚输入改变唤醒	P	P	P	P	P	P	P	P
0X46	BANK 0, R46 ADC VH	位名	ADCD15	ADCD14	ADCD13	ADCD12	ADCD11	ADCD10	ADCD9	ADCD8
		上电	0	0	0	0	0	0	0	0
		/RESET & WDT	P	P	P	P	P	P	P	P
		引脚输入改变唤醒	P	P	P	P	P	P	P	P
0X05	BANK 1, R5 IOCR8	位名	IOC87	IOC86	IOC85	IOC84	IOC83	IOC82	IOC81	IOC80
		上电	1	1	1	1	1	1	1	1
		/RESET & WDT	1	1	1	1	1	1	1	1
		引脚输入改变唤醒	P	P	P	P	P	P	P	P
0X06	BANK 1, R6 IOCR9	位名	IOC97	IOC96	IOC95	IOC94	IOC93	IOC92	IOC91	IOC90
		上电	1	1	1	1	1	1	1	1
		/RESET & WDT	1	1	1	1	1	1	1	1
		引脚输入改变唤醒	P	P	P	P	P	P	P	P
0X07	BANK 1, R7 IOCRA	位名	-	-	-	-	-	-	IOCA1	IOCA0
		上电	0	0	0	0	0	0	1	1
		/RESET & WDT	0	0	0	0	0	0	1	1
		引脚输入改变唤醒	0	0	0	0	0	0	P	P
0X08	BANK 1, R8 P5PHCR	位名	PH57	PH56	PH55	PH54	PH53	PH52	PH51	PH50
		上电	1	1	1	1	1	1	1	1
		/RESET & WDT	1	1	1	1	1	1	1	1
		引脚输入改变唤醒	P	P	P	P	P	P	P	P
0X09	BANK 1, R9 P6PHCR	位名	PH67	PH66	PH65	PH64	PH63	PH62	PH61	PH60
		上电	1	1	1	1	1	1	1	1
		/RESET & WDT	1	1	1	1	1	1	1	1
		引脚输入改变唤醒	P	P	P	P	P	P	P	P
0X0A	BANK 1, RA P789APHCR	位名	-	PALPH	P9HPH	P9LPH	P8HPH	P8LPH	P7HPH	P7LPH
		上电	0	1	1	1	1	1	1	1
		/RESET & WDT	0	1	1	1	1	1	1	1
		引脚输入改变唤醒	0	P	P	P	P	P	P	P
0X0B	BANK 1, RB P5PLCR	位名	PL57	PL56	PL55	PL54	PL53	PL52	PL51	PL50
		上电	1	1	1	1	1	1	1	1
		/RESET & WDT	1	1	1	1	1	1	1	1
		引脚输入改变唤醒	P	P	P	P	P	P	P	P
0X0C	BANK 1, RC P6PLCR	位名	PL67	PL66	PL65	PL64	PL63	PL62	PL61	PL60
		上电	1	1	1	1	1	1	1	1



地址	库, 名称	复位类型	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	
		/RESET & WDT	1	1	1	1	1	1	1	1	
		引脚输入改变唤醒	P	P	P	P	P	P	P	P	P
0X0D	BANK 1, RD P789APLCR	位名	-	PALPL	P9HPL	P9LPL	P8HPL	P8LPL	P7HPL	P7LPL	
		上电	0	1	1	1	1	1	1	1	
		/RESET & WDT	0	1	1	1	1	1	1	1	
		引脚输入改变唤醒	0	P	P	P	P	P	P	P	P
0X0E	BANK 1, RE P5HDSCR	位名	H57	H56	H55	H54	H53	H52	H51	H50	
		上电	1	1	1	1	1	1	1	1	
		/RESET & WDT	1	1	1	1	1	1	1	1	
		引脚输入改变唤醒	P	P	P	P	P	P	P	P	P
0X0F	BANK 1, RF P6HDSCR	位名	H67	H66	H65	H64	H63	H62	H61	H60	
		上电	1	1	1	1	1	1	1	1	
		/RESET & WDT	1	1	1	1	1	1	1	1	
		引脚输入改变唤醒	P	P	P	P	P	P	P	P	P
0X10	BANK 1, R10 P789AHDSCR	位名	-	PALHDS	P9HHDS	P9LHDS	P8HHDS	P8LHDS	P7HHDS	P7LHDS	
		上电	0	1	1	1	1	1	1	1	
		/RESET & WDT	0	1	1	1	1	1	1	1	
		引脚输入改变唤醒	0	P	P	P	P	P	P	P	P
0X11	BANK 1, R11 P5ODCR	位名	OD57	OD56	OD55	OD54	OD53	OD52	OD51	OD50	
		上电	0	0	0	0	0	0	0	0	0
		/RESET & WDT	0	0	0	0	0	0	0	0	0
		引脚输入改变唤醒	P	P	P	P	P	P	P	P	P
0X12	BANK 1, R12 P6ODCR	位名	OD67	OD66	OD65	OD64	OD63	OD62	OD61	OD60	
		上电	0	0	0	0	0	0	0	0	0
		/RESET & WDT	0	0	0	0	0	0	0	0	0
		引脚输入改变唤醒	P	P	P	P	P	P	P	P	P
0X13	BANK 1, R13 P789AODCR	位名	-	PALOD	P9HOD	P9LOD	P8HOD	P8LOD	P7HOD	P7LOD	
		上电	0	0	0	0	0	0	0	0	0
		/RESET & WDT	0	0	0	0	0	0	0	0	0
		引脚输入改变唤醒	0	P	P	P	P	P	P	P	P
0x14	BANK 1, R14 DeadTCR	位名	-	-	-	-	DEADTP 3	DEADTP 2	DEADTP 1	DEADTP 0	
		上电	0	0	0	0	0	0	0	0	
		/RESET & WDT	0	0	0	0	0	0	0	0	
		引脚输入改变唤醒	0	0	0	0	P	P	P	P	
0x15	BANK 1, R15 DeadTR	位名	DEADTR 7	DEADTR 6	DEADTR 5	DEADTR 4	DEADTR 3	DEADTR 2	DEADTR 1	DEADTR 0	
		上电	0	0	0	0	0	0	0	0	

地址	库, 名称	复位类型	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
		/RESET & WDT	0	0	0	0	0	0	0	0
		引脚输入改变唤醒	P	P	P	P	P	P	P	P
0X16	BANK 1, R16 PWMSCR	位名	-	-	-	DEADS	-	-	PWMBS	PWMAS
		上电	0	0	0	0	0	0	0	0
		/RESET & WDT	0	0	0	0	0	0	0	0
		引脚输入改变唤醒	0	0	0	P	0	0	P	P
0X17	BANK 1, R17 PWMACR	位名	PWMAE	IPWMAE	PWMAA	IPWMAA	TAEN	TAP2	TAP1	TAP0
		上电	0	0	0	0	0	0	0	0
		/RESET & WDT	0	0	0	0	0	0	0	0
		引脚输入改变唤醒	P	P	P	P	P	P	P	P
0X18	BANK 1, R18 PRDAL	位名	PRDA7	PRDA6	PRDA5	PRDA4	PRDA3	PRDA2	PRDA1	PRDA0
		上电	0	0	0	0	0	0	0	0
		/RESET & WDT	0	0	0	0	0	0	0	0
		引脚输入改变唤醒	P	P	P	P	P	P	P	P
0X19	BANK 1, R19 PRDAH	位名	PRDA15	PRDA14	PRDA13	PRDA12	PRDA11	PRDA10	PRDA9	PRDA8
		上电	0	0	0	0	0	0	0	0
		/RESET & WDT	0	0	0	0	0	0	0	0
		引脚输入改变唤醒	P	P	P	P	P	P	P	P
0X1A	BANK 1, R1A DTAL	位名	DTA7	DTA6	DTA5	DTA4	DTA3	DTA2	DTA1	DTA0
		上电	0	0	0	0	0	0	0	0
		/RESET & WDT	0	0	0	0	0	0	0	0
		引脚输入改变唤醒	P	P	P	P	P	P	P	P
0X1B	BANK 1, R1B DTAH	位名	DTA15	DTA14	DTA13	DTA12	DTA11	DTA10	DTA9	DTA8
		上电	0	0	0	0	0	0	0	0
		/RESET & WDT	0	0	0	0	0	0	0	0
		引脚输入改变唤醒	P	P	P	P	P	P	P	P
0X1C	BANK 1, R1C TMRAL	位名	TMRA7	TMRA6	TMRA5	TMRA4	TMRA3	TMRA2	TMRA1	TMRA0
		上电	0	0	0	0	0	0	0	0
		/RESET & WDT	0	0	0	0	0	0	0	0
		引脚输入改变唤醒	P	P	P	P	P	P	P	P
0X1D	BANK 1, R1D TMRAH	位名	TMRA15	TMRA14	TMRA13	TMRA12	TMRA11	TMRA10	TMRA9	TMRA8
		上电	0	0	0	0	0	0	0	0
		/RESET & WDT	0	0	0	0	0	0	0	0
		引脚输入改变唤醒	P	P	P	P	P	P	P	P
0X1E	BANK 1, R1E PWBCR	位名	PWMBE	IPWMBE	PWMBA	IPWMBA	TBEN	TBP2	TBP1	TBP0
		上电	0	0	0	0	0	0	0	0
		/RESET & WDT	0	0	0	0	0	0	0	0



地址	库, 名称	复位类型	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
		引脚输入改变唤醒	P	P	P	P	P	P	P	P
0X1F	BANK 1, R1F PRDBL	位名	PRDB7	PRDB6	PRDB5	PRDB4	PRDB3	PRDB2	PRDB1	PRDB0
		上电	0	0	0	0	0	0	0	0
		/RESET & WDT	0	0	0	0	0	0	0	0
		引脚输入改变唤醒	P	P	P	P	P	P	P	P
0X20	BANK 1, R20 PRDBH	位名	PRDB15	PRDB14	PRDB13	PRDB12	PRDB11	PRDB10	PRDB9	PRDB8
		上电	0	0	0	0	0	0	0	0
		/RESET & WDT	0	0	0	0	0	0	0	0
		引脚输入改变唤醒	P	P	P	P	P	P	P	P
0X21	BANK 1, R21 DTBL	位名	DTB7	DTB6	DTB5	DTB4	DTB3	DTB2	DTB1	DTB0
		上电	0	0	0	0	0	0	0	0
		/RESET & WDT	0	0	0	0	0	0	0	0
		引脚输入改变唤醒	P	P	P	P	P	P	P	P
0X22	BANK 1, R22 DTBH	位名	DTB15	DTB14	DTB13	DTB12	DTB11	DTB10	DTB9	DTB8
		上电	0	0	0	0	0	0	0	0
		/RESET & WDT	0	0	0	0	0	0	0	0
		引脚输入改变唤醒	P	P	P	P	P	P	P	P
0X23	BANK 1, R23 TMRBL	位名	TMRB7	TMRB6	TMRB5	TMRB4	TMRB3	TMRB2	TMRB1	TMRB0
		上电	0	0	0	0	0	0	0	0
		/RESET & WDT	0	0	0	0	0	0	0	0
		引脚输入改变唤醒	P	P	P	P	P	P	P	P
0X24	BANK 1, R24 TMRBH	位名	TMRB15	TMRB14	TMRB13	TMRB12	TMRB11	TMRB10	TMRB9	TMRB8
		上电	0	0	0	0	0	0	0	0
		/RESET & WDT	0	0	0	0	0	0	0	0
		引脚输入改变唤醒	P	P	P	P	P	P	P	P
0X40	BANK 1, R40 WCR&EECR1	位名	WTE	WTSSB1	WTSSB0	-	-	-	RD	WR
		上电	0	0	0	0	0	0	0	0
		/RESET & WDT	0	0	0	0	0	0	0	0
		引脚输入改变唤醒	0	0	0	0	0	0	P	P
0X41	BANK 1, R41 EECR2	位名	EEWE	EEDF	EEPC	-	-	-	-	-
		上电	0	0	0	0	0	0	0	0
		/RESET & WDT	0	0	0	0	0	0	0	0
		引脚输入改变唤醒	P	P	P	0	0	0	0	0
0X42	BANK 1, R42 EERA	位名	EERA7	EERA6	EERA5	EERA4	EERA3	EERA2	EERA1	EERA0
		上电	0	0	0	0	0	0	0	0
		/RESET & WDT	0	0	0	0	0	0	0	0
		引脚输入改变唤醒	P	P	P	P	P	P	P	P

地址	库, 名称	复位类型	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
0X43	BANK 1, R43 EERD	位名	EERD7	EERD6	EERD5	EERD4	EERD3	EERD2	EERD1	EERD0
		上电	0	0	0	0	0	0	0	0
		/RESET & WDT	0	0	0	0	0	0	0	0
		引脚输入改变唤醒	P	P	P	P	P	P	P	P
0X44	BANK 1, R44 FLKR	位名	FLK[7]	FLK[6]	FLK[5]	FLK[4]	FLK[3]	FLK[2]	FLK[1]	FLK[0]
		上电	0	0	0	0	0	0	0	0
		/RESET & WDT	0	0	0	0	0	0	0	0
		引脚输入改变唤醒	P	P	P	P	P	P	P	P
0X45	BANK 1, R45 TBPTL	位名	TB7	TB6	TB5	TB4	TB3	TB2	TB1	TB0
		上电	0	0	0	0	0	0	0	0
		/RESET & WDT	0	0	0	0	0	0	0	0
		引脚输入改变唤醒	P	P	P	P	P	P	P	P
0X46	BANK 1, R46 TBPTH	位名	HLB	RDS	-	TB12	TB11	TB10	TB9	TB8
		上电	0	0	0	0	0	0	0	0
		/RESET & WDT	0	0	0	0	0	0	0	0
		引脚输入改变唤醒	P	P	0	P	P	P	P	P
0X47	BANK 1, R47 STKMON	位名	STOV	-	-	-	STL3	STL2	STL1	STL0
		上电	0	0	0	0	0	0	0	0
		/RESET & WDT	0	0	0	0	0	0	0	0
		引脚输入改变唤醒	P	0	0	0	P	P	P	P
0X48	BANK 1, R48 PCH	位名	-	-	-	PC12	PC11	PC10	PC9	PC8
		上电	0	0	0	0	0	0	0	0
		/RESET & WDT	0	0	0	0	0	0	0	0
		引脚输入改变唤醒	0	0	0	P	P	P	P	P
0X49	BANK 1, R49 LVDCR	位名	LVDEN	-	LVDS1	LVDS0	LVDB	-	-	-
		上电	0	0	0	0	1	0	0	0
		/RESET & WDT	0	0	0	0	1	0	0	0
		引脚输入改变唤醒	P	0	P	P	P	0	0	0
0X4D	BANK 1, R4D TBWCR	位名	-	-	-	-	-	-	-	IAPEN
		上电	0	0	0	0	0	0	0	0
		/RESET & WDT	0	0	0	0	0	0	0	0
		引脚输入改变唤醒	0	0	0	0	0	0	0	P
0X4E	BANK 1, R4E TBWAL	位名	TBWA [7]	TBWA [6]	TBWA [5]	TBWA [4]	TBWA [3]	TBWA [2]	TBWA [1]	TBWA [0]
		上电	0	0	0	0	0	0	0	0
		/RESET & WDT	0	0	0	0	0	0	0	0
		引脚输入改变唤醒	P	P	P	P	P	P	P	P



地址	库, 名称	复位类型	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
0X4F	BANK 1, R4F TBWAH	位名	-	-	-	TBWA [12]	TBWA [11]	TBWA [10]	TBWA [9]	TBWA [8]
		上电	0	0	0	0	0	0	0	0
		/RESET & WDT	0	0	0	0	0	0	0	0
		引脚输入改变唤醒	0	0	0	P	P	P	P	P
0X05	BANK 2, R5 TPEPCR1	位名	TPAEP8	TPAEP7	TPAEP6	TPAEP5	TPAEP4	TPAEP3	TPAEP2	TPAEP1
		上电	0	0	0	0	0	0	0	0
		/RESET & WDT	0	0	0	0	0	0	0	0
		引脚输入改变唤醒	P	P	P	P	P	P	P	P
0X06	BANK 2, R6 TPEPCR2	位名	-	-	-	-	-	-	TPAEP1 0	TPAEP9
		上电	0	0	0	0	0	0	0	0
		/RESET & WDT	0	0	0	0	0	0	0	0
		引脚输入改变唤醒	0	0	0	0	0	0	P	P
0X07	BANK 2, R7 TPEPCR3	位名	TPBEP8	TPBEP7	TPBEP6	TPBEP5	TPBEP4	TPBEP3	TPBEP2	TPBEP1
		上电	0	0	0	0	0	0	0	0
		/RESET & WDT	0	0	0	0	0	0	0	0
		引脚输入改变唤醒	P	P	P	P	P	P	P	P
0X08	BANK 2, R8 TPEPCR4	位名	-	-	-	-	-	-	TPBEP 10	TPBEP 9
		上电	0	0	0	0	0	0	0	0
		/RESET & WDT	0	0	0	0	0	0	0	0
		引脚输入改变唤醒	0	0	0	0	0	0	P	P
0X09	BANK 2, R9 TPCCR	位名	TPBCS3	TPBCS2	TPBCS1	TPBCS0	TPACS3	TPACS2	TPACS1	TPACS0
		上电	0	0	0	0	0	0	0	0
		/RESET & WDT	0	0	0	0	0	0	0	0
		引脚输入改变唤醒	P	P	P	P	P	P	P	P
0X0A	BANK 2, RA TPCR1	位名	TPBSW3	TPBSW2	TPBSW1	TPBSW0	TPASW3	TPASW2	TPASW1	TPASW0
		上电	0	0	0	0	0	0	0	0
		/RESET & WDT	0	0	0	0	0	0	0	0
		引脚输入改变唤醒	P	P	P	P	P	P	P	P
0X0B	BANK 2, RB TPCR2	位名	TPBEN	TPAEN	TPDS1	TPDS0	TPR3	TPR2	TPR1	TPR0
		上电	0	0	0	0	0	0	0	0
		/RESET & WDT	0	0	0	0	0	0	0	0
		引脚输入改变唤醒	P	P	P	P	P	P	P	P
0X0C	BANK 2, RC TPCR3	位名	TPS	-	TPBRTH	TPARTH	TPISE	TPMCE	TPWT1	TPWT0
		上电	0	0	0	0	0	0	0	0
		/RESET & WDT	0	0	0	0	0	0	0	0

地址	库, 名称	复位类型	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
		引脚输入改变唤醒	P	0	P	P	P	P	P	P
0X0D	BANK 2, RD TPAHTH	位名	TPATH [15]	TPATH [14]	TPATH [13]	TPATH [12]	TPATH [11]	TPATH [10]	TPATH [9]	TPATH [8]
		上电	0	0	0	0	0	0	0	0
		/RESET & WDT	0	0	0	0	0	0	0	0
		引脚输入改变唤醒	P	P	P	P	P	P	P	P
0X0E	BANK 2, RE TPAHTL	位名	TPATH [7]	TPATH [6]	TPATH [5]	TPATH [4]	TPATH [3]	TPATH [2]	TPATH [1]	TPATH [0]
		上电	0	0	0	0	0	0	0	0
		/RESET & WDT	0	0	0	0	0	0	0	0
		引脚输入改变唤醒	P	P	P	P	P	P	P	P
0X0F	BANK 2, RF TPALTH	位名	TPATL [15]	TPATL [14]	TPATL [13]	TPATL [12]	TPATL [11]	TPATL [10]	TPATL [9]	TPATL [8]
		上电	0	0	0	0	0	0	0	0
		/RESET & WDT	0	0	0	0	0	0	0	0
		引脚输入改变唤醒	P	P	P	P	P	P	P	P
0X10	BANK 2, R10 TPALTL	位名	TPATL [7]	TPATL [6]	TPATL [5]	TPATL [4]	TPATL [3]	TPATL [2]	TPATL [1]	TPATL [0]
		上电	0	0	0	0	0	0	0	0
		/RESET & WDT	0	0	0	0	0	0	0	0
		引脚输入改变唤醒	P	P	P	P	P	P	P	P
0X11	BANK 2, R11 TPBHTH	位名	TPBTH [15]	TPBTH [14]	TPBTH [13]	TPBTH [12]	TPBTH [11]	TPBTH [10]	TPBTH [9]	TPBTH [8]
		上电	0	0	0	0	0	0	0	0
		/RESET & WDT	0	0	0	0	0	0	0	0
		引脚输入改变唤醒	P	P	P	P	P	P	P	P
0X12	BANK 2, R12 TPBHTL	位名	TPBTH [7]	TPBTH [6]	TPBTH [5]	TPBTH [4]	TPBTH [3]	TPBTH [2]	TPBTH [1]	TPBTH [0]
		上电	0	0	0	0	0	0	0	0
		/RESET & WDT	0	0	0	0	0	0	0	0
		引脚输入改变唤醒	P	P	P	P	P	P	P	P
0X13	BANK 2, R13 TPBLTH	位名	TPBTL [15]	TPBTL [14]	TPBTL [13]	TPBTL [12]	TPBTL [11]	TPBTL [10]	TPBTL [9]	TPBTL [8]
		上电	0	0	0	0	0	0	0	0
		/RESET & WDT	0	0	0	0	0	0	0	0
		引脚输入改变唤醒	P	P	P	P	P	P	P	P
0X14	BANK 2, R14 TPBLTL	位名	TPBTL [7]	TPBTL [6]	TPBTL [5]	TPBTL [4]	TPBTL [3]	TPBTL [2]	TPBTL [1]	TPBTL [0]



地址	库, 名称	复位类型	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
		上电	0	0	0	0	0	0	0	0
		/RESET & WDT	0	0	0	0	0	0	0	0
		引脚输入改变唤醒	P	P	P	P	P	P	P	P
0X15	BANK 2, R15 TPAH	位名	TPA[15]	TPA[14]	TPA[13]	TPA[12]	TPA[11]	TPA[10]	TPA[9]	TPA[8]
		上电	0	0	0	0	0	0	0	0
		/RESET & WDT	0	0	0	0	0	0	0	0
		引脚输入改变唤醒	P	P	P	P	P	P	P	P
0X16	BANK 2, R16 TPAL	位名	TPA[7]	TPA[6]	TPA[5]	TPA[4]	TPA[3]	TPA[2]	TPA[1]	TPA[0]
		上电	0	0	0	0	0	0	0	0
		/RESET & WDT	0	0	0	0	0	0	0	0
		引脚输入改变唤醒	P	P	P	P	P	P	P	P
0X17	BANK 2, R17 TPBH	位名	TPB[15]	TPB[14]	TPB[13]	TPB[12]	TPB[11]	TPB[10]	TPB[9]	TPB[8]
		上电	0	0	0	0	0	0	0	0
		/RESET & WDT	0	0	0	0	0	0	0	0
		引脚输入改变唤醒	P	P	P	P	P	P	P	P
0X18	BANK 2, R18 TPBL	位名	TPB[7]	TPB[6]	TPB[5]	TPB[4]	TPB[3]	TPB[2]	TPB[1]	TPB[0]
		上电	0	0	0	0	0	0	0	0
		/RESET & WDT	0	0	0	0	0	0	0	0
		引脚输入改变唤醒	P	P	P	P	P	P	P	P
0X19	BANK 2, R19 TPSTH	位名	TPST[15]	TPST[14]	TPST[13]	TPST[12]	TPST[11]	TPST[10]	TPST[9]	TPST[8]
		上电	0	0	0	0	0	0	0	0
		/RESET & WDT	0	0	0	0	0	0	0	0
		引脚输入改变唤醒	P	P	P	P	P	P	P	P
0X1A	BANK 2, R1A TPSTL	位名	TPST[7]	TPST[6]	TPST[5]	TPST[4]	TPST[3]	TPST[2]	TPST[1]	TPST[0]
		上电	0	0	0	0	0	0	0	0
		/RESET & WDT	0	0	0	0	0	0	0	0
		引脚输入改变唤醒	P	P	P	P	P	P	P	P
0X47	BANK 2, R47 LOCKPR	位名	LOCKPR [7]	LOCKPR [6]	LOCKPR [5]	LOCKPR [4]	LOCKPR [3]	LOCKPR [2]	LOCKPR [1]	LOCKPR [0]
		上电	0	0	0	0	0	0	0	0
		/RESET & WDT	0	0	0	0	0	0	0	0
		引脚输入改变唤醒	P	P	P	P	P	P	P	P
0X48	BANK 2, R48 LOCKCR	位名	LOCKEN	-	-	-	-	-	-	-
		上电	0	0	0	0	0	0	0	0
		/RESET & WDT	0	0	0	0	0	0	0	0
		引脚输入改变唤醒	P	0	0	0	0	0	0	0

U: 不确定的或不考虑  
C: 与代码选项相同

P: 复位前的值  
t: 查表 6

## 6.5 中断

EM88F758N 有 21 个中断 (3 个外部, 18 个内部) 列于下表:

中断源	使能条件	中断标志	中断向量	优先级	
内部 / 外部	复位	-	0	高 0	
外部	INT	ENI + EXIE0=1	EXSF0	2	1
		ENI + EXIE1=1	EXSF1		
外部	引脚改变	ENI + P5ICIE=1	P5ICSF	4	2
		ENI + P6ICIE=1	P6ICSF		
		ENI + P7ICIE=1	P7ICSF		
		ENI + P8ICIE=1	P8ICSF		
内部	TCC	ENI + TCIE=1	TCSF	6	3
内部	LVD	ENI+LVDEN & LVDIE=1	LVDSF	8	4
内部	SPI	ENI + SPIIE=1	SPISF	C	5
内部	AD	ENI + ADIE=1	ADSF	10	6
内部	TC1	ENI + TC1IE=1	TC1SF	12	7
内部	PWMPA	ENI+PWMAPIE=1	PWMAPSF	14	8
内部	PWMDA	ENI+PWMAPIE=1	PWMAPSF	16	9
内部	I2C 传输	ENI+ I2CTIE	I2CTSFSF	1A	10
内部	I2C 接收	ENI+ I2CRIE	I2CRSFSF	1C	11
内部	I2C 停止	ENI+ I2CSTPIE	I2CSTPSFSF	1E	12
内部	TC2	ENI + TC2IE=1	TC2SF	22	13
内部	PWMPB	ENI+PWMBPIE=1	PWMBPSFSF	24	14
内部	PWMDB	ENI+PWMBDIE=1	PWMBDSFSF	26	15
内部	TC3	ENI + TC3IE=1	TC3SF	28	16
内部	时钟计时器	ENI + WTIE=1	WTSF	38	17
外部	系统保持	ENI+SHIE	SHSF	3A	18
内部	触控键	ENI+TPIE	TPSF	3C	19
内部	触控键报错	ENI+TPERRIF	TPSEFSF	3E	20
内部	触控键自动唤醒	ENI+TPCIE	TPCSFSF	40	21

Bank0 R14~R19 为中断状态寄存器, 用于记录相关标志/位元的中断要求。Bank0 R1B~R20 位中断屏蔽寄存器。全局中断通过 ENI 使能, DISI 禁止。当一个中断(使能)发生, 下一条指令从个别地址取出。中断标志位在离开中断服务条例前清除, 并在中断使能前避免循环中断。

在中断状态无论屏蔽位元的状态为何或执行 ENI 指令, 寄存器中的标志(除输出的 ICSF 位)被置位。RETI 指令结束中断条例, 并使能全局中断(执行 ENI 指令)。

外部中断带有数位噪声抑制电路(输入脉冲小于 4 个系统时钟的被淘汰位噪声)。当中断标志(负沿)通过外部中断(当使能)生成, 下一条指令将从地址 002H 取出。

在中断子程序执行前, ACC 和 R3 (bit0~bit6) 和 R4 寄存器的内容通过硬件保存。如果另一个中断发生, ACC 和 R3 (bit0~bit6) 和 R4 将被新的中断取代。子程序服务条例完成之后, ACC 和 R3 (bit0~bit6) 和 R4 将被推回。

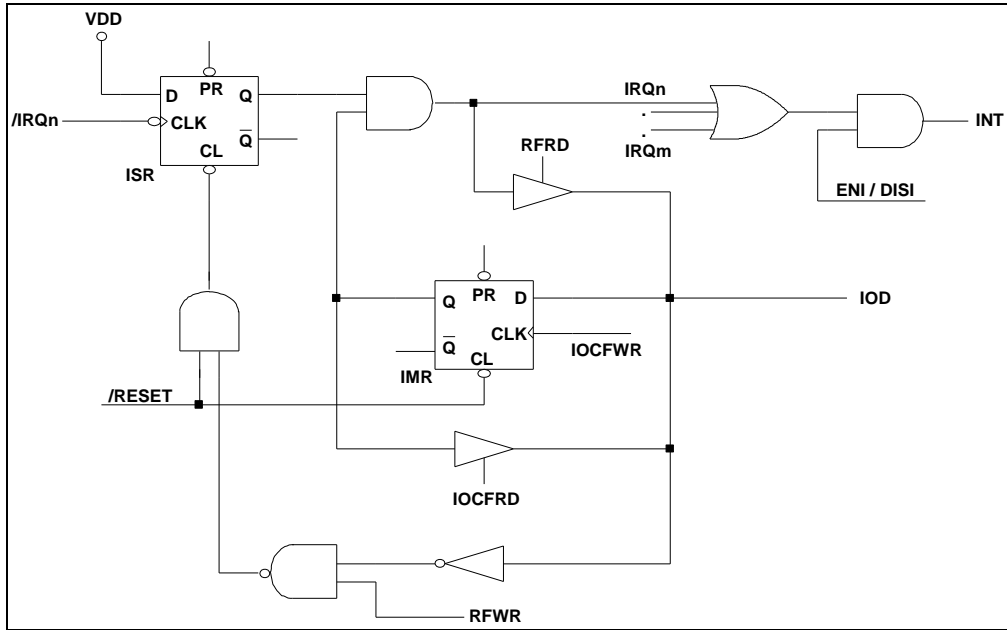


图 6-10 中断输入电路

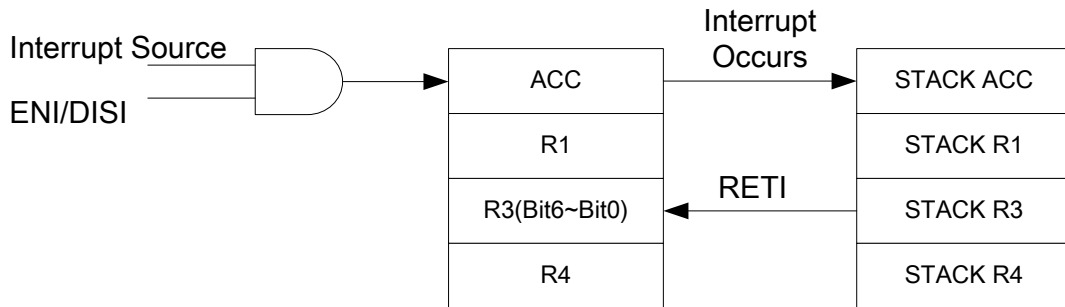


图 6-11 中断备份电路

## 6.6 触控键

R_BANK	地址	名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
Bank 0	0x19	SFR6					TPCSF	TPSESF		TPSF
							F	F		F
Bank 0	0x20	IMR6					TPCIE		TPERRIE	TPIE
							R/W		R/W	R/W
Bank 2	0x05	TPEP CR1	TPAEP8	TPAEP7	TPAEP6	TPAEP5	TPAEP4	TPAEP3	TPAEP2	TPAEP1
			R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
Bank 2	0x06	TPEP CR2							TPAEP10	TPAEP9
									R/W	R/W
Bank 2	0x07	TPEP CR3	TPBEP8	TPBEP7	TPBEP6	TPBEP5	TPBEP4	TPBEP3	TPBEP2	TPBEP1
			R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
Bank 2	0x08	TPEP CR4							TPBEP10	TPBEP9
									R/W	R/W
Bank 2	0x09	TPCCR	TPBCS3	TPBCS2	TPBCS1	TPBCS0	TPACS3	TPACS2	TPACS1	TPACS0
			R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
Bank 2	0x0A	TPCR1	TPBSW3	TPBSW2	TPBSW1	TPBSW0	TPASW3	TPASW2	TPASW1	TPASW0
			R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
Bank 2	0x0B	TPCR2	TPBEN	TPAEN	TPDS1	TPDS0	TPR3	TPR2	TPR1	TPR0
			R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
Bank 2	0x0C	TPCR3	TPS		TPBRTH	TPARTH	TPISE	TPMCE	TPWT1	TPWT0
			R/W		R/W	R/W	R/W	R/W	R/W	R/W
Bank 2	0x0D	TPAHTH	TPATH[15:8]							
			R/W							
Bank 2	0x0E	TPAHTL	TPATH[7:0]							
			R/W							
Bank 2	0x0F	TPALTH	TPATL[15:8]							
			R/W							
Bank 2	0x10	TPALTL	TPATL[7:0]							
			R/W							
Bank 2	0x11	TPBHTH	TPBTH[15:8]							
			R/W							
Bank 2	0x12	TPBHTL	TPBTH[7:0]							
			R/W							
Bank 2	0x13	TPBLTH	TPBTL[15:8]							
			R/W							
Bank 2	0x14	TPBLTL	TPBTL[7:0]							
			R/W							
Bank 2	0x15	TPAH	TPAH[15:8]							
			R/W							
Bank 2	0x16	TPAL	TPAH[7:0]							
			R/W							

R_BANK	地址	名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
Bank 2	0x17	TPBH	TPBH[15:8]							
			R/W							
Bank 2	0x18	TPBL	TPBH[7:0]							
			R/W							
Bank 2	0x19	TPSTH	TPST[15:8]							
			R/W							
Bank 2	0x1A	TPSTL	TPST[7:1]							TPST[0]
			R/W							R

### 6.6.1 概述

C~F 计数器为一个简单的计数器，信号源为 RC 环振荡器。用户可以使用不同的电容器感应器(衬底按钮)和结果将产生不同的振荡频率。频率由计数的信号获取。最终，我们感觉的参数可以通过在不同的技术模式下获取计算出的计数器的值。

### 6.6.2 功能描述

TPDS[1:0] 和 TPR[3:0] 控制触控键计数器的频率侦测和读取时间。16 位计数器位上述计数器，计数器的结果加载至 TPA/TPB，然后产生中断。如果计数器页产生中断，TPA/TPB 将被清除。

设置 TPEN 位元来使能触控键功能。在设置 TPEN 和稳定偏压和能隙带的区间为 10um。TPS 可以被设置为开始计数并清除 TPA/TPB。它们为 TPEN, TPS 和 TPOUT 的距离。请参考图 6-12。在时钟溢出并生成中断标志是，16 位计数器停止并且 TPS 复位。

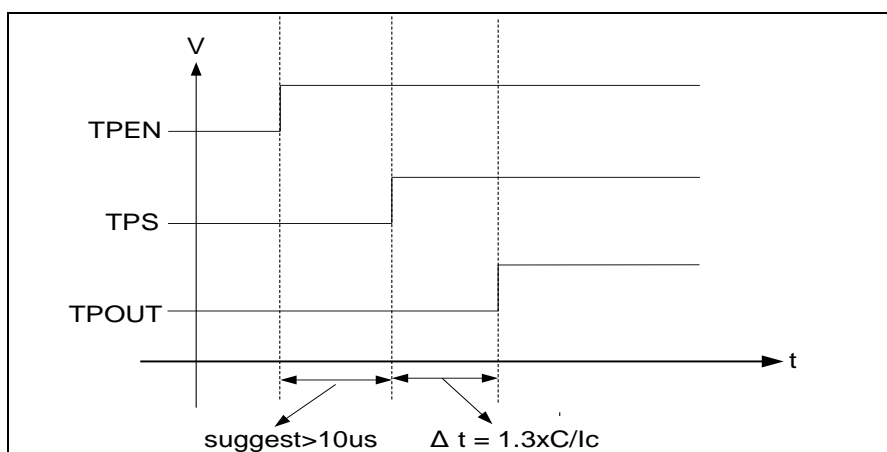


图 6-12 触控键操作时序图

### 6.6.3 正常模式编程

触控键操作如下：

1. 设置 TPxEN 为使能触控键功能
2. 设置 TPxSW[3:0]和 TPxEP10~TPxEP1 来选择触控键触控键引脚
3. 改变 TPR[3:0], TPDS[1:0] 和 TPxCS[3:0]来选择固定的 TPOUT 频率
4. 设置 TPS 位元来开始 16 位计数器
5. 读取 TPx[15:0]的值

6. 重复 2~5 并比较 TPx[15:0]的值

\* x 可以为 A 或 B

\* 触控键模组需 10us 预热时间

#### 6.6.4 TK-空闲/TK-休眠模式编程

1. 触控键操作如下:
  2. 设置 TPxSW[3:0]和 TPxEP10~TPxEP1 来选择触控键触控键引脚
  3. 改变 TPR[3:0], TPDS[1:0] 和 TPxCS[3:0]来选择固定的 TPOUT 频率
  4. 设置 TPS 开始感应
  5. 读取 TPx[15:0]的值, 然后将 TPxTH[15:0]和 TPxTL[15:0]置位
  6. 设置 TPWT[1:0]来选择唤醒时间
  7. 设置 TPISE 位元来扫描自动扫描功能
  8. 执行 SLEEP 指令 (空闲或休眠模式)
  9. 直到 TPx[15:0]超过 TPxTH[15:0]和 TPxTL[15:0], 然后唤醒
- \* x 可以为 A 或 B
- \* 触控键模组需 10us 预热时间

## 6.7 A/D转换器

R BANK	地址	名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
Bank 0	0x3E	ADCR1	CKR2 R/W	CKR1 R/W	CKR0 R/W	ADRUN R/W	ADP R/W	ADOM R/W	SHS1 R/W	SHS0 R/W
Bank 0	0x3F	ADCR2			ADIM R/W	ADCMS R/W	VPIS1 R/W	VPIS0 R/W	VREFP R/W	VREFN R/W
Bank 0	0x40	ADISR					ADIS3 R/W	ADIS2 R/W	ADIS1 R/W	ADIS0 R/W
Bank 0	0x41	ADER1	ADE7 R/W	ADE6 R/W	ADE5 R/W	ADE4 R/W	ADE3 R/W	ADE2 R/W	ADE1 R/W	ADE0 R/W
Bank 0	0x43	ADDL	ADD7 R/W	ADD6 R/W	ADD5 R/W	ADD4 R/W	ADD3 R/W	ADD2 R/W	ADD1 R/W	ADD0 R/W
Bank 0	0x44	ADDH	ADD15 R	ADD14 R	ADD13 R	ADD12 R	ADD11 R	ADD10 R	ADD9 R	ADD8 R
Bank 0	0x45	ADCVL	ADCD7 R	ADCD6 R	ADCD5 R	ADCD4 R	ADCD3 R	ADCD2 R	ADCD1 R	ADCD0 R
Bank 0	0x46	ADCVH	ADCD15 R/W	ADCD14 R/W	ADCD13 R/W	ADCD12 R/W	ADCD11 R/W	ADCD10 R/W	ADCD9 R/W	ADCD8 R/W
Bank 0	0x10	WUCR2				ADWK R/W				
Bank 0	0x14	SFR1				ADSF R/W				
Bank 0	0x1B	IMR1				ADIE R/W				

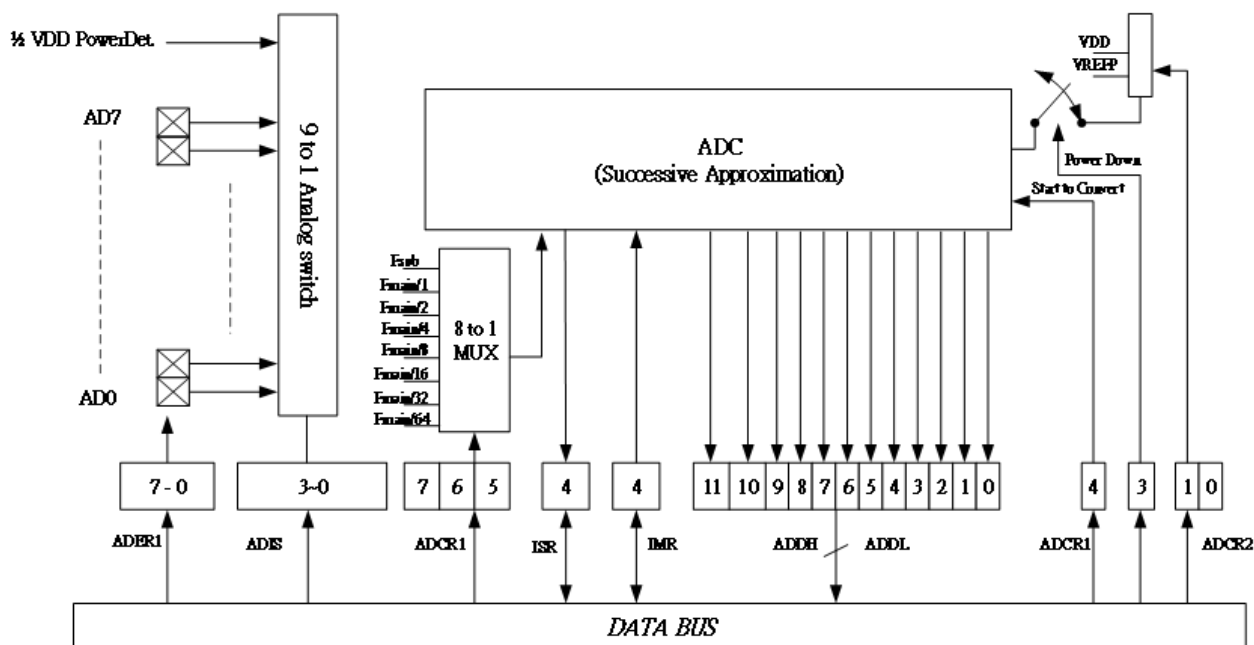


图 6-13 AD 转换器

此为一个 12 位逐次逼近寄存器数模转换器(SAR ADC)。SAR ADC 有两个参考电压。正向参考电压可以选择内部 AVDD，内部电压源或外部输入引脚通过 ADCR2 中的 VREFP & VPIS [1:0] 位元设置。连接至外部参考电压比使用内部 AVDD 更加精确。

### 6.7.1 ADC数据寄存器

当AD转换完成时，结果将载入ADDH, ADDL。如果ADIE使能，ADSF置位。

### 6.7.2 A/D取样时间

AD转换器的逐次近似计算法的精确度，线性和速度依靠ADC和比较器的特性。源阻抗和内部采样阻抗直接影响采样保持电容的充电时间。应该用程序控制采样时间的长度以满足特定精度。一般而言，对每KΩ源阻抗，程序应该等待4μs，对于低阻抗源要等待至少 4μs。建议模拟源在 Vdd=5V时的最大阻抗为10KΩ。在模拟输入通道选择之后，采样时间必须在开始转换前确定下来。

### 6.7.3 A/D转换时间

根据指令周期，由CKR[2:0] 选择转换时间(Tct)。这允许MCU在不牺牲AD转换精度的同时，可以在最高频率运行。对于EM88F758N,每一个位的转换时间是0.5μs。下表是Tct 和最大工作频率的关系。

系统模式	CKR2-0	时钟比率	在 1.8~2.2V 最大工作频率	在 2.2~2.7V 最大工作频率	在 2.7~5V 最大工作频率
正常模式	000	FMain/16	8 MHz	-	20 MHz
	001	FMain/8	4 MHz	8 MHz	16 MHz
	010	FMain/4	2 MHz	4 MHz	8 MHz
	011	FMain/2	1 MHz	2 MHz	4 MHz
	100	FMain/64	-	-	20 MHz
	101	FMain/32	-	-	20 MHz
	110	FMain/1	500 kHz	1 MHz	2 MHz
	111	FSub	Fs	Fs	Fs
绿色模式	xxx	FSub	Fs	Fs	Fs

**注意**

系统工作频率必须参考章节6.13表13。

### 6.7.4 ADC工作在休眠模式

为了获得更精确的 ADC 值并且节约功耗，在休眠模式 AD 仍然在工作。当执行 SLEP 指令后，MCU 所有的操作都停止除了振荡器，TCC,TC1~3,PWMA~B 计时器和 AD 转换器。

以下条件可以判断AD转换完成：

1. Bank0-R3E寄存器的ADRUN位被清除为“0”。
2. Bank0-R15寄存器的ADSF位被设置为“1”。
3. Bank0-R10寄存器的ADWK位被设置为“1”，从ADC转换唤醒(在休眠模式保持工作)。
4. 如果Bank0-R1B寄存器的ADIE位使能并且DISI被执行，唤醒并执行下一条指令。
5. 如果Bank0-R1B的ADIE位使能，并且ENI指令被执行，唤醒并执行下一条指令。
6. 如果Bank0-R1B的ADIE位使能，并且ENI指令被执行，进入中断向量。

当转换完成后，结果将载入寄存器ADDL和ADDH寄存器中。如果ADWK位使能，器件被唤醒。否则，无论ADP位的状态是什么，AD转换将停止。

### 6.7.5 编程过程/注意事项

按照以下步骤获得ADC数据：

1. 在Bank0-R41 (ADER1)写8位元(ADE[7:0])来定义P50~P57的特性(数字I/O口或模拟通道)。
2. 写入Bank0-R3E(ADCR1)寄存器来配置AD模组：
  - a) 选择ADC输入通道(ADIS[3:0])
  - b) 定义AD转换时钟比(CKR[2:0])
  - c) 选择ADC的VREFP输入源
  - d) 置ADP位为1开始采样
3. 如果用唤醒功能，置ADWE位为1
4. 如果用中断功能，置ADIE位为1
5. 如果用中断功能，写ENI指令
6. 置ADRUN为1
7. 写“SLEP”指令或轮询。
8. 等待唤醒或ADRUN位被清0，状态标志(ADFS)设置为1，或ADC中断发生
9. 读取ADDL和ADDH转换数据寄存器。如果ADC在此时改变输入通道，ADDL和ADDH至将被清0。
10. 清中断标志位(ADSF)。
11. 进入下一次转换，根据需要进入步骤1或步骤2。在下次采集开始之前至少需要 2个Tct。

**注意**

为了获得精确值，在AD转换时有必要避免任何数据在I/O口传输。

### 6.7.6 编程过程用于侦测内部VDD

VDD在工作是被侦测，如前面章节所描述，但不同的时，在开始ADC转换时，VDD的第一次侦测已准备就绪。因此，在侦测VDD：

应该注意到的是，在AD转换开始前，通过已经转换为 $1/2V_{DD}$ 通道，分压器已经开始工作，然后AD可以转换。几点值得注意的是，准确的转换至可能被加至VDD引脚电容，或者是超过两次的转换，取平均值或最少出现的数据，以增加数据的可靠度。

注意，通常在VDD被侦测前，不转换通道为 $1/2V_{DD}$ 通道，因为他已经为一个DC电流消耗，必须转换为另一个通道模拟多路选择器，它将电阻分压器关闭，此要求用户需注意。

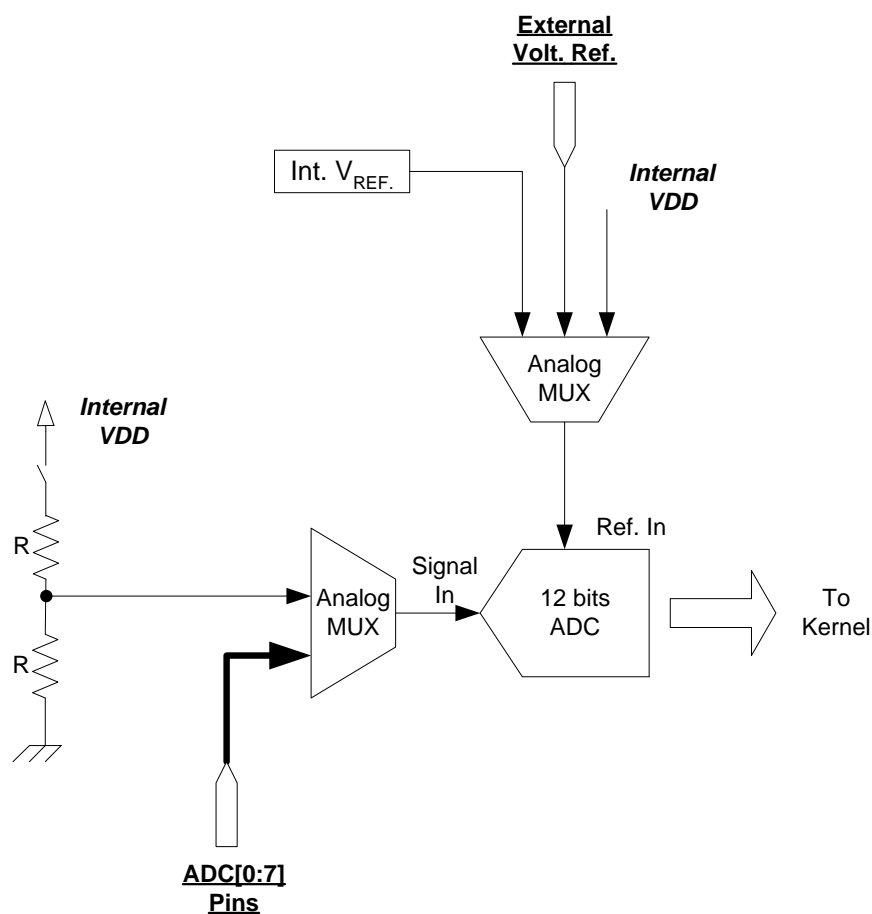


图 6-13 ADC 和 VDD 侦测结构图

## 6.8 计时器

在 EN88F758N 中有三个计时器。计时器 2 和计时器 3 位 8 位上数计数器。计时器 1 可以时 8 位上数计数器或与计时器串联为一个 16 位上数计数器。计时器 1 用作 16 上数计数器时，计时器的电路资源将被使用。同时，计时器 2 不可被使用。

R_BANK	地址	名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
Bank 0	0x24	TC1CR1	TC1S	TC1RC	TC1SS1	TC1MOD	TC1FF	TC1OMS	TC1IS1	TC1IS0
			R/W	R/W	R/W	R/W	R	R/W	R/W	R/W
Bank 0	0x25	TC1CR2	TC1M2	TC1M1	TC1M0	TC1SS0	TC1CK3	TC1CK2	TC1CK1	TC1CK0
			R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
Bank 0	0x26	TC1DA	TC1DA7	TC1DA6	TC1DA5	TC1DA4	TC1DA3	TC1DA2	TC1DA1	TC1DA0
			R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
Bank 0	0x27	TC1DB	TC1DB7	TC1DB6	TC1DB5	TC1DB4	TC1DB3	TC1DB2	TC1DB1	TC1DB0
			R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
Bank 0	0x28	TC2CR1	TC2S	TC2RC	TC2SS1		TC2FF	TC2OMS	TC2IS1	TC2IS0
			R/W	R/W	R/W		R	R/W	R/W	R/W
Bank 0	0x29	TC2CR2	TC2M2	TC2M1	TC2M0	TC2SS0	TC2CK3	TC2CK2	TC2CK1	TC2CK0
			R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
Bank 0	0x2A	TC2DA	TC2DA7	TC2DA6	TC2DA5	TC2DA4	TC2DA3	TC2DA2	TC2DA1	TC2DA0
			R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
Bank 0	0x2B	TC2DB	TC2DB7	TC2DB6	TC2DB5	TC2DB4	TC2DB3	TC2DB2	TC2DB1	TC2DB0
			R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
Bank 0	0x2C	TC3CR1	TC3S	TC3RC	TC3SS1		TC3FF	TC3OMS	TC3IS1	TC3IS0
			R/W	R/W	R/W		R	R/W	R/W	R/W
Bank 0	0x2D	TC3CR2	TC3M2	TC3M1	TC3M0	TC3SS0	TC3CK3	TC3CK2	TC3CK1	TC3CK0
			R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
Bank 0	0x2E	TC3DA	TC3DA7	TC3DA6	TC3DA5	TC3DA4	TC3DA3	TC3DA2	TC3DA1	TC3DA0
			R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
Bank 0	0x3F	TC3DB	TC3DB7	TC3DB6	TC3DB5	TC3DB4	TC3DB3	TC3DB2	TC3DB1	TC3DB0
			R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
Bank 0	0x15	SFR2						TC3DIF	TC2DIF	TC1DIF
								F	F	F
Bank 0	0x1C	IMR2						TC3DIE	TC2DIE	TC1DIE
								R/W	R/W	R/W

### 6.8.1 计时器/计数器模式

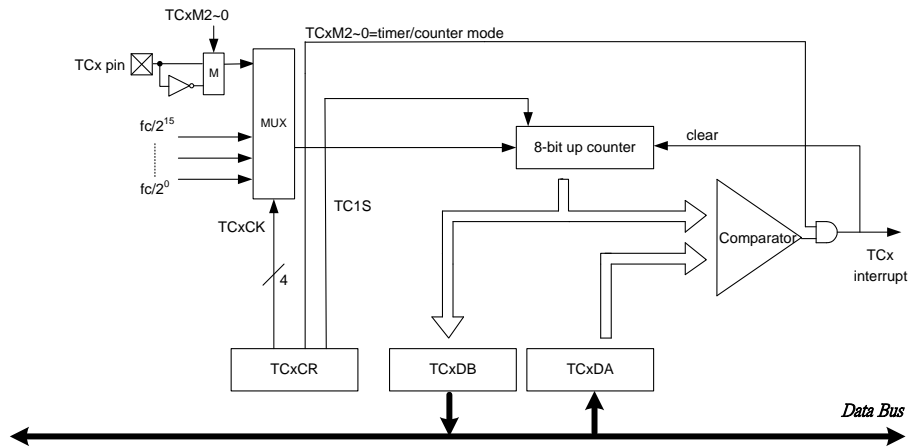


图6-14 计时器/计数器模式

在计时器/计数器模式，上数用于内部时钟或 TCx 引脚。当上数计时器的内容与 RCxDA 匹配，内部中断生成和计数器被清除。上数在计数器被清零时恢复。上数计数器的当前内容将加载值 TCxDB 通过设置 TCxRC 为 1。

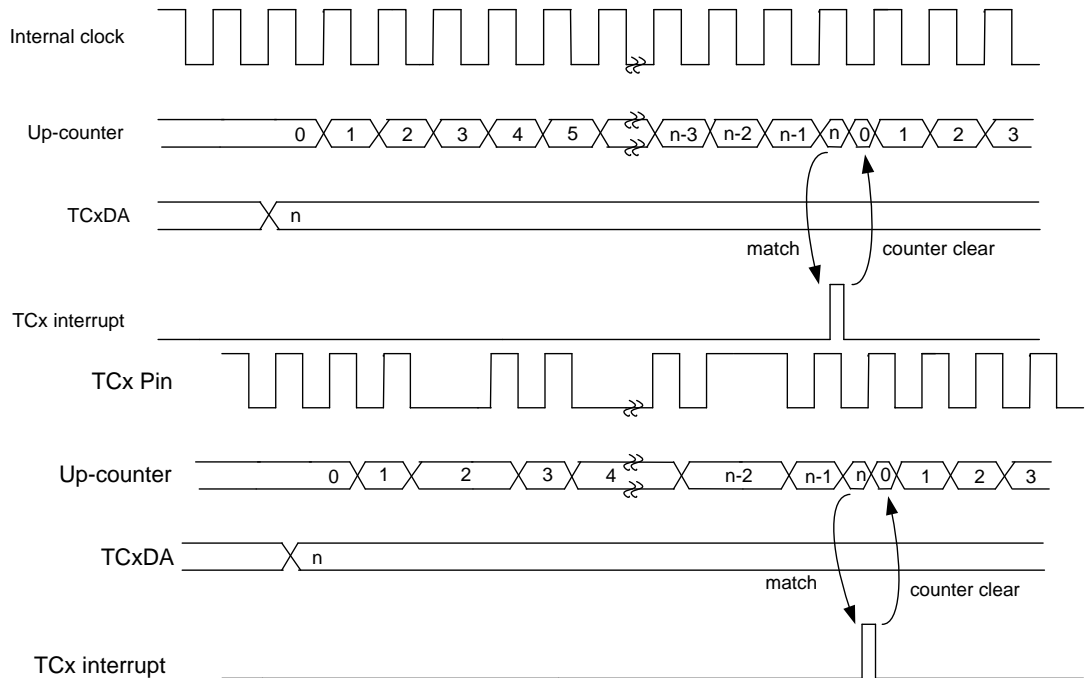


图6-15 计时器/计数器模式波形

### 6.8.2 窗模式

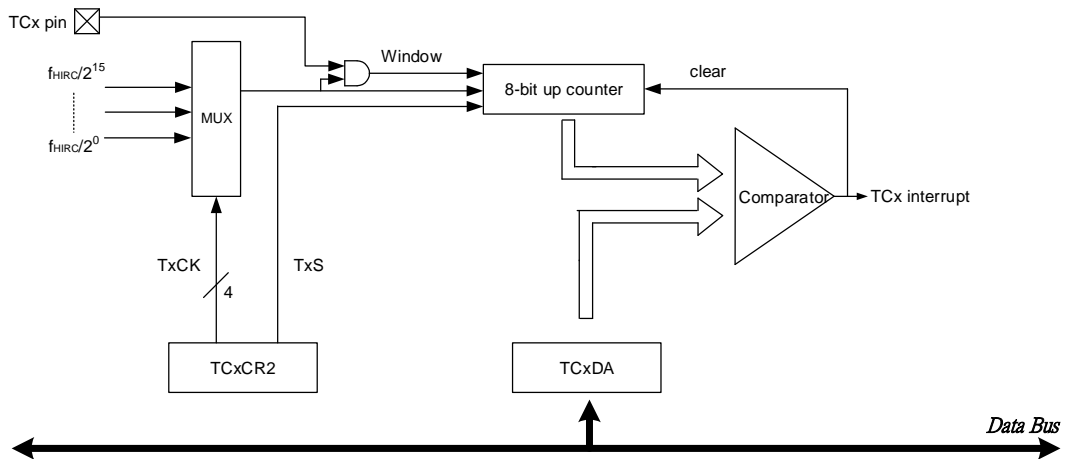


图 6-16 窗模式

在窗模式，上数用于脉冲的上升沿，脉冲为内部时钟与 TCx 引脚(窗脉冲)的逻辑与。当上数计数器的值与 TCxDA 匹配，中断生成，计数器清零。频率(窗脉冲)必须选择的内部时钟慢。

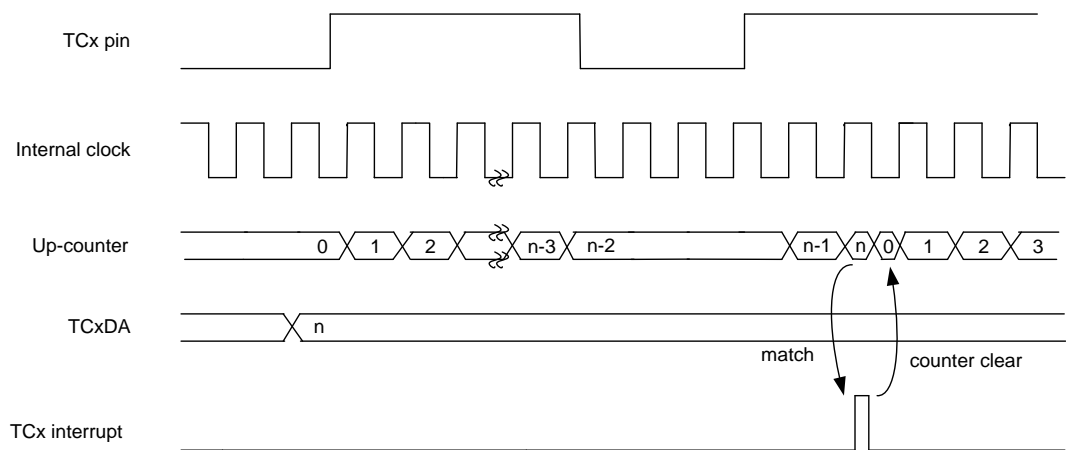


图 6-17 窗模式波形图

### 6.8.3 捕获模式

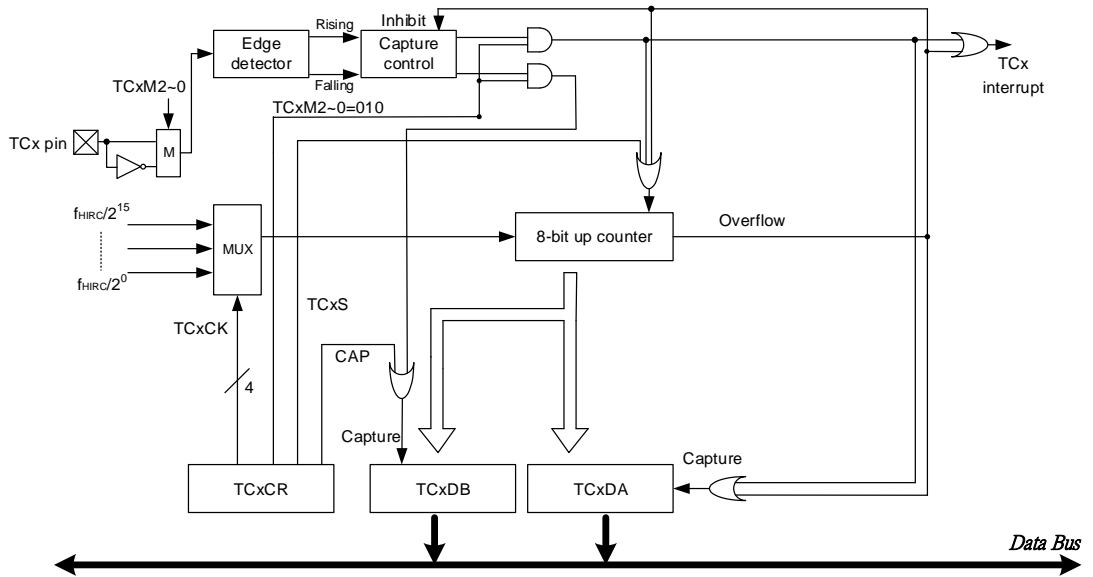


图 6-18 捕获模式

在捕获模式，TCx 的脉冲宽度、周期、穿孔壁在此模式中测量，用于记录远程控制信号。计数器通过内部时钟自由运行。在 TCx 的上升(下降)沿，计数器的内容加载值 TCxDA，然后计数器被清除，中断生成。在 TCx 引脚的上升(下降)沿，计数器的内容加载值 TCxDB。此时，计数器仍然计数。一旦 TCx 的下一个上升沿触发，计数器的内容将被加载值 TCxDA，计数器将被清除，中断再一次生成。如果在沿被检测到之前溢出，FFH 加载值 TCxDA，溢出中断生成。在中断程序，它将通过检测 TCxDA 的值是否为 FFH 来判断是否溢出。中断 (捕获 TCxDA 或溢出侦测)生成滞后，知道 TCxDA 被读取，捕获或溢出侦测停止。

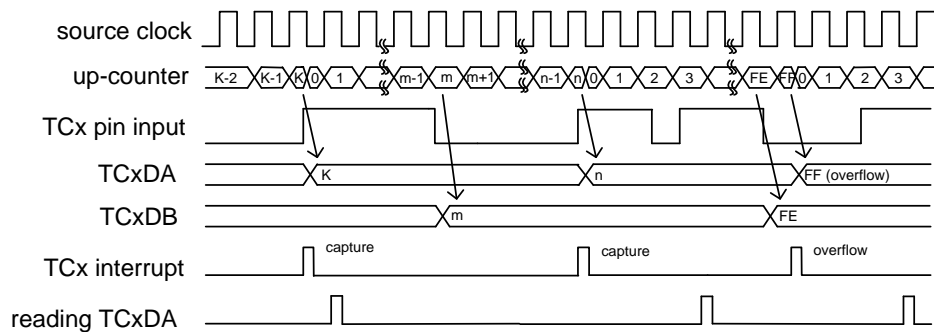


图 6-19 捕获模式波形图

### 6.8.4 可编程触发器模式和脉冲宽度调制模式

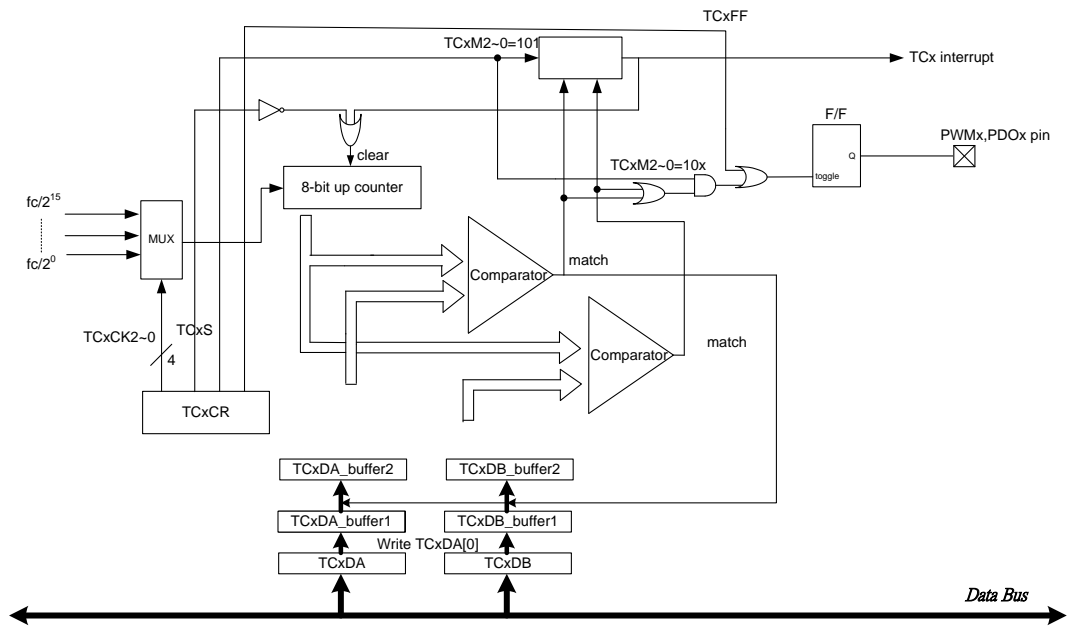


图 6-20 PWM/PDO 模式

#### PDO:

在可编程触发器输出模式(PDO)，上数通过内部时钟执行。TCxDA 与上数计数器的内容比较。F/F 输出被固定，每次一个匹配发生，计数器清零。F/F 输出为反向，输出值 PDO 引脚。此模式生成 50%占空比脉冲输出。PDO 引脚在复位期间初始为 0。每次当 PDO 输出为固定是，TCx 中断。

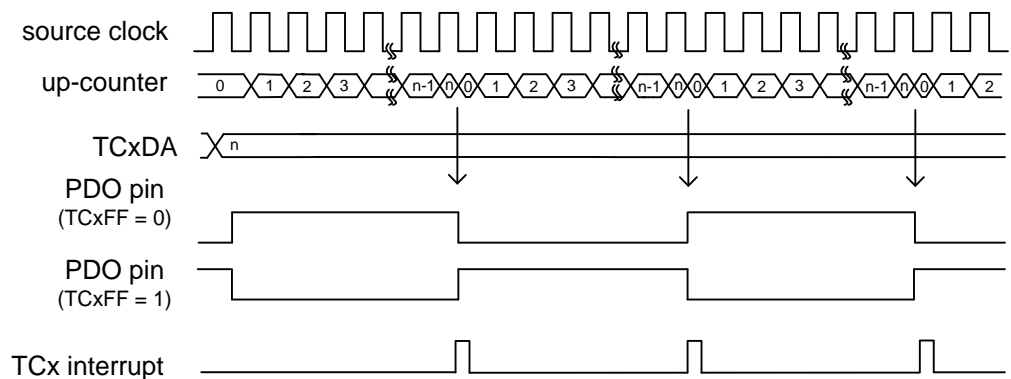


图 6-21 PDO 模式波形

#### PWM:

在脉冲宽度调制(PWM)输出模式，上数使用带有预分频器的内部时钟。PWMx 的占空比由 TCxDB 控制，PWMx 的周期由 TCxDA 控制。只要 TCxS=1 保持高电平，PWMx 引脚保持高电平。或计时器匹配 TCxDB，计时器 x 匹配 TCxDA。一旦 TCxFF 设置为 1，PSMX 信号为反向。TCx 中断生成，有 TCxIS 定义。另一方面，TCxDA 和 TCxDB 可在任何时间写入，但是 TCxDA 和 TCxDB 的数据尽在写 TCxDA[0]被锁入。因此，PWM 的新占空比和新周期出现在 PWM 引脚的最近的周期匹配。

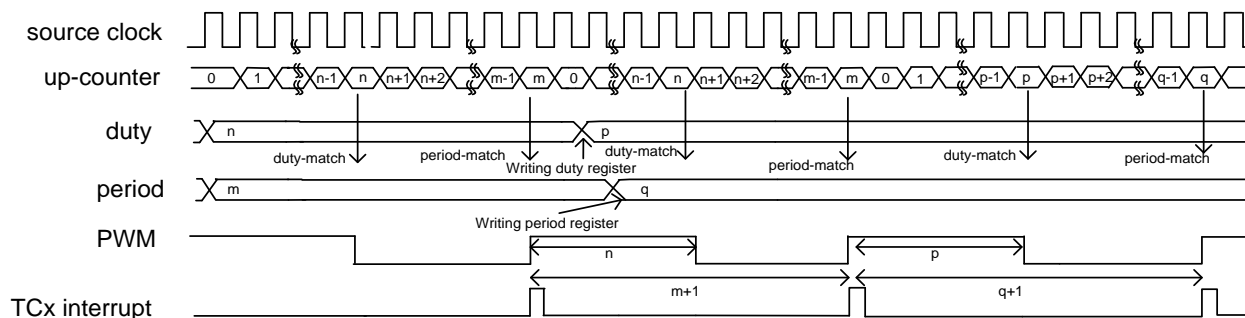


图 6-22 PWM 模式波形

### 6.8.5 蜂鸣器模式

TCx 引脚的输出在分频之后。

## 6.9 PWM

R_BANK	地址	名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
Bank 0	0x16	SFR3					PWMBP SF	PWMBD SF	PWMAP SF	PWMAD SF
							F	F	F	F
Bank 0	0x1D	IMR3					PWMBP IE	PWMBD IE	PWMAP IE	PWMAD IE
							R/W	R/W	R/W	R/W
Bank 1	0x14	DeadT CR					DEADT BE	DEADT AE	DEADT P1	DEADT P0
							R/W	R/W	R/W	R/W
Bank 1	0x15	DeadTR	DEADTR[7:0]							
			R/W							
Bank 1	0x16	PWMS CR				DEADS			PWMS	PWMA
						R/W			R/W	R/W
Bank 1	0x17	PWMA CR	PWMAE	IPWMAE	PWMAA	IPWMAA	TAEN	TAP2	TAP1	TAP0
			R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
Bank 1	0x18	PRDAL	PRDA[7:0]							
			R/W							
Bank 1	0x19	PRDAH							PRDA[9:8]	
										R/W
Bank 1	0x1A	DTAL	DTA[7:0]							
			R/W							
Bank 1	0x1B	DTAH							DTA[9:8]	
										R/W
Bank 1	0x1C	TMRAL	TMRA[7:0]							
			R							
Bank 1	0x1D	TMRAH							TMRA[9:8]	
										R
Bank 1	0x1E	PWMB CR	PWMBE	IPWMBE	PWMB A	IPWMB A	TBEN	TBP2	TBP1	TBP0
			R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
Bank 1	0x1F	PRDBL	PRDB[7:0]							
			R/W							
Bank 1	0x20	PRDBH							PRDB[9:8]	
										R/W
Bank 1	0x21	DTBL	DTB[7:0]							
			R/W							
Bank 1	0x22	DTBH							DTB[9:8]	
										R/W
Bank 1	0x23	TMRBL	TMRB[7:0]							
			R							
Bank 1	0x24	TMRBH							TMRB[9:8]	
										R

### 6.9.1 概述

在PWM模式，产生多大10位分辨率的PWM输出(见功能结构图)。PWM输出由一个时间周期和占空比周期组成，保持输出高。PWM的波特率位时间周期的反向。图6-24~6-27(PWM输出时序)描述了时间周期和占空比周期的关系。

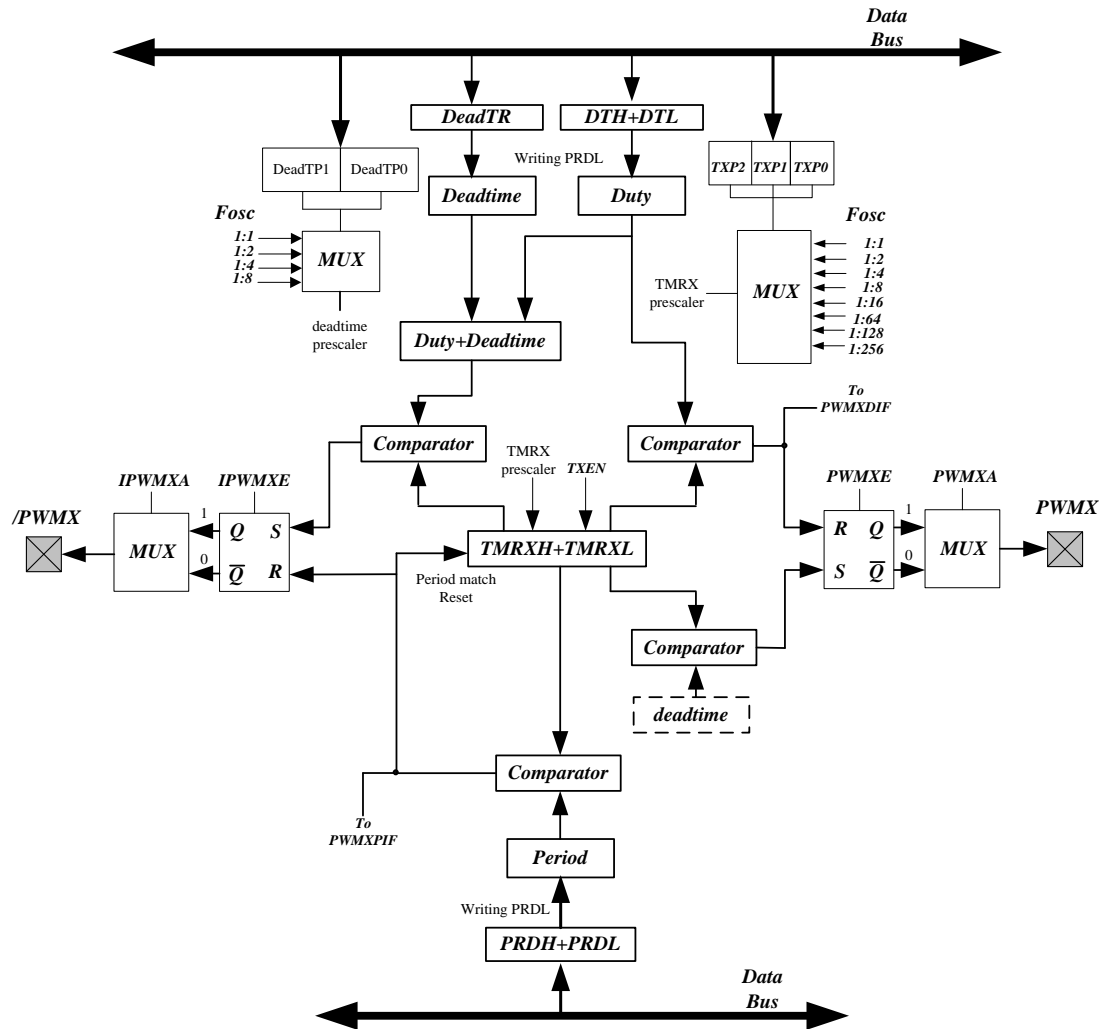


图6-23 PWM 功能模块

PWM和/PWM(反向PWM)可以分别的使用或用作对偶PWM。当分别的使用，PWM和/PWM间的激活电平有一些不同。

例如，设置周期和占空比周期(周期>占空比)，PWMXE=1/0，IPWME=0/1，PWMXA = 1/0，IPWMA=1/0,最后设置TXEN = 1。下图显示不同PWMXA和IPWME设置下的PWM输出时序图。

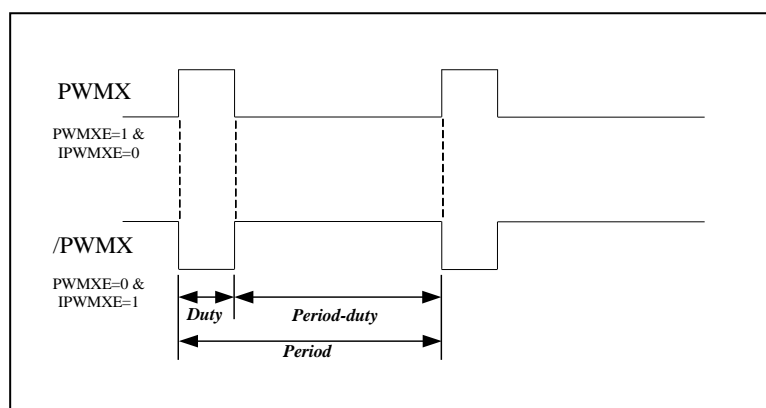


图 6-24 PWM 输出时序(PWMA=0 和 IPWMA=0)

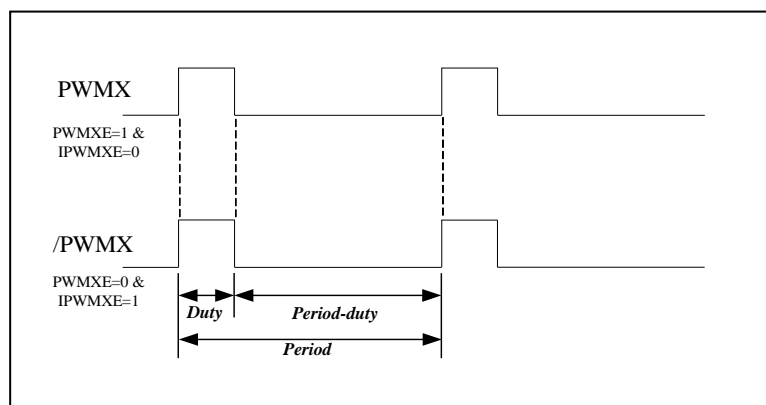


图 6-25 PWM 输出时序(PWMA=0 和 IPWMA=1)

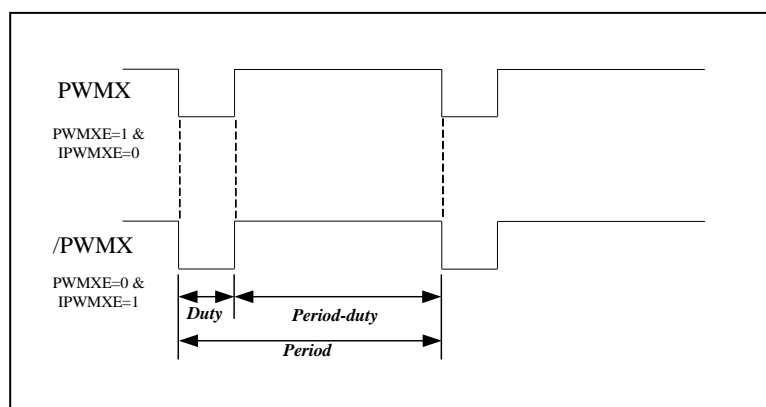


图 6-26 PWM 输出时序(PWMA=1 和 IPWMA=0)

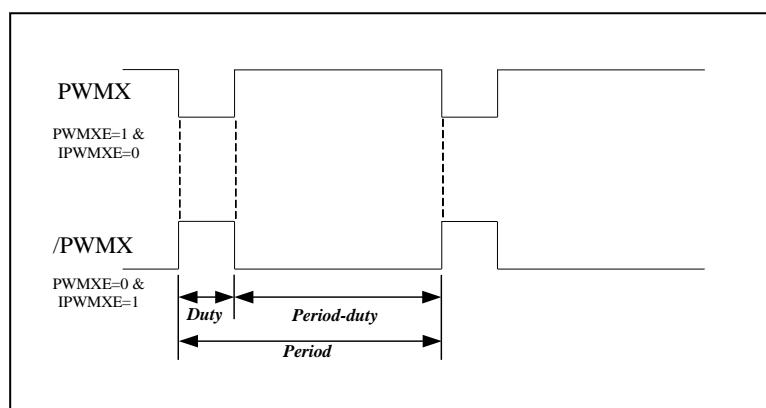


图 6-27 PWM 输出时序(PWMXA=1 和 IPWMA=1)

### 6.9.2 增量计时计数器(TMRX: TMRAH/TMRAL, TMRBH/TMRBL)

TMRX位一个带有可编程预分频器的10位时钟计数器。他们设计用于PWM模式作为波特率时钟生成器。TMR仅可读。如果被使用，他们可以通过设置PWMACR[TAEN]或PWMBCR [TBEN]为0进行省电。

TMRA, TMRB为内部设计不可以被设置。

### 6.9.3 PWM时间周期(PRD: PRDAL/H, PRDBL/H)

PWM周期为10位分辨率。PWM时间周期被定义通过写入PRDX寄存器。当TMRX等于PRDX，如下的事件发生在下一个增量周期。

- TMRX清零
- PWMX引脚设置为1

**注意**

如果占空比周期为0, PWM输出不可被设置。

- PWMXIF引脚设置为1

下面的公式描述了如何计算PWM时间周期:

$$Period = (PRDX + 1) \times \left( \frac{1}{F_{osc}} \right) \times (TMRX \text{ prescale value})$$

例:

$$PRDX = 49; \quad F_{osc} = 4 \text{ MHz}; \quad TMRX (0, 0, 0) = 1 : 1,$$

那么

$$Period = (49 + 1) \times \left( \frac{1}{4M} \right) \times 1 = 12.5 \mu s$$

### 6.9.4 PWM占空比周期(DTX: DTAH/DTAL或DTBH/DTBL)

PWM占空比周期由写入DTX寄存器定义，当TMRX清零时从DTX至DLX被锁住。当DLX等于TMRX，PWMX引脚清零。DTX可以在任何时间加载。然而，直到DLX的电流只等于TMRX时，它不锁入DLX。

下面的公式描述了如何计算PWM占空比周期:

$$Duty\ cycle = (DTX) \times \left( \frac{1}{F_{osc}} \right) \times (TMRX\ prescale\ value)$$

例:

**DTX = 10;                      Fosc = 4 MHz;                      TMRX (0, 0, 0) = 1 : 1,**

那么

$$Duty\ cycle = (10) \times \left( \frac{1}{4M} \right) \times 1 = 2.5\mu s$$

### 6.9.5 双PWM模式

它是由一组互补的PWM(例如 PWMX和/PWMX)组成的，一个输出的PWM信号和另一个输出反向PWM信号。它可以输出任何脉冲宽度的信号，脉冲宽度可以通过编程相关的控制寄存器来决定。

支持停滞模式。意味着互补PWM信号可以被控制得到一个时间间隔，PWM信号不能相交。

下图 6-28~6-29描述了双向PWM输出波形。

禁止停滞时间控制(DEADTXE=0)。设置周期和占空比周期(周期>占空比)。设置 PWMXE&IPWMXE=1,PWMXA = 0/1, IPWMXA = 0/1,最后设置TXEN=1。

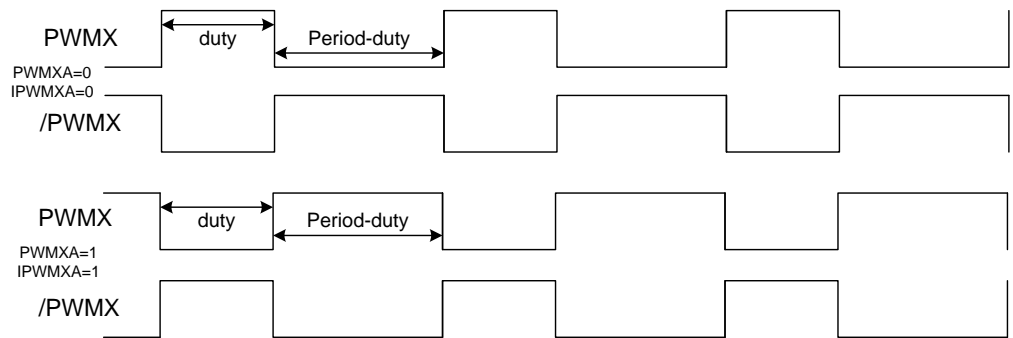


图 6-28 双 PWM 输出波形 (DEADTXE = 0)

设置停滞时间>0(如果需要，设置停滞时间预分频器)。使能停滞时间控制(DEADTXE = 1)。设置周期和占空比周期(周期>占空比)。设置PWMXE & IPWMXE = 1, PWMXA = 0, IPWMXA = 0, 最后设置 TXEN = 1。在运行时记载新的占空比、周期和停滞时间值时，下面章节PWM编程步骤做详细说明。

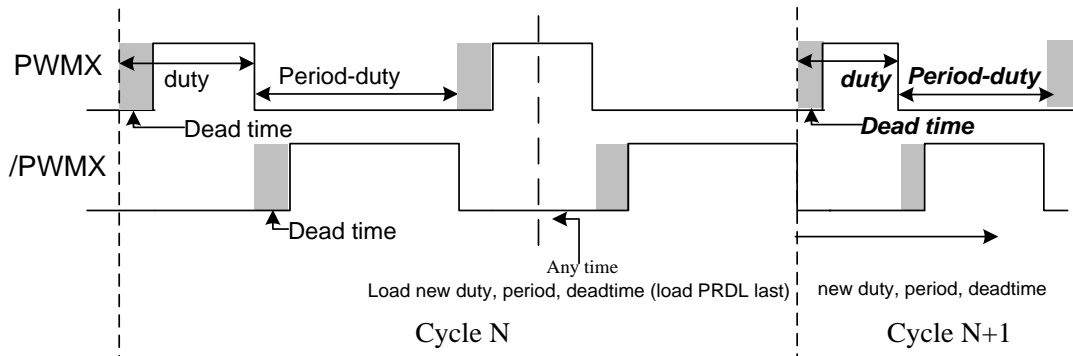


图 6-29 双PWMX 输出波形(DEADTXE = 1, Dead Time > 0)

## 6.10 SPI(串行外部接口)

R_BANK	地址	名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
Bank 0	0X36	SPICR	CES	SPIE	SRO	SSE	SDOC	SBRS2	SBRS1	SBRS0
			R/W	R/W	R	R/W	R/W	R/W	R/W	R/W
Bank 0	0X37	SPIS	DORD	TD1	TD0		OD3	OD4		RBF
			R/W	R/W	R		R/W	R/W		R/W
Bank 0	0X38	SPIR	SRB7	SRB6	SRB5	SRB4	SRB3	SRB2	SRB1	SRB0
			R	R	R	R	R	R	R	R
Bank 0	0X39	SPIW	SWB7	SWB6	SWB5	SWB4	SWB3	SWB2	SWB1	SWB0
			R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
Bank 0	0X17	SFR4					SPISF			
							R/W			
Bank 0	0X1E	IMR4					SPIE			
							R/W			

### 6.10.1 概述&特性

#### 概述:

图 6-30 和图 6-31 显示了 EM88F758N 如何与其他器件通过 SPI 模组通信。如果 EM88F758N 为主机控制器，它通过 SCK 引脚发送时钟。一对 8 位数据可以同时传送和接收。然而，如果 EM88F758N 被定义从机，他的 SCK 引脚可以变成作为输入引脚。数据将持续移位根据时钟比和选择的沿。你也可以设置 SPIS 位 7(DORD)来决定 SPI 传输林指令，在串联数据输出状态之后 SPICR 位 3(SDOC)控制 SDO 引脚，SPIS 位 6(TD1)，位 5 (TD0)决定了 SDO 状态输出延迟时间。

#### 特性:

1. 操作在主机或从机模式
2. 三线或四线全双工同步通信
3. 通信的可编程波特率

4. 可编程时钟极性, (Bank0 R36 bit7)
5. 读缓冲区满的中断标志可用
6. SPI 传输命令
7. 在串行数据输出 SDO 选择
8. SDO 状态输出延迟时间
9. SPI 握手引脚
10. 多达 8 MHz (最大) 位元频率

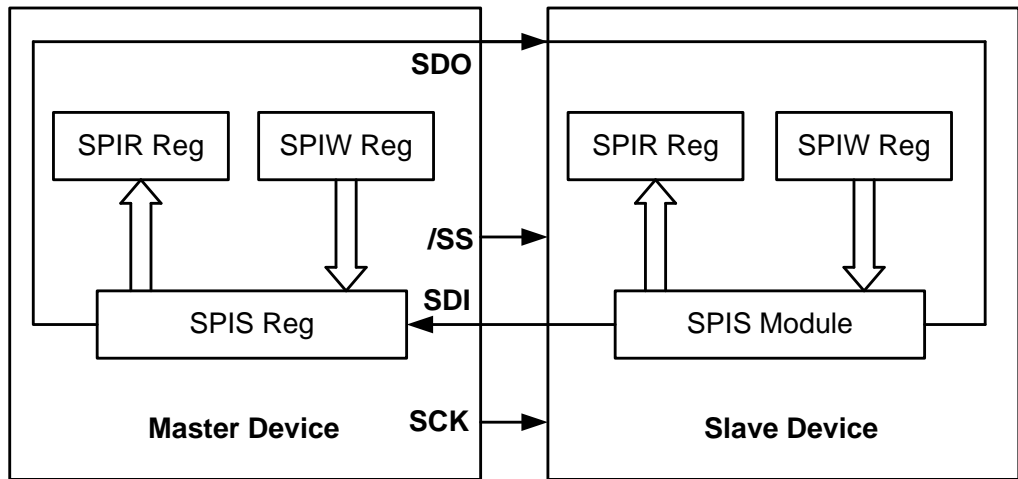


图 6-30 SPI 主/从机通信

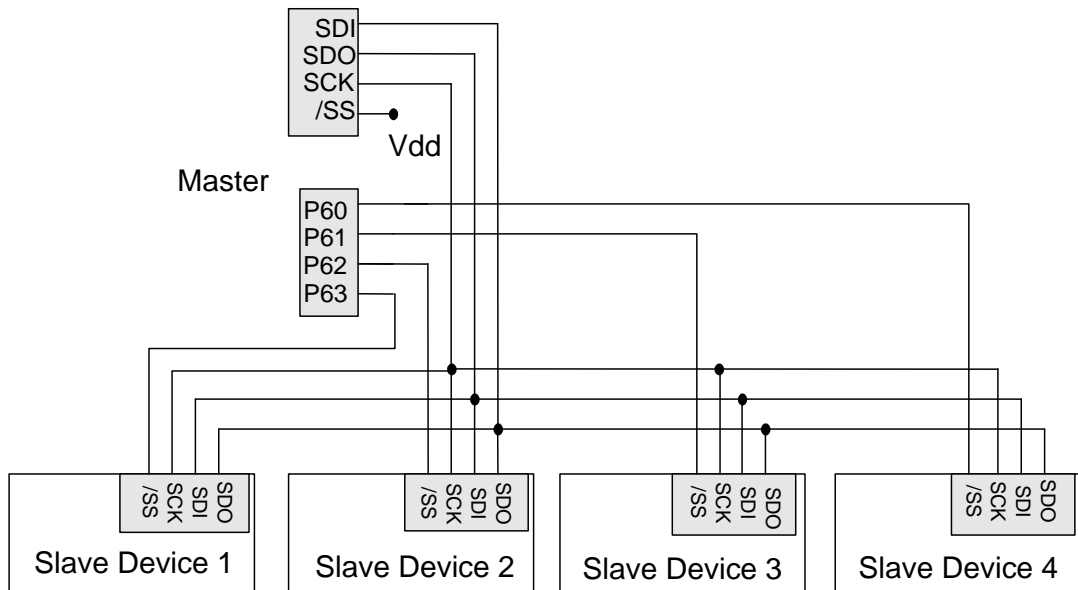


图 6-31 单一主机和多从机的 SPI 配置

### 6.10.2 SPI功能描述

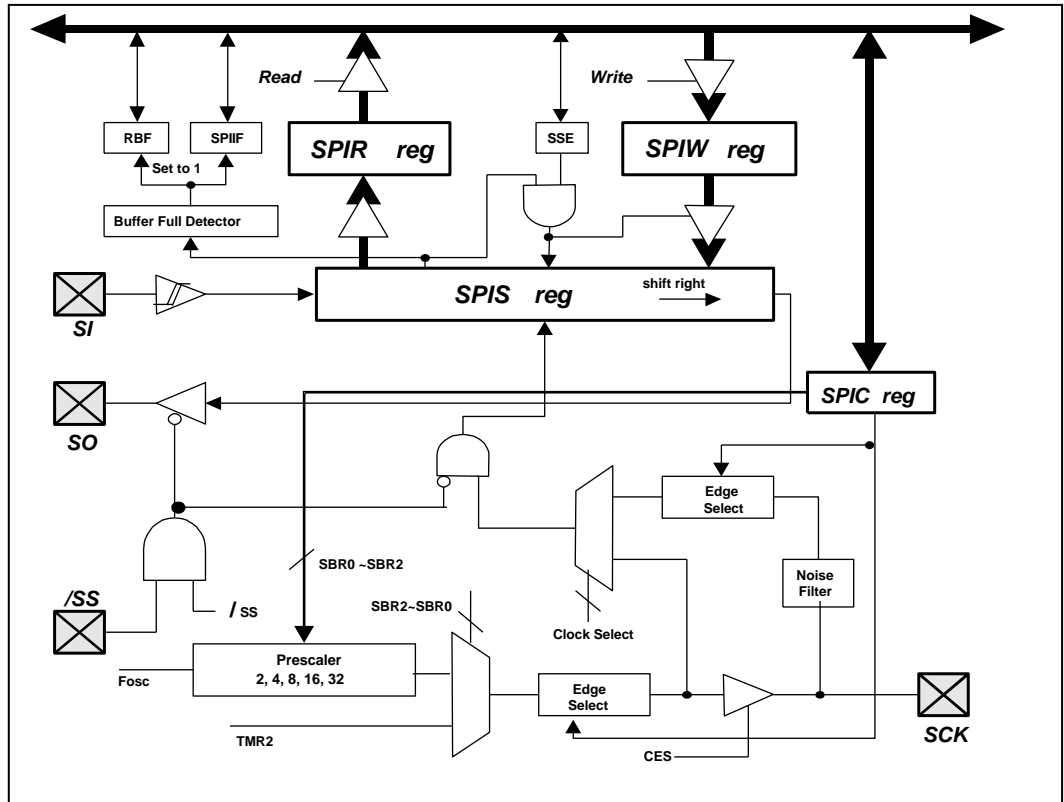


图 6-32 SPI 结构图

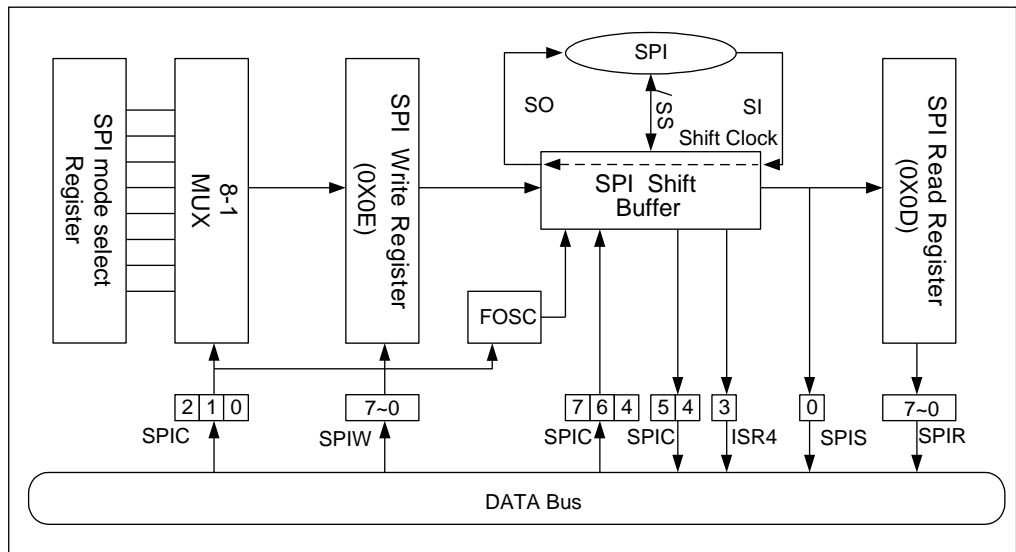


图 6-33 SPI 传输的功能结构图

下面为每个模块的功能，并结束如何与信号执行 SPI 通信，详见图 6-32~6-33。

- P86/SI: 串行数据输入
- P87/SO: 串行数据输出
- P85/SCK: 串行时钟
- P67//SS: /从机选择 (选择权)。此引脚(/SS)在从机模式器件被需要
- RBF: 通过缓冲区满侦测器设置
- 缓冲区满侦测器。当 8 位移位完成时设置为 1
- SSE: 在 SPIS 加载数据，并开始移位
- SPIS 寄存器: 移位字节输入输出。MSB 首先移位。SPIR 和 SPIW 寄存器在同时移位。一旦数据写入，SPIS 开始传送/接收。数据接收移动至 SPIR 寄存器当 8 位数据移位的完成。RBF(读缓冲区完成)标志和 SPISF(SPI 中断)标志置位。
- SPIR 寄存器:读缓冲器。当 8 位移位完成，缓冲将更新。数据必须在下一条接收前完成。RBF 标志在 SPIR 寄存器读取时完成。
- SPIW 寄存器:写缓冲器。缓冲器将否认尝试写入知道 8 位移位完成。

SSE 位保持为 1 如果通讯仍然进行。标志必须被清除当移位完成时。用户可以决定下一条写是否可用。

- SBRS2~SBRS0:可编程时钟频率/比率和时钟源。
- 时钟选择:选择内部或外部时钟作为移位时钟。
- 沿选择:通过可编程的CES位选择适当的时钟沿。

### 6.10.3 SPI信号&引脚描述

四个引脚SI, SO, SCK,和/SS的详细功能如下:

#### P86/SI:

- 串行数据输入
- 顺序接收，最高有效位元(MSB)先，最低有效位元(LSB)在后。
- 如果没有选择，定义为高组态
- 在主机和从机上，编排相同的时钟比和时钟沿
- 字节接收将更新传输的字节
- SPI操作完成，RBF被置位
- 时序如图6-34和6-35

#### **P87/SO:**

- 串行数据输出
- 顺序接收，最高有效位元(MSB)先，最低有效位元(LSB)在后。
- 在主机和从机上，编排相同的时钟比和时钟沿
- 字节接收将更新传输的字节
- SPI操作完成，CES被置位
- 时序如图6-34和6-35

#### **P85/SCK:**

- 串行时钟
- 生成一个主机器件
- SI和SO引脚的同步数据交流
- CES用于选择通讯沿
- SBR0~SBR2用于决定通讯的波特率
- CES, SBR0, SBR1, 和SBR2位在从机模式下无效
- 时序如图6-34和6-35

#### **P67//SS:**

- 从机选择，负逻辑
- 通过主机器件的生成来表示接收数据
- 在SCK出现的第一个时钟周期，变为低，直到最后的周期(第八个)完成都保持低
- 当/SS位高，忽略SI和SO引脚的数据，因为SO不再被驱动
- 时序如图6-34和6-35

### 6.10.4 SPI模式时序图

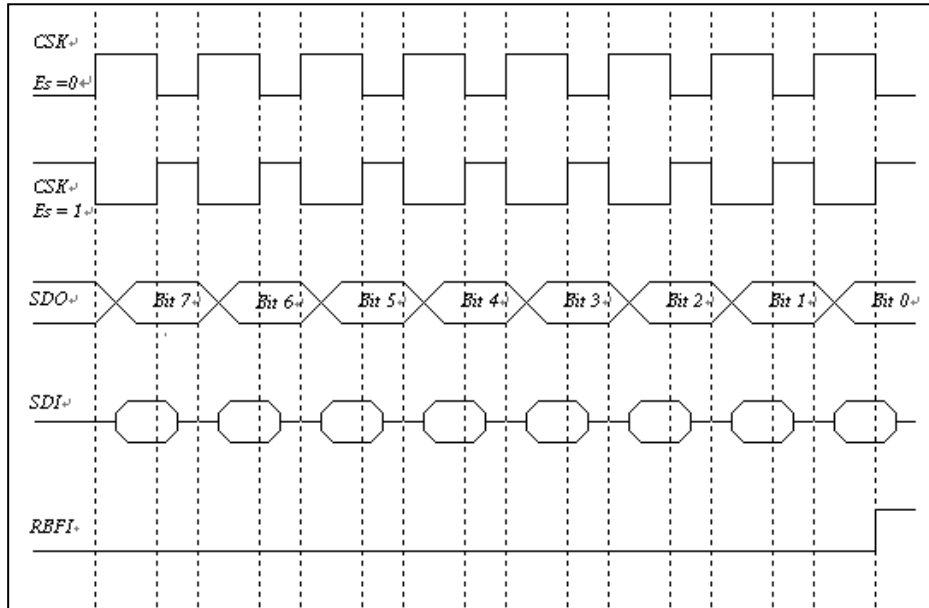


图 6-34 带有/SS 禁止的 SPI 模式

SCK 沿通过可编程 CES 位选择。波形如图 6-34，无论 EM88F758N 在主机或从机模式，/SSdouble 禁止。然后，波形如图 6-35，仅可实现在从机模式是带有/SS 使能功能。

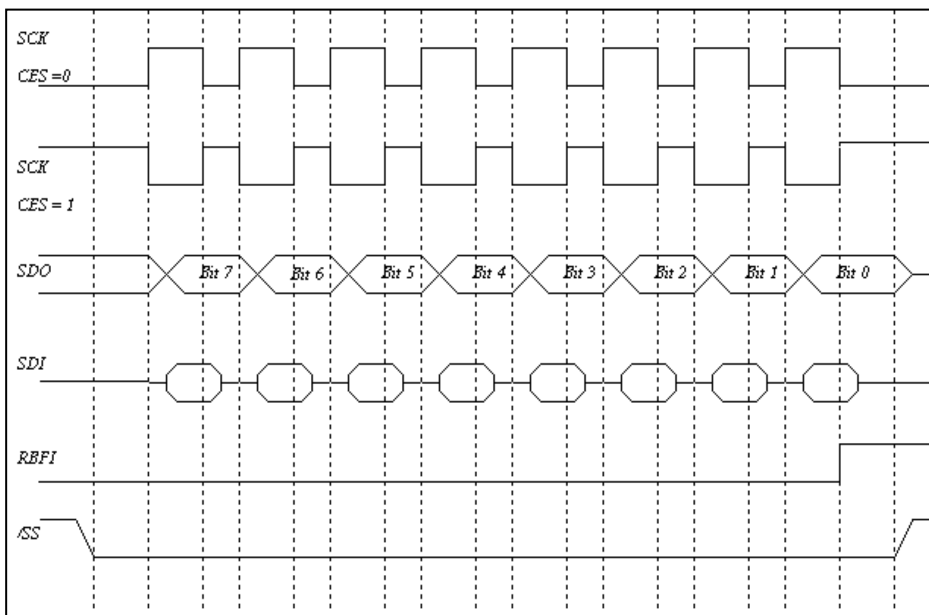


图 6-35 带有/SS 使能的 SPI 模式

### 6.11 I2C功能

R_BANK	地址	名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
Bank 0	0x30	I2CCR1	Strobe/Pend	IMS	ISS	STOP	SAR_EMPTY	ACK	FULL	EMPTY
			R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
Bank 0	0x31	I2CCR2	I2CBF	GCEN		BBF	I2CTS1	I2CTS0		I2CEN
			R	R/W		R	R/W	R/W		R/W
Bank 0	0x32	I2CSA	SA6	SA5	SA4	SA3	SA2	SA1	SA0	IRW
			R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
Bank 0	0x33	I2CDB	DB7	DB6	DB5	DB4	DB3	DB2	DB1	DB0
			R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
Bank 0	0x34	I2CDAL	DA7	DA6	DA5	DA4	DA3	DA2	DA1	DA0
			R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
Bank 0	0x35	I2CDAH							DA9	DA8
									R/W	R/W
Bank 0	0x17	SFR4						I2CSTPIF	I2CRSF	I2CTSIF
								R/W	R/W	R/W
Bank 0	0x1E	IMR4						I2CSTPIE	I2CRIE	I2CTIE
								R/W	R/W	R/W

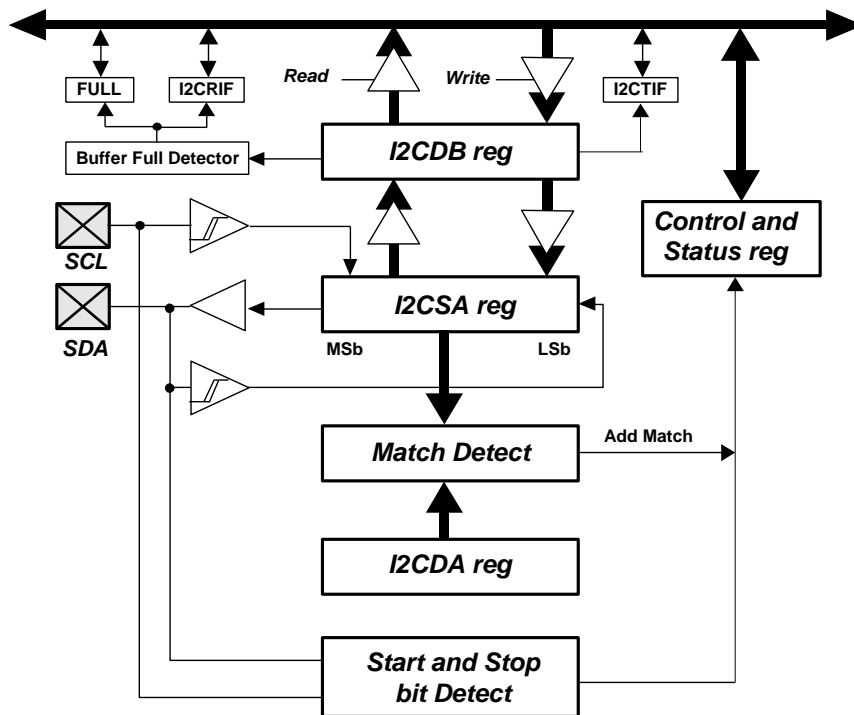


图 6-36 I2C 模块图

EM88F758N 支持双向，两线总线，7/10 位地址和数据传输协议。器件在总线上发送数据被定义为传输器，当器件接收数据定义为接收器。总线被主机器件控制当生成串行时钟(SCL)、控制总线进入和生成起始和中止信号。主机和从机工作作为传送器和接收器，但是主机器件决定那种模式被激活。

SDA 和 SCL 位双向线，通过上拉电阻连接至一个正向的供应电压。当总线空闲，两条线都为高。器件的输出端连接至总线必须有一个漏极开路或集极开路来在执行有线 AND 功能。I2C 总线模式下，数据可以在标准模式下传输速率高达 100kbps 或在快速模式下达 400kbps。

SDA 线上的数据必须在时钟的高周期时保持稳定。数据显得高或低状态可以被改变当 SCL 上的时钟信号为低。

I2C 中断发生如下：

条件	主机/从机	传送地址	传送数据	停止
主机发生器传输至从机接收器	主机	传输地址	传输中断	停止中断
	从机	接收地址	接收中断	停止中断
主机接收器读取从机传输器	主机	传输地址	接收中断	停止中断
	从机	传输地址	传输中断	停止中断

在 I2C 总线的程序中，此种情况唯一出现在其被定义为 START(S)和 STOP (P)条件。

仅当 SCL 为高时，SDA 线上实现高至低的转换。这种情况表示一个 START 条件。

当 SCL 位高时定义一个 STOP 条件，在 SDA 线上实现低至高的转换。

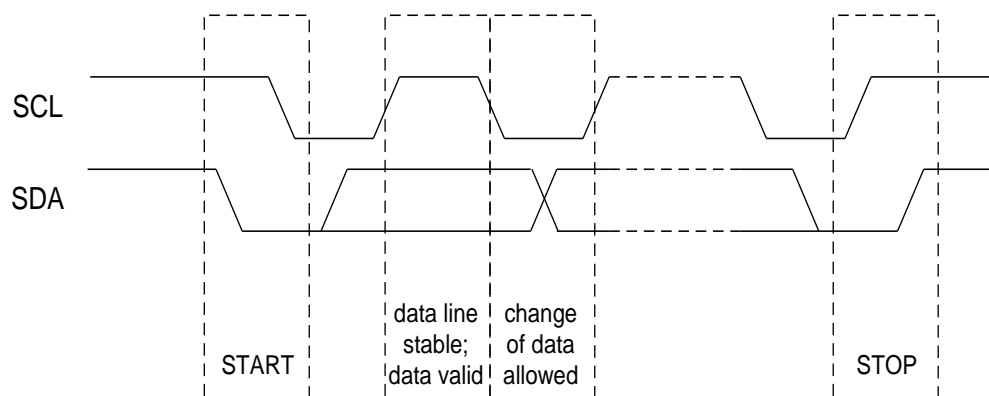


图 6-37 I2C 转换条件

### 6.11.1 7位从机地址:

主机发射器传送至从机接收器。传输方向为改变。

在第一个字节后主机立即读取从机。在第一次应答时，主机发射器变为主机接收器，从机接收器变为从机发射器。一次的应答通过从机生成。STOP 条件通过主机生成，以前的设置未有应答(A)。

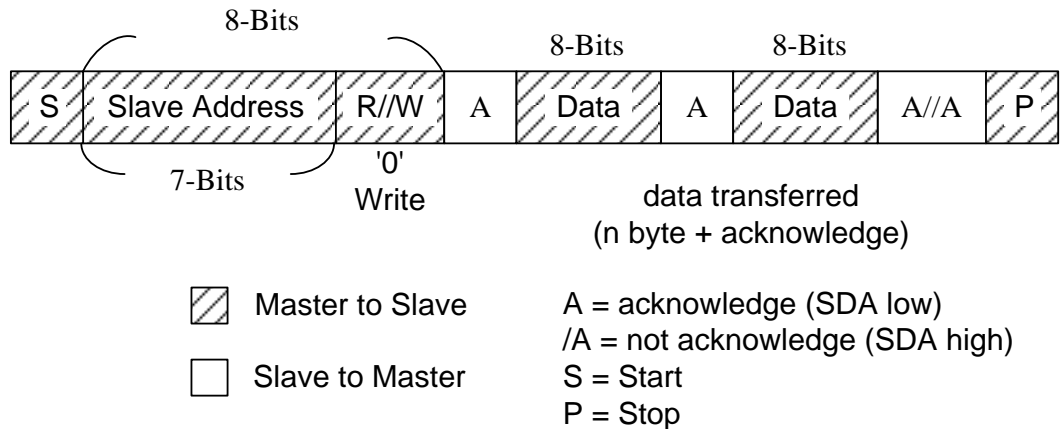


图 6-39 7 位从机地址在主机发射器发射至从机接收器

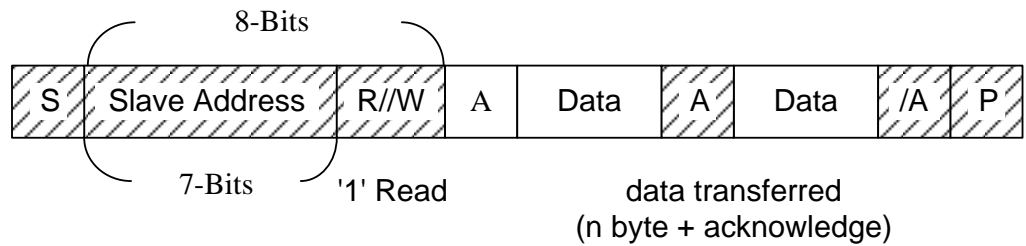


图 6-39 7 位从机地址在主机接收器读取从机发射器

### 6.11.2 10位从机地址:

10 位从机地址模式，使用 10 个位元用于寻址，开发预留组合 11110XX 用于第一个字节的前七个位元使用 START(S)或重复的 START (Sr)条件。第一个字节的前七个位元组合 11110XX 的最后两位为 10 位地址的最高有效位元。如果 R/W 位为 0，在应答的第二个字节位 10 位从机地址的 8 位地址位。另一方面，第二个字节仅用于下一次从从机向主机发送数据。第一个字节 11110XX 通过使用从机地址寄存器(I2CSA)被发送，第二个字节 XXXXXXXX 通过使用数据缓冲(I2CDB)被发送。

有几种不同的格式将在 10 位从机地址模式中的图 6-40~图 6-44 说明。可能的数据发送格式有：

- 主机发送器使用 10 位从机地址向从机接收器发送数据

在 START 位滞后，当从机已经从主机接收了第一个字节，每一个从机器件将通过他们字节的地址和第八位元和 R/W 来比较第一字节的七位源(11110XX)。如果 R/W 为 0，从机将返回应答(A1)，可能超过一个从机将返回从机。然后，送油的从机器件继续比较第二个地址 (XXXXXXX)。如果从机器件有匹配，仅一个从机器件将返回应答。匹配的从机器件将通过主机保持地址，直到它在不同的从机地址接收 STOP 条件或重复的 START 条件。

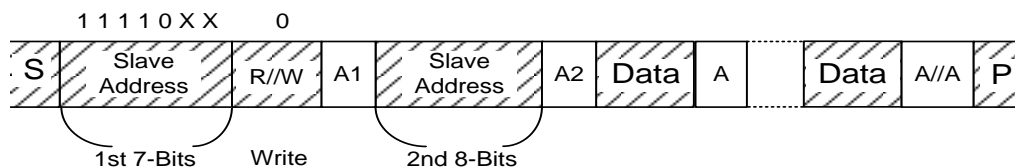


图 6-40 主机发送器通过 10 位从机地址向从机接收器发送

- 主机接收器通过 10 位从机地址读取从机发送器

包含应答位元 A2，过程与主机发送器寻址从机接收器一样。在应答 A2 后，重复的 START 条件(Sr)跟随 7 位从机地址(11110XX)但 8 位 R/W 为 1，可寻址的从机器件将返回应答 A3。如果重复 START(Sr)条件和第一个字节(11110XX)的七个位元通过从从机器件接收，所有的从机器件返回应答，因为 R/W=1。

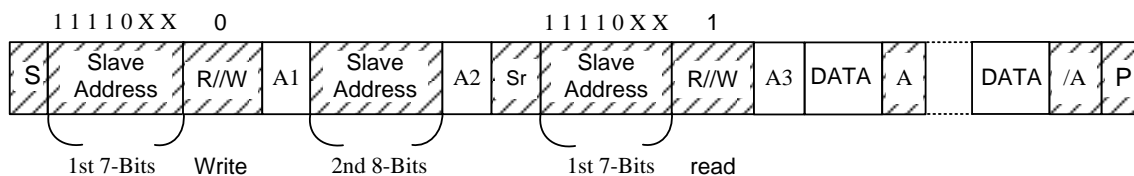


图 6-41 主机接收器通过 10 位从机地址读取从机发送器

- 主机通过一个 10 位地址寻址从机，发送和接收数据在相同的从机器件

首先，发射器程序与“主机发送器使用 10 位从机地址向从机接收器发送数据”的章节一样，然后主机器件开始向从机器件发射数据。如果从机器件接收应答或更随在重复 START (Sr)后没有接收应答，重复步骤与“主机发送器使用 10 位从机地址向从机接收器发送数据”的章节一样。

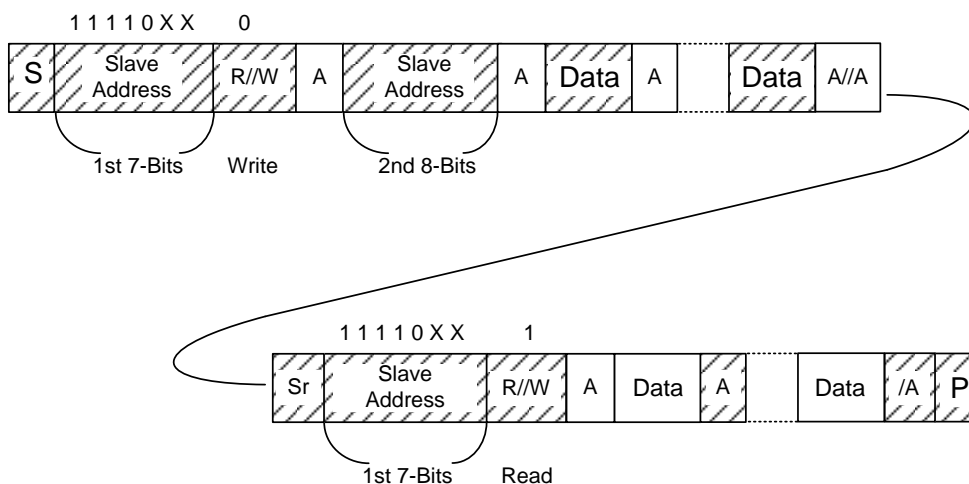


图 6-42 主机通过一个 10 位地址寻址从机，发送和接收数据在相同的从机器件

- 主机器件向两个或以上的从机器件发送数据

章节“主机发送器使用 10 位从机地址向从机接收器发送数据”描述了如何向从机器件发送数据的过程。如果主机器件完成发送，想向两个从机器件发送，主机需要寻址新的从机器件，寻址过程与“主机发送器使用 10 位从机地址向从机接收器发送数据”的章节一样。如果主机器件想在 7 位从机寻址模式下发送数据，在 10 位从机寻址模式下发送数据，在 START 或重复 START 条件，7 位和 10 位地址被发送。图 6-44 描述如果在 7 位和 10 位寻址模式下进行串行传输。

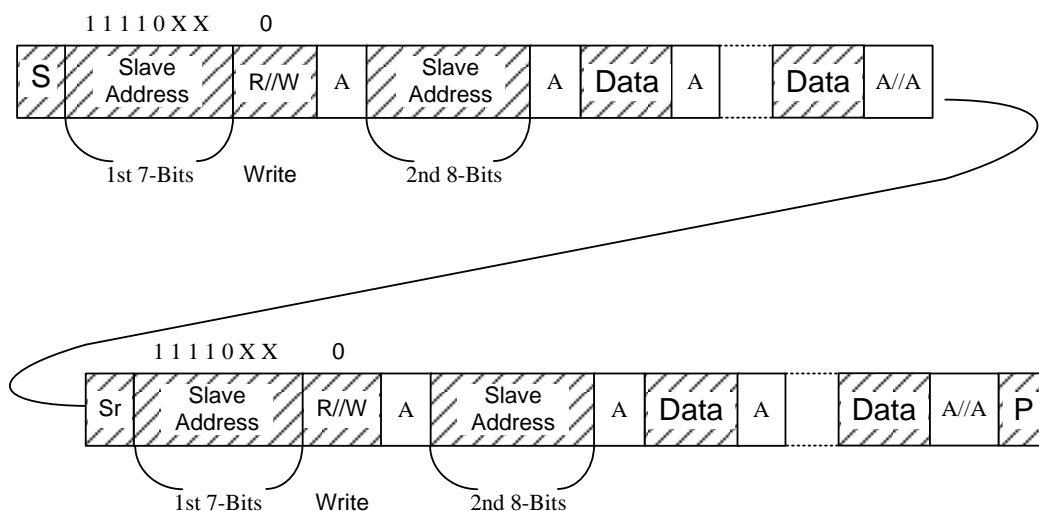


图 6-43 发送在一个器件通过 10 位从机寻址

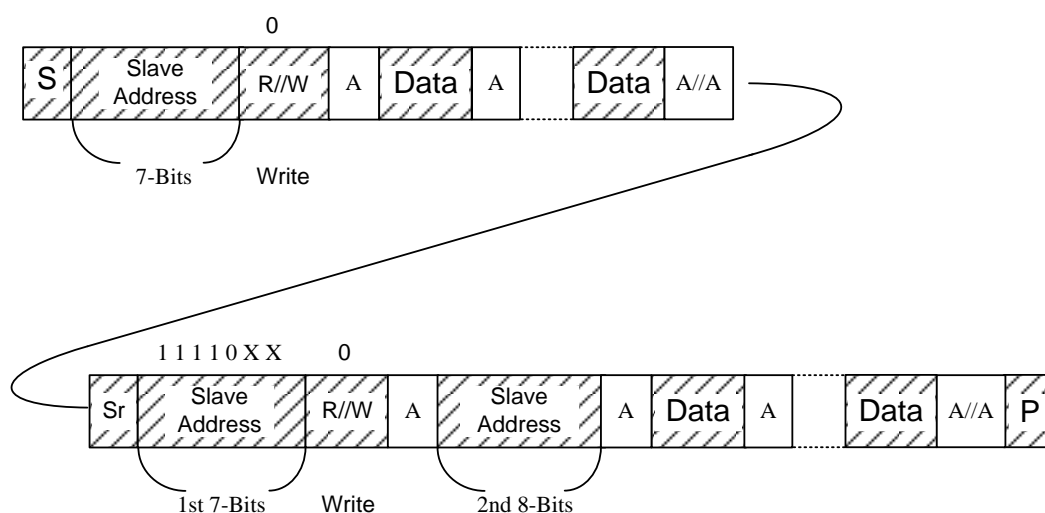


图 6-44 7 位和 10 位从机寻址模式

### 6.11.3 主机模式

在发送(接收)串行数据，I2C 操作如下：

1. 设置 I2CTS1~0, ISS 位元来选择 I2C 传送时钟源
2. 设置 I2CEN 和 IMS 位元使能 I2C 主机功能
3. 写从机地址至 I2CSA 寄存器，IRW 位选择读或写
4. 设置选通位开始发送并检查 I2CTSIF (I2CTSIF) 位
5. 写第一次数据到 I2CDB 寄存器，设置选通位开始发送并检查 I2CTSIF (I2CRSF) 位
6. 写第二次数据到 I2CDB 寄存器，设置选通位，STOP 位并检查 I2CTSIF (I2CRSF) 位

### 6.11.4 从机模式

在接收(发送)串联数据，I2C 操作如下：

1. 设置 I2CTS1~ 0, ISS 位元来选择 I2C 传送时钟源
2. 设置 I2CEN 和 IMS 位元使能 I2C 从机功能
3. 写从机地址至 I2CDA 寄存器
4. 检查 I2CRSF (I2CTSIF)位，读取 I2CDB 寄存器(地址)并清除 Pend 位
5. 检查 I2CRSF (I2CTSIF) 位，读取 I2CDB 寄存器(第一次数据)并清除 Pend 位
6. 检查 I2CRSF (I2CTSIF) 位，读取 I2CDB 寄存器(第二次数据)并清除 Pend 位
7. 检查 I2CSTPSF 位元，接收发送

## 6.12 增强保护

R_BANK	地址	名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
Bank 2	0x47	LOCKPR	LOCKPR[7:0]							
			R/W							
Bank 2	0x48	LOCKCR	LOCKEN							
			R/W							

EM88F758N 支持保护功能用来阻止源代码的复写或读取。当指令 TBRDA/TBRD/TBWR 在保护区域执行时，它可以读写所有的快闪 ROM。当指令 TBRDA/TBRD/TBWR 在正常区域执行，它仅可以写或读取在正常区域的 ROM。

### 6.12.1 增强保护编程

增强保护操作如下：

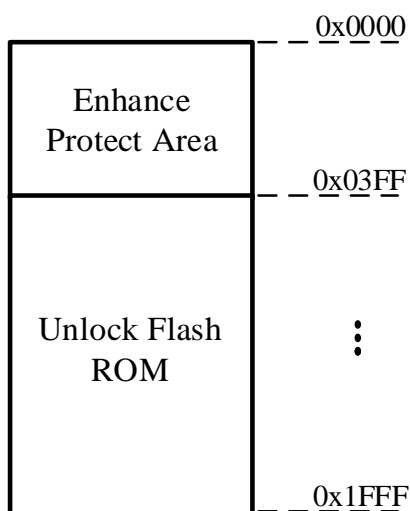
1. 设置 LOCKEN
2. 写 0xC5 至 FLKR
3. 写 LOCKPR 来设置锁的范围

\*指令“TBRDA/TBRD/TBWR”不可以在锁区域的末端被写入

\* LOCKPR 的基本单元为 128 words

\*当使用 TBWR 指令，代码选项“TBWEN”必须使能

**EX:**  
**LOCKPR=0x08**



## 6.13 振荡器

### 6.13.1 振荡器模式

EM88F758N 操作在 5 种不同的振荡器模式，作为内部 RC 振荡器模式(IRC)和 XTAL 振荡器模式(XT)。用户需通过选择 OSC2~OSC0 设置主振荡器模式，通过选择在代码选项寄存器 FSS1~FSS0 来设置子振荡器模式，从而完成整个振荡器模式的设置。表 10、11、12 描述了这四中模式如何被定义。

振荡器/谐振器在不同 VDD 的上限操作频率列于表 13。

**表 10 主振荡器模式通过 OSC[2:0]定义**

主振荡器模式	OSC2	OSC1	OSC0
IRC (内部RC振荡器模式) (默认) RCOUT (P80) 作为 I/O 引脚	0	0	0
IRC(内部RC振荡器模式) RCOUT (P80) 作为时钟输出引脚	0	0	1
HXT1 (高XTAL1振荡器模式) 频率范围: 12~20MHz	0	1	0
HXT2(高 XTAL2振荡器模式) 频率范围: 6~12MHz	0	1	1
XT (XTAL振荡器模式) 频率范围: 1~6MHz	1	0	0
LXT1 (低XTAL1 振荡器模式) 频率范围: 100K~1MHz	1	0	1
LXT2 (低 XTAL2振荡器模式) 频率范围: 32.768KHz	1	1	0
保留	1	1	1

**表 11 次振荡器模式通过 FSS1 ~ FSS0 定义**

次振荡器模式	FSS1	FSS0
LXT3 (Low XTAL3) 振荡器模式) 频率范围: 32.768KHz	1	x
Fs 为16KHz, Xin (P83) / Xout (P84) 引脚作为I/O (默认)	0	0
Fs为128KHz, Xin (P83) / Xout (P84) 引脚作为I/O	0	1

**注意:** WDT频率总是为16KHz 无论 FSS[1:0] 为是否被设置。

表12 主次振荡器振荡器的组合

组合	主时钟	此事中
1	晶体	晶体
2	晶体	IRC
3	IRC	晶体
4	IRC	IRC

表13 最大操作速率的总结

条件	VDD	F <sub>XT</sub> max.(MHz)
带有两个时钟的两个周期	1.8	4.0
	2.0	8.0
	3.5	16.0
	5.0	20.0

### 6.13.2 晶体振荡器/陶瓷振荡器(XTAL)

在大部分应用中，引脚OSC<sub>I</sub>和引脚OSCO可以通过晶体或陶瓷振荡器来生成一个振荡器，电路如下图。相同的事情应用在HXT模式或LXT模式。表14提供了C1和C2的推荐值。由于每一个振荡器有本身的特性，用户应参考规格书中C1和C2的推荐值。串联电阻RS可以能用于AT条切割晶体或低频模式。

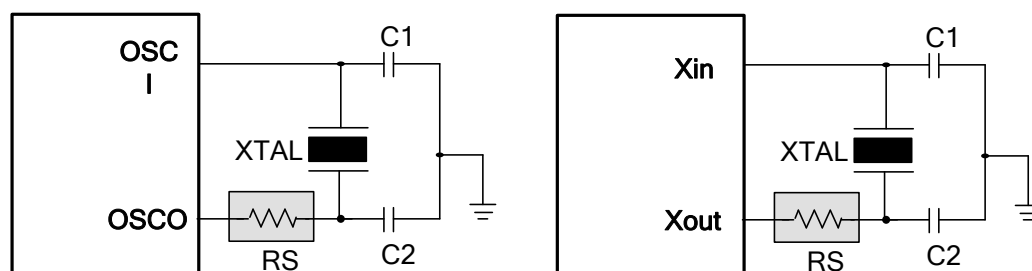


图6-45 晶体/振荡器电路

**表 14 晶体振荡器和陶瓷谐振器的电容指导手册**

振荡类型	频率模式	频率	C1 (pF)	C2 (pF)
主振荡器 (陶瓷振荡器)	LXT1 (100K~1 MHz)	100kHz	60pF	60pF
		200kHz	60pF	60pF
		455kHz	40pF	40pF
		1.0 MHz	30pF	30pF
	XT (1M~6 MHz)	1.0 MHz	30pF	30pF
		2.0 MHz	30pF	30pF
		4.0 MHz	20pF	20pF
主振荡器 (晶体振荡器)	LXT2 (32.768kHz)	32.768kHz	40pF	40pF
	LXT1 (100K~1 MHz)	100kHz	60pF	60pF
		200kHz	60pF	60pF
		455kHz	40pF	40pF
		1.0 MHz	30pF	30pF
	XT (1M~6 MHz)	1.0 MHz	30pF	30pF
		2.0 MHz	30pF	30pF
		4.0 MHz	20pF	20pF
		6.0 MHz	30pF	30pF
	HXT2 (6M~12 MHz)	6.0 MHz	30pF	30pF
		8.0 MHz	20pF	20pF
		12.0 MHz	30pF	30pF
	HX1 (12M~20MHz)	16.0 MHz	20pF	20pF
20.0 MHz		20pF	20pF	
次振荡器 (晶体振荡器)	LXT3 (32.768kHz)	32.768kHz	20pF	20pF

### 6.13.3 内部RC振荡器模式

提供一个带有默认频率 4MHz 的通用内部 RC 模式。内部 RC 振荡器模式有其他频率(20MHz, 16MHz, 12MHz, 8MHz, 6MHz, 1MHz)，可以通过代码选项 RCM2 ~ RCM0 位设置。

**表 15 内部 RC 漂移率 (Ta=25°C, VDD=5V±5%, VSS=0V)**

内部 RC 频率	漂移率			
	温度 (-40°C~+85°C)	电压 (2.5V~5.5V)	制程	总计
1MHz	±2%	±1%	±1%	±4%
4MHz	±2%	±1%	±1%	±4%
6MHz	±2%	±1%	±1%	±4%
8MHz	±2%	±1%	±1%	±4%
12MHz	±2%	±1%	±1%	±4%
16MHz	±2%	±1%	±1%	±4%
20MHz	±2%	±1%	±1%	±4%

理论值，仅供参考。实际值得变化取决于实际制程。

## 6.14 上电注意事项

在供电电压未达到稳定状态前，任何微控制器都不能保证正常工作。EM88F758N有一个片上电压检测器(POVD)，侦测水平为1.6V。在Vdd上升足够快(50ms或更短)的条件下，它将很好的工作。如果Vdd上升的足够快(50ms或更少)，外部复位电路会可靠工作。然而，在很多要求严格的应用中，仍然需要附加的外部电路来帮助解决上电问题。

## 6.15 外部电压重置电路

下图 6-46 所显示的电路实现了一个外部 RC 来产生重置脉冲。脉冲宽度（时间常数）应该保持足够长的时间是 VDD 可以到达最小的操作电压。电路被用于电源上升时间缓慢。由于电流从 /RESET 引脚漏出大概 $\pm 5\mu\text{A}$ ，因此推荐 R 的值应该不大于 40K。在这种方式下，/RESET 引脚电压被保持在 0.2V 之下。二极管(D)在掉电的时候短路。电容 C 将迅速释放到电流限制电阻 Rin 中。阻止电流过高或 ESD（静电放电）流向引脚/RESET。

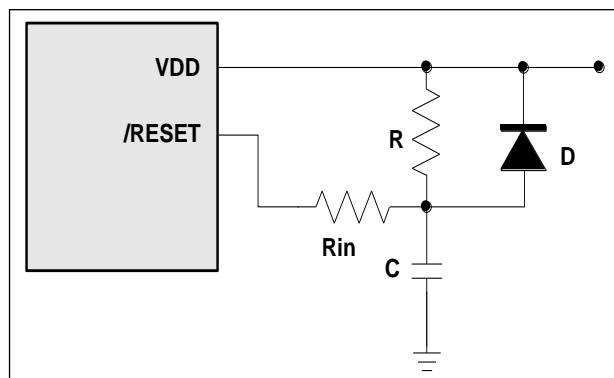


图 6-46 外部上电重置电路

## 6.16 残留电压保护

更换电池时，器件电源(VDD)关断，但仍会存在残留电压。残留电压可能会掉到低于最小工作电压，但不为零。此条件可能触发一个不良上电复位。图 6-47 和 6-48 显示了怎样建立残留电压保护电路

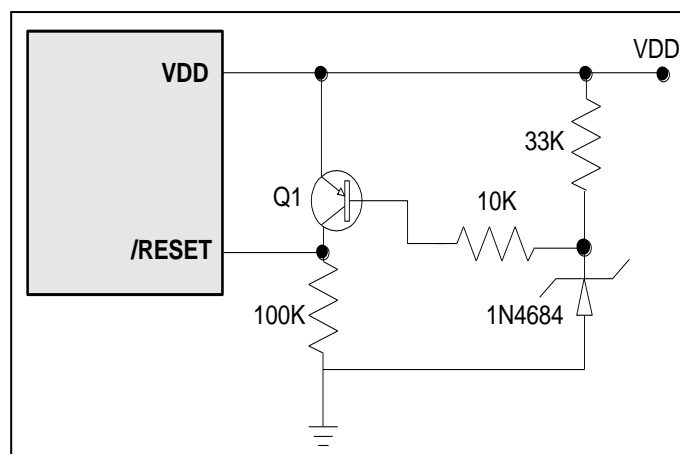


图 6-47 残留电压保护的电路1

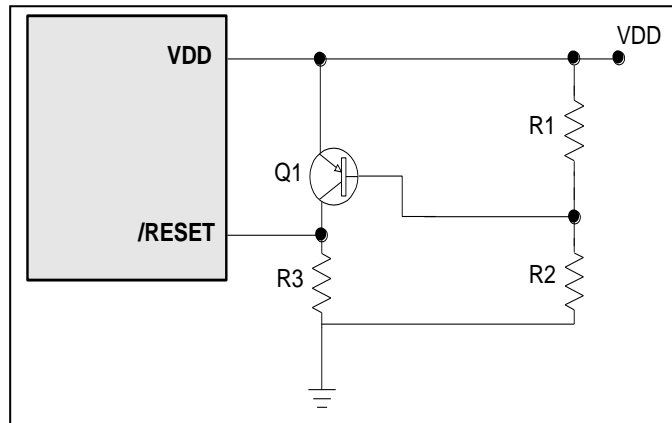


图 6-48 残留电压保护的电路2

## 6.17 代码选项

### 6.17.1 代码选项寄存器(Word 0)

Word 0								
	Bit 15	Bit 14	Bit 13	Bit 12	Bit11	Bit10	Bit9	Bit8
助记符	-	-	IRCWUT	IODG1	IODG0	HLFS	HLP	LVR1
1	高	高	32 clks	高	高	绿色	低 PWR	高
0	低	低	8 clks	低	低	正常	高 PWR	低
默认	0	0	0	0	0	0	0	0
	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
助记符	LVR0	RESETEEN	ENWDWT	NRHL	NRE	-	-	-
1	高	/RST	使能	8/fc	使能	高		
0	低	P82	禁止	32/fc	禁止	低		
默认	0	0	0	0	0	0		

**Bit 15~14:** 未使用，总是设置为 "0"

**Bit 13 (IRCWUT):** IRC 预热时间(IRC 频率范围 1MHz ~8MHz)

1: 32 个时钟

0: 8 个时钟 (默认)

CPU 模式转换	IRC 频率	CPU 开始工作的等待时间
休眠-> 正常 空闲 ->正常 绿色 ->正常	12M, 16M, 20M	WSTO + 32 个时钟(主频)
	1M, 4M, 6M, 8M	WSTO + 8/32 个时钟(主频)
休眠-> 绿色 空闲->绿色	128KHz	WSTO + 8 个时钟(副频)

**Bits 12~11 (IODG1~IODG0):** I2C 引脚抗尖峰脉冲时间选择位

IODG1~0	SPI引脚抗尖峰时间	I2C 引脚抗尖峰时间e	OCDS 引脚抗尖峰时间
00	典型延迟时间 = 8ns	50ns@5v (默认)	20ns@5v (默认)
01	典型延迟时间= 15ns	100ns@5v	
10	典型延迟时间 = 25ns	150ns@5v	
11	无尖峰脉冲	无尖峰脉冲	无尖峰脉冲

**Bit 10 (HLFS):**重置到正常或绿色模式选择位

- 1: 当重置发生, CPU 选择作为绿色模式
- 0: 当重置发生, CPU 选择作为正常模式(默认)

**Bit 9 (HLP):** 功率损耗选择

- 1: 低功率损耗, 应用于工作频率 4MHz 或 4MHz 以下
- 0: 高功率损耗, 应用于工作频率 4MHz 以上

**Bits 8~7 (LVR1~LVR0):** 低电压复位使能位

LVR1, LVR0	*VDD复位电平	VDD释放电平
00	NA (上电重置) (默认)	
01	2.7V	2.9V
10	3.5V	3.7V
11	4.0V	4.2V

*注意:* 如果 VDD < 2.7V, 保持 5us, IC 复位  
 如果 VDD < 3.5V, 保持 5us, IC 复位  
 如果 VDD < 4.0V, 保持 5us, IC 复位

**Bit 6 (RESETEN):** P82/RESET 引脚选择位

- 1: 使能, P82 作为 RESET 引脚
- 0: 禁止, P82 作为 I/O 引脚 (默认)

**Bit 5 (ENWDT):** WDT 使能位

- 1: 使能
- 0: 禁止(默认)

**Bit 4 (NRHL):** 噪声抑制高/低脉冲定义位(用于 INT 引脚)

- 1: 脉冲等于 8/Fc [s]作为信号
- 0: 脉冲等于 32/Fc [s] 作为信号(默认)

<注意>在低 XTAL 振荡器模式(LXT), 噪声抑制高/低脉冲总是等于 8/Fm。

**Bit 3 (NRE):** 噪声抑制使能位

- 0: 禁止(默认)

1: 使能

但在绿色, 空闲, 休眠模式, 噪声抑制电路总是禁止。

### 6.17.2 代码选项寄存器(Word 1)

Word 1								
	Bit 15	Bit 14	Bit 13	Bit 12	Bit11	Bit10	Bit9	Bit8
助记符	-	FSS1	FSS0	-	-	-	-	-
1	高	高	高	高	高	高	高	高
0	低	低	低	低	低	低	低	低
默认	0	0	0	0	0	0	0	0
	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
助记符	-	RCM2	RCM1	RCM0	OSC2	OSC1	OSC0	RCOUT
1	高	高	高	高	高	高	高	高
0	低	低	低	低	低	低	低	低
默认	0	0	0	0	0	0	0	0

**Bit 15:** 未使用, 总是设置为 "0"

**Bits 14~13 (FSS1~FSS0):**副振荡器模式选择位

副振荡器模式	FSS1	FSS0
LXT3 (低XTAL3) 振荡器模式 频率范围: 32.768KHz	1	x
Fs 为16KHz, Xin (P83) / Xout (P84) 引脚作为I/O (默认)	0	0
Fs为128KHz, Xin (P83) / Xout (P84) 引脚作为I/O	0	1

*注意:* WDT 频率总是为16kHz, 无论FSS位是否被设置。

**Bit 7~12:** 未使用, 总是设置为 "0"

**Bits 6~4 (RCM2~RCM0):** IRC 频率选择

\* 与控制寄存器 Bank0 RE RCM2~RCM0 相似

RCM2	RCM1	RCM0	频率 (MHz)
0	0	0	4(默认)
0	0	1	1
0	1	0	6
0	1	1	8
1	0	0	12
1	0	1	16
1	1	0	20
1	1	1	N/A

**Bits 3~1 (OSC2~OSC0):** 主振荡器选择位

主振荡器模式	OSC2	OSC1	OSC0
IRC (内部RC振荡器模式) (默认) RCOUT (P80)作为I/O引脚	0	0	0
IRC (内部RC振荡器模式) RCOUT (P80) 作为时钟输出引脚	0	0	1
HXT1 (高 XTAL1振荡器模式) 频率范围: 12~20MHz	0	1	0
HXT2(高 XTAL2振荡器模式) 频率范围: 6~12MHz	0	1	1
XT (XTAL振荡器模式) 频率范围: 1~6MHz	1	0	0
LXT1 (低XTAL1振荡器模式) 频率范围: 100K~1MHz	1	0	1
LXT2 (低 XTAL2 振荡器模式) 频率范围: 32.768KHz	1	1	0
保留	1	1	1

**Bit 0 (RCOUT):**在 IRC 模式，系统时钟输出使能位元

- 1: RCOUT 引脚漏极开路
- 0: RCOUT 输出指令周期时间(默认)

### 6.17.3 代码选项寄存器(Word 2)

Word 2								
	Bit 15	Bit 14	Bit 13	Bit 12	Bit11	Bit10	Bit9	Bit8
助记符	-	SHEN	-	-	BOREN	BORT2	BORT1	BORT0
1	高	禁止	高	高	禁止	高	高	高
0	低	使能	低	低	使能	低	低	低
默认	0	0	0	0	0	0	0	0
	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
助记符	IRCPSS	-	-	I2COPT	-	-	-	-
1	VDD	-	-	高	-	-	-	-
0	Int. Vref	-	-	低	-	-	-	-
默认	0	0	0	0	0	0	0	0

**Bit 15:** 未使用，总是设置为 "0"

**Bit 14 (SHEN):** 系统保持使能为

- 1: 禁止
- 0: 使能

**Bit 13~12:** 未使用，总是设置为 "0"

**Bit 11 (BOREN):** BOR 使能位

- 1: BOR 禁止
- 0: BOR 使能(默认)

**Bits 10~8 (BORT2~ BORT0) :**

BORT2~0	BOR取样时间(us)
000	NA
001	16000
010	8000
011	4000
100	2000
101	1000
110	500
111	250(默认)

**Bit 7 (IRCPSS):** IRC 电源选择

**1:** VDD

**0:** 内部参考(默认)

**Bit 6~5:** 未使用, 总是设置为 "0"

**Bit 4 (I2COPT):** I2C 选择位。用于转换 I2C 功能的引脚位置。

**1:** 设置 I2C 引脚在 P84 (SDA1) & P83 (SCL1)的位置

**0:** 设置 I2C 引脚在 P62 (SDA0) & P82 (SCL0) 的位置(默认)

\*与控制寄存器 Bank0 R31 I2COPT 一致

**Bits 3~0:** 未使用, 总是设置为 "0"

#### 6.17.4 代码选项寄存器(Word 3)

Word 3								
	Bit 15	Bit 14	Bit 13	Bit 12	Bit11	Bit10	Bit9	Bit8
助记符	-	EFTIM	-	-	ADFM	-	-	-
1	高	重	高	高	高	高	高	高
0	低	轻	低	低	低	低	低	低
默认	0	0	0	0	0	0	0	0
	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
助记符	-	TBWEN	ID5	ID4	ID3	ID2	ID1	ID0
1	高	使能	客户 ID					
0	低	禁止						
默认	0	0						

**Bit 15 :** 未使用, 总是设置为 "0"

**Bit 14 (EFTIM):** 低通滤波器 (0: 重, 1: 轻)

**1:** 通过 ~ 10MHz (重 LPS)

**0:** 通过~ 25MHz (轻 LPS) (默认)

**Bits 13~12:** 未使用, 总是设置为 "0"

**Bit 11 (ADFM):**此位元控制 AD 数据缓冲(ADDH & ADDL)的格式, 参考下表

ADFM		Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	
12 bits	0	ADDH				ADD11	ADD10	ADD9	ADD8	
		ADDL	ADD7	ADD6	ADD5	ADD4	ADD3	ADD2	ADD1	ADD0
	1	ADDH	ADD11	ADD10	ADD9	ADD8	ADD7	ADD6	ADD5	ADD4
		ADDL					ADD3	ADD2	ADD1	ADD0

**注意:** 没有使用到的位均硬件设为0。如 ADFM=0 且 12 位分辨率是,  $ADDH<7:4> = 0000$ 。

**Bits 10~7:** 未使用, 总是设置为 "0"

**Bit 6 (TBWEN):** 表写入使能位

1: 使能

0: 禁止 (默认)

**Bits 5~0 (ID5~ID0):** 客户 ID 码

## 6.18 指令集

指令集中的每条指令均是15位。指令分为一个OP操作码和一个或多个操作数。一般情况下,除了会改变了程序计数器的值("MOV R2,A", "ADD R2,A")的指令或者对R2的算术或逻辑操作(例如"SUB R2,A", "BS (C) R2,6", "CLR R2", ...)。需要两个指令周期外,所有的指令都只占用单个指令周期(一个指令周期包含2个振荡周期)。

如果有某些原因,指令周期的规格不适合一些特定的应用,试着修改指令如下:

"LCALL", "LJMP", 条件跳跃("JBS", "JBC", "JZ", "JZA", "DJZ", "DJZA", "SJC", "SJNC", "SJZ", "SJNZ")指令被测试为真,在两个指令周期中执行。这个指令被写入程序计数器也需要两个指令周期。

另外,指令集有以下特性:

- 1) 任何寄存器的每一位均可置1, 清零或直接测试。
- 2) I/O 寄存器可视为通用的寄存器。即相同的指令可用于操作I/O寄存器。

下面的符号被用于下表中:

**R** = 寄存器指示符, 指定寄存器(包括操作寄存器和通用寄存器)中的哪个寄存器被使用。

**b** = 位域指示符, 指定寄存器"R"中的哪个位被选择, 影响操作指令。

**k** = 8或10位常数或立即数。

助记符	操作	受影响状态标志
NOP	无操作	无
DAA	A进行十进制调整	C
SLEP	0 → WDT, 振荡器停止	T,P
WDTC	0 → WDT	T,P
ENI	使能中断	无
DISI	禁止中断	无

助记符	操作	受影响状态标志
RET	[栈顶] → PC	无
RETI	[栈顶] → PC, 使能中断	无
RESET	软件器件复位	所有的寄存器 = 复位值标志* = 复位值
TBWR	表写入起始指令	无
INT k	PC+1 → [SP], k*2 → PC	无
BTG R,b	触发器位R ;/(R<b>)->R<b> *范围 R5~RA	无
MOV R,A	A → R	无
CLRA	0 → A	Z
CLR R	0 → R	Z
SUB A,R	R-A → A	Z,C,DC,OV,N
SUB R,A	R-A → R	Z,C,DC,OV,N
DECA R	R-1 → A	Z,C,DC,OV,N
DEC R	R-1 → R	Z,C,DC,OV,N
OR A,R	A ∨ R → A	Z,N
OR R,A	A ∨ R → R	Z,N
AND A,R	A & R → A	Z,N
AND R,A	A & R → R	Z,N
XOR A,R	A ⊕ R → A	Z,N
XOR R,A	A ⊕ R → R	Z,N
ADD A,R	A + R → A	Z,C,DC,OV,N
ADD R,A	A + R → R	Z,C,DC,OV,N
MOV A,R	R → A	Z
MOV R,R	R → R	Z
COMA R	/R → A	Z,N
COM R	/R → R	Z,N
INCA R	R+1 → A	Z,C,DC,OV,N
INC R	R+1 → R	Z,C,DC,OV,N
DJZA R	R-1 → A, 为零跳转	无
DJZ R	R-1 → R, 为零跳转	无
RRCA R	R(n) → A(n-1), R(0) → C, C → A(7)	C,N
RRC R	R(n) → R(n-1), R(0) → C, C → R(7)	C,N
RLCA R	R(n) → A(n+1), R(7) → C, C → A(0)	C,N

助记符	操作	受影响状态标志
RLC R	$R(n) \rightarrow R(n+1)$ , $R(7) \rightarrow C$ , $C \rightarrow R(0)$	C,N
SWAPA R	$R(0-3) \rightarrow A(4-7)$ , $R(4-7) \rightarrow A(0-3)$	无
SWAP R	$R(0-3) \leftrightarrow R(4-7)$	无
JZA R	$R+1 \rightarrow A$ , 为零跳转	无
JZ R	$R+1 \rightarrow R$ , 为零跳转	无
BC R,b	$0 \rightarrow R(b)$	无 <注意2>
BS R,b	$1 \rightarrow R(b)$	无 <注意3>
JBC R,b	若 $R(b)=0$ , 跳转	无
JBS R,b	若 $R(b)=1$ , 跳转	无
CALL k	$PC+1 \rightarrow [SP]$ , $(Page, k) \rightarrow PC$	无
JMP k	$(Page, k) \rightarrow PC$	无
MOV A,k	$k \rightarrow A$	无
JE R	与ACC比较R, =跳转	无
JGE R	与ACC比较R, >跳转	无
JLE R	与ACC比较R, <跳转	无
OR A,k	$A \vee k \rightarrow A$	Z,N
JE k	与ACC比较K, =跳转	无
TBRDA R	$ROM[(TABPTR)] \rightarrow R, A$ $A \leftarrow$ 程序代码 (低字节); $R \leftarrow$ 程序代码 (高字节)	无
AND A,k	$A \& k \rightarrow A$	Z,N
SJC k	如果进位, 跳转至K *范围 [地址+127~-128]	无
SJNC k	如果不进位, 跳转至K *范围 [地址+127~-128]	无
SJZ k	如果不为0, 跳转至K *范围 [地址+127~-128]	无
XOR A,k	$A \oplus k \rightarrow A$	Z,N
SJNZ k	如果不为0, 跳转至K *范围 [地址+127~-128]	无
RRA R	$R(n) \rightarrow A(n-1)$ , $R(0) \rightarrow A(7)$	N
RR R	$R(n) \rightarrow R(n-1)$ , $R(0) \rightarrow R(7)$	N
RETL k	$k \rightarrow A$ , [栈顶] $\rightarrow PC$	无
XCH R	$R \leftrightarrow A$	无
RLA R	$R(n) \rightarrow A(n+1)$ , $R(7) \rightarrow A(0)$	N

助记符	操作	受影响状态标志
RL R	$R(n) \rightarrow R(n+1), R(7) \rightarrow R(0)$	N
SUB A,k	$k-A \rightarrow A$	Z,C,DC,OV,N
SUBB A,R	$R-A-/C \rightarrow A$	Z, C, DC, OV, N
SUBB R,A	$R-A-/C \rightarrow R$	Z, C, DC, OV, N
SBANK k	$K \rightarrow R1(5:4)$	无
GBANK k	$K \rightarrow R1(1:0)$	无
LCALL k	下一条指令 : k kkkk kkkk kkkk $PC+1 \rightarrow [SP], k \rightarrow PC$	无
LJMP k	下一条指令: k kkkk kkkk kkkk $K \rightarrow PC$	无
TBRD R	$ROM[(TABPTR)] \rightarrow R$ $R \leftarrow \text{Bit7} \sim \text{Bit0} \text{ (HLB = 0)}$ $R \leftarrow \text{Bit15} \sim \text{Bit8} \text{ (HLB = 1)}$	无
ADD A,k	$k+A \rightarrow A$	Z,C,DC,OV,N
NEG R	2进制补数, $/R + 1 \rightarrow R$	Z,C,DC,OV,N
ADC A,R	$A+R+C \rightarrow A$	Z,C,DC,OV,N
ADC R,A	$A+R+C \rightarrow R$	Z,C,DC,OV,N

## 7 绝对最大值

项目	范围		
存储温度	-65°C	至	150°C
输入电压	Vss-0.3V	至	Vdd+0.5V
输出电压	Vss-0.3V	至	Vdd+0.5V
工作电压	1.8V 至 5.5V (0°C 至 85°C)		
	2.0V 至 5.5V (-40°C to 85°C)		
工作频率	DC	至	20 MHz

## 8 DC电气特性

VDD=5.0V, VSS=0V, Ta=25°C

符号	参数	条件	最小值	典型值	最大值	单位
Fxt	XTAL: VDD 至 3V	指令周期为2个时钟周期	DC	16	-	MHz
	XTAL: VDD 至 5V		DC	20	-	MHz
	IRC: VDD 至 5V	4 MHz, 1 MHz, 6MHz, 8MHz, 16 MHz, 20 MHz	-	F	-	Hz
IRCE	每个阶段内部RC振荡器报错	-	-	±1	-	%
IRC1	IRC:VDD 至 5V	RCM2~RCM0=000	-	4	-	MHz
IRC2	IRC:VDD 至 5V	RCM2~RCM0=001	-	1	-	MHz
IRC3	IRC:VDD 至 5V	RCM2~RCM0=010	-	6	-	MHz
IRC4	IRC:VDD 至 5V	RCM2~RCM0=011	-	8	-	MHz
IRC5	IRC:VDD 至 5V	RCM2~RCM0=100	-	12	-	MHz
IRC6	IRC:VDD 至 5V	RCM2~RCM0=101	-	16	-	MHz
IRC7	IRC:VDD 至 5V	RCM2~RCM0=110	-	20	-	MHz
IIL	输入引脚的输入漏电流	VIN = VDD, VSS	-1	0	1	μA
VIH1	输入高临界电压(施密特触发)	Ports 5, 6, 7, 8, 9, A	0.7VDD	-	VDD+0.3V	V
VIL1	输入高临界电压(施密特触发)	Ports 5, 6, 7, 8, 9, A	-0.3V	-	0.3VDD	V
VIHT1	输入高临界电压(施密特触发)	/RESET	0.7VDD	-	VDD+0.3V	V
VILT1	输入低临界电压(施密特触发)	/RESET	-0.3V	-	0.3VDD	V
IOH1	输出高电压 (Ports 5, 6, 7, 8, 9, A)	VOH = VDD-0.1VDD	-2.2	-3.7	-	mA
	输出高电压 (Ports 5, 6, 7, 8, 9, A)	VOH = VDD-0.3VDD		-8	-	mA
IOH2	输出高电压(高驱动) (Ports 5, 6, 7, 8, 9, A)	VOH = VDD-0.1VDD	-6.9	-11.5	-	mA
	输出高电压(高驱动) (Ports 5, 6, 7, 8, 9, A)	VOH = VDD-0.3VDD		-24	-	mA
IOL1	输出低电压 (Ports 5, 6, 7, 8, 9, A)	VOL = GND+0.1VDD	12.6	21	-	mA
	输出低电压 (Ports 5, 6, 7, 8, 9, A)	VOL = GND+0.3VDD	-	32	-	mA
IOL2	输出低电压(高驱动)	VOL = GND+0.1VDD	37	54	-	mA

符号	参数	条件	最小值	典型值	最大值	单位
	(Ports 5, 6, 7, 8, 9, A) 输出低电压(高驱动) (Ports 5, 6, 7, 8, 9, A)	VOL = GND+0.3VDD	-	90	-	mA
IPH	上拉电流	上拉有效, 输入引脚为VSS	-26	-51	-76	μA
IPL	下拉电流	下拉有效, 输入引脚为VDD	-	17	42	μA
LVR1	低电压复位电平	TA = 25℃	2.26	2.7	3.16	V
		TA = -40~85℃	1.86	2.7	3.56	V
LVR2	低电压复位电平	TA = 25℃	3.0	3.5	4.01	V
		TA = -40~85℃	2.51	3.5	4.5	V
LVR3	低电压复位电平	TA = 25℃	3.42	4	4.61	V
		TA = -40~85℃	2.87	4	5.11	V
ISB1	掉电电流(休眠模式)	/RESET= '高', Fm & Fs 关闭 所有输入引脚和I/O引脚为VDD, 输出引脚悬浮, WDT禁止		1		μA
ISB2	掉电电流(休眠模式)	/RESET= '高', Fm & Fs 关闭 所有输入引脚和I/O引脚为VDD, 输出引脚悬浮, WDT禁止		5		μA
ISB3	掉电电流(空闲模式)	/RESET= '高', Fm 关闭, Fs=128KHz (IRC类型), 输出引脚 悬浮, WDT禁止		7.5		μA
ISB4	掉电电流(空闲模式)	/RESET= '高', Fm 关闭, Fs=128KHz (IRC类型), 输出引脚 悬浮, WDT禁止		7.5		μA
ICC1	工作电流(绿色模式)	/RESET= '高', Fm 关闭, Fs=128KHz (IRC类型), 输出引脚 悬浮, WDT禁止		90		μA
ICC2	工作电流(绿色模式)	/RESET= '高', Fm 关闭, Fs=128KHz (IRC类型), 输出引脚 悬浮, WDT禁止		90		μA
ICC3	工作电流(绿色模式)	/RESET= '高', Fm 关闭, HLP=0, Fs=32.768KHz (晶体类 型), 输出引脚悬浮, WDT 禁止		30		μA
ICC4	工作电流(正常模式)	/RESET= '高', Fm=4MHz (IRC 类 型), Fs 开, 输出引脚悬浮, WDT 使能		1200		μA
ICC5	工作电流(正常模式)	/RESET= '高', Fm =4MHz (晶类 型), Fs 开, 输出引脚悬浮, WDT 使能		1500		μA
ICC6	工作电流(正常模式)	/RESET= '高', Fm =12MHz (IRC 类型), Fs 开, 输出引脚悬浮, WDT 使能		3000		μA
ICC7	工作电流(正常模式)	/RESET= '高', Fm =16 MHz (IRC 类型), Fs 开, 输出引脚悬浮, WDT 使能		3700		μA
ICC8	工作电流(正常模式)	/RESET= '高', Fm=16MHz (晶类 型), Fs 开, 输出引脚悬浮, WDT 使能		5000		μA

**注意:**

这些参数为理论值(未测试), 仅用于设计参考。

最小值, 典型值, 最大值都是在 25 度的值。

数据 EEPROM 特性(VDD=1.8V ~ 5.5V, VSS=0V )

符号	参数	条件	最小值	典型值	最大值	单位
Tprog	擦/写周期时间	Vdd = 1.8V~ 5.5V	-	2	-	ms
Treten	数据保持		-	10	-	Years
Tendu	持续时间		-	100K	-	Cycles

可编程闪存电气特性(VDD=1.8V ~ 5.5V, VSS=0V )

符号	参数	条件	最小值	典型值	最大值	单位
Tprog	擦/写周期时间	Vdd = 5.0V	-	1	-	ms
Treten	数据保持		-	10	-	Years
Tendu	持续时间		-	100K	-	Cycles

A/D 转换特性(VDD=1.8V ~ 5.5V, VSS=0V )

符号	参数	条件	最小值	典型值	最大值	单位
工作范围	Vdd	对于 5.5v Fs=100KHz, Fin=2KHz, 对于1.8v Fs=50KHz, Fin=1KHz	1.9	-	5.5	V
	V <sub>REFT</sub>		1.8	-	Vdd	V
电流消耗	Ivdd	V <sub>REFT</sub> = Vdd=5.5V, Fs=100KHz, Fin=2KHz	-	-	0.7	mA
	Iref		-	-	100	uA
待机电流	Isb		-	-	0.1	uA
ZAI	ZAI		-	-	10k	ohm
SNR	SNR	V <sub>REFT</sub> = Vdd=3.3v, Fs=100KHz, Fin=2KHz	70	-	-	dBc
THD	THD	V <sub>REFT</sub> = Vdd=3.3v, Fs=100KHz, Fin=2KHz	-	-	-70	dBc
SNDR	SNDR	V <sub>REFT</sub> = Vdd=3.3v, Fs=100KHz, Fin=2KHz	68	-	-	dBc
最差谐波	WH	V <sub>REFT</sub> = Vdd=3.3v, Fs=100KHz, Fin=2KHz	-	-	-73	dBc
SFDR	SFDR	V <sub>REFT</sub> = Vdd=3.3v, Fs=100KHz, Fin=2KHz	73	-	-	dBc
偏移误差	OE	V <sub>REFT</sub> = Vdd=3.3v, Fs=100K Hz	-	-	+/-4	LSB
增益误差	GE	V <sub>REFT</sub> = Vdd=3.3v, Fs=100K Hz	-	-	+/-8	LSB
DNL	DNL	V <sub>REFT</sub> = Vdd=3.3v, Fs=100KHz, Fin=2KHz	-	-	+/-1	LSB
INL	INL	V <sub>REFT</sub> = Vdd=3.3v, Fs=100KHz, Fin=2KHz	-	-	+/-4	LSB
转换率	Fs1	Vdd=2.7~5.5v, Fin=2kHz	100	-	-	K SPS
	Fs2	Vdd=2.2~2.7v, Fin=1kHz	50	-	-	K SPS
	Fs3	Vdd=1.8~2.2v, Fin=1kHz	25	-	-	K SPS
电源抑制比	PSRR	V <sub>REFT</sub> =1.8v, Vdd=1.8v ~ 5.5v, Fs=50K Hz, Vin=0v ~ 1.8v	-	-	2	LSB

注意:

<sup>1</sup> 这些参数为理论值(未测试), 仅用于设计参考。

- <sup>2</sup>当ADC关闭除微小漏电流，无电流损耗。  
<sup>3</sup>A/D转换结果不随输入电压的增加而增加，无遗漏码。  
<sup>4</sup>这些参数变更不做另行通知。

**触控键特性 (VDD=2.4V to 5.5V, VSS=0V)**

符号	参数	条件	最小值	典型值	最大值	单位
VDD	供应电压	-	2.4	5	5.5	V
I <sub>ss</sub>	供应电流	5V, 10pF, 10.5uA 充放电电流	-	660	-	μA
T <sub>op</sub>	工作温度	-	-40	25	85	C
I <sub>array</sub>	电流源	VDD=5V, NTPT	3	-	36	μA
F <sub>tpout</sub>	振荡器输出频率	C <sub>s</sub> @50pf+I <sub>min</sub> ~5pF+I <sub>max</sub> , VDD=5V	65k	-	36M	Hz
C <sub>s</sub>	传感器电容	总电容	5		50	pF

**注意:**

这些参数为理论值(未测试)，仅用于设计参考。

最小值，典型值，最大值都是在 25 度的值。

## 9 AC电气特性

EM88F758N, VDD=5V, VSS=0V

符号	参数	条件	最小值	典型值	最大值	单位
Dclk	输入时钟的占空比	-	45	50	55	%
Tins	指令周期 (CLKS="0")	晶振类型	100	-	DC	ns
		RC 类型	100	-	DC	ns
Ttcc	TCC 输入时间周期	-	$(Tins+20)/N^*$	-	-	ns
Tdrh	单片机复位持续时间	-	11.8	16.8	21.8	ms
Trst	/RESET 脉冲宽度	Ta = 25°C	2000	-	-	ns
Twdt	看门狗定时器时间	Ta = 25°C	11.8	16.8	21.8	ms
Tset	输入引脚建立时间	-	-	0	-	ns
Thold	输入引脚保持时间	-	-	20	-	ns
Tdelay	输出引脚延迟时间	Cload=20pF	-	50	-	ns

**注意:**

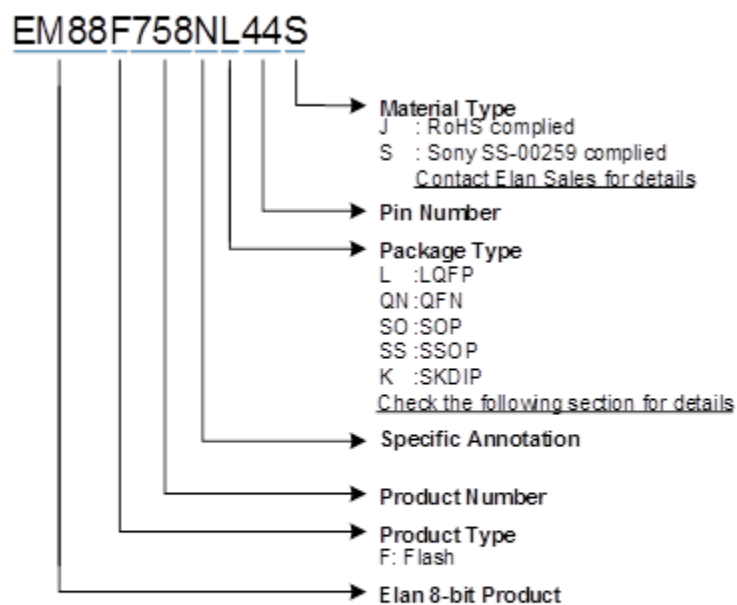
这些参数为理论值(未测试), 仅用于设计参考。

最小值, 典型值, 最大值都是在 25 度的值。

\* N = 选择预分频比

## 附录

### A 编码与制造信息

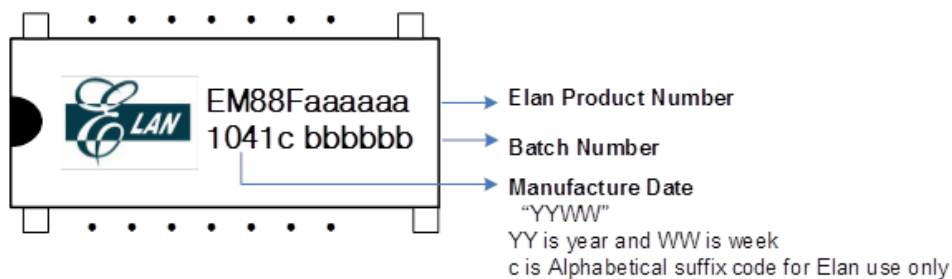


For example:

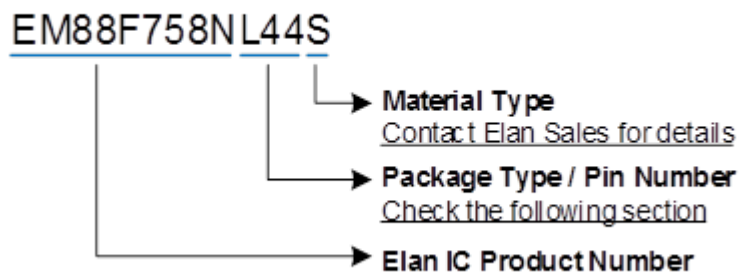
**EM88F758NL44S**

is EM88F758N with Flash program memory, industrial grade product, in 44-pin LQFP 10x10mm package with SONY SS-00259 complied

### IC标记



## 产品编码信息



## B 封装类型

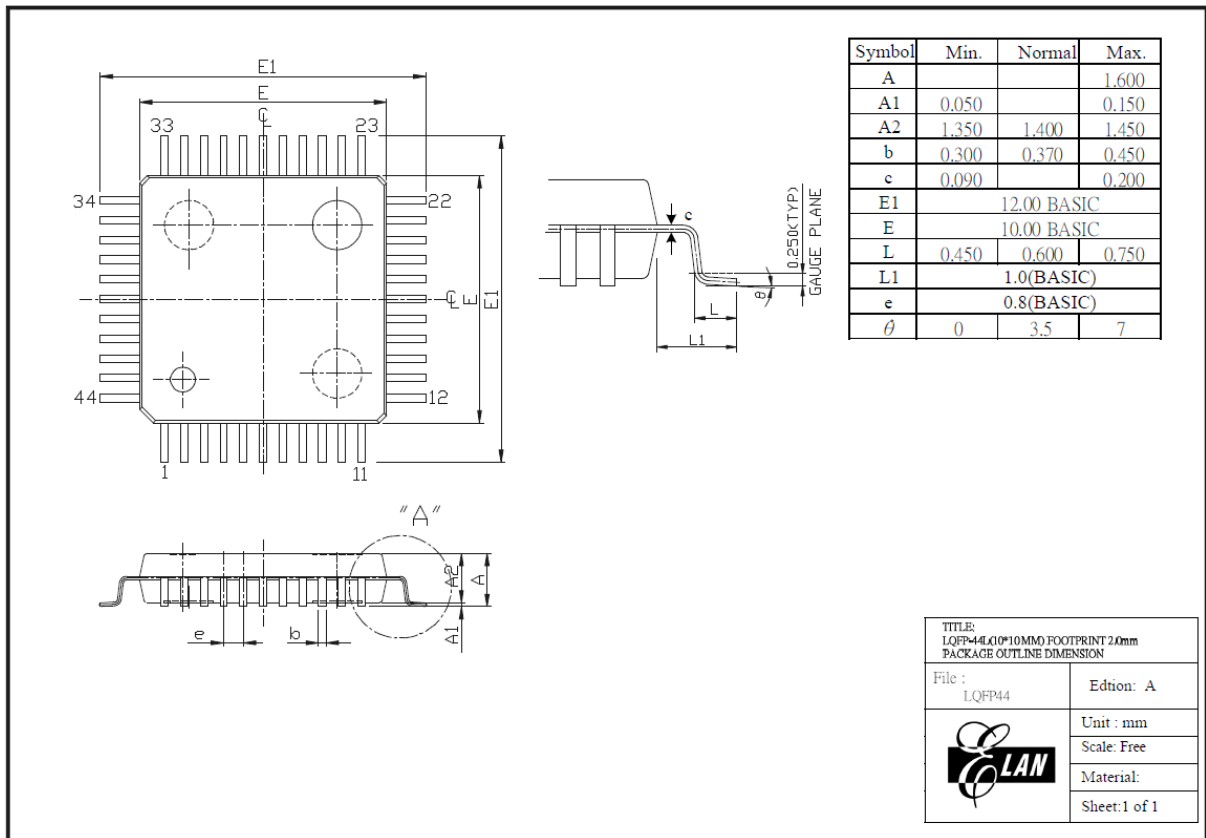
Flash MCU	封装类型	引脚数目	封装尺寸
EM88F758NL44	LQFP	44	10 mm × 10 mm
EM88F758NQN40	QFN	40	5 mm × 5 mm
EM88F758NSO28	SOP	28	300mil
EM88F758NSS28	SSOP	28	209mil
EM88F758NK28	SKDIP	28	300mil
EM88F758NSO20	SOP	20	300mil

对于产品代码"J" 或 "U"  
这些绿色产品遵照 RoHS 规范。

项目	EM88F758NxJ/xS
电镀类型	纯锡
成份 (%)	Sn:100%
熔点(°C)	232°C
电阻率 (μΩ-cm)	11.4
硬度(hv)	8~10
伸长 (%)	>50%

## C 封装信息

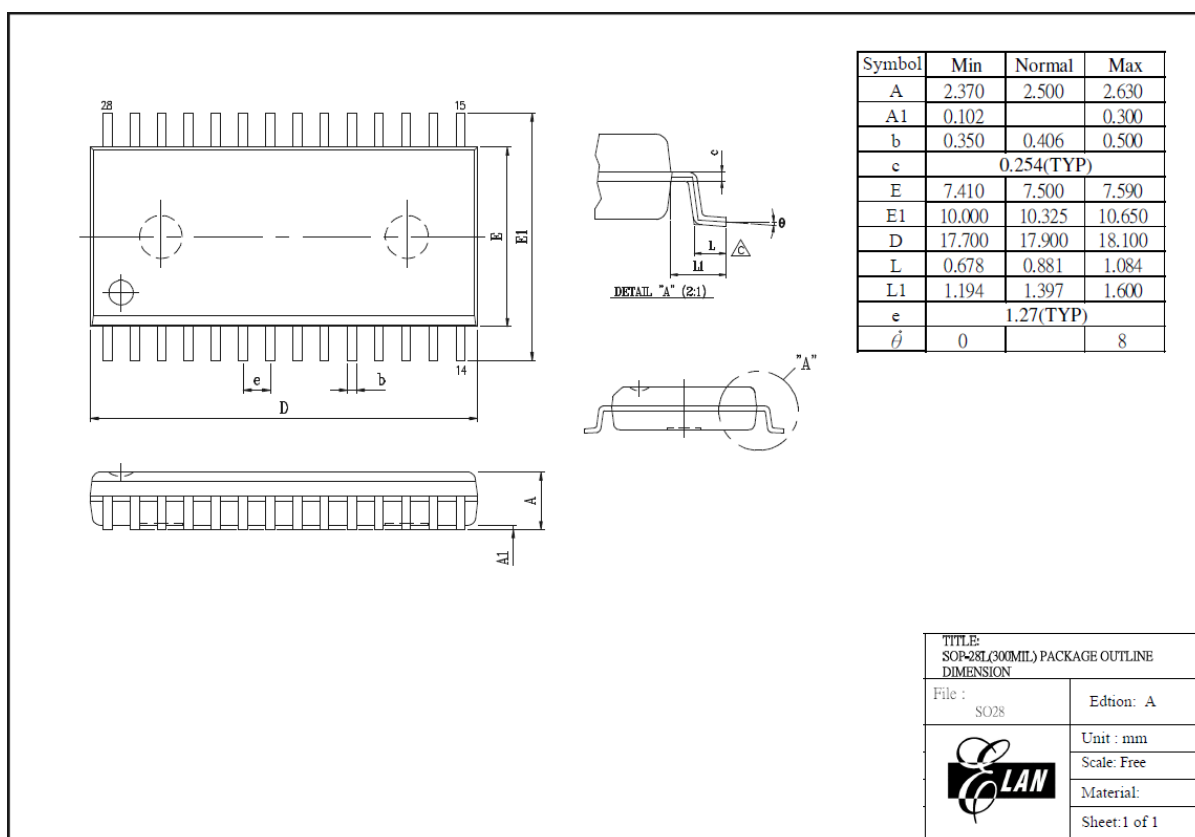
### C.1 EM88F758NL44



图C-1 EM88F758N 44-pin LQFP封装类型

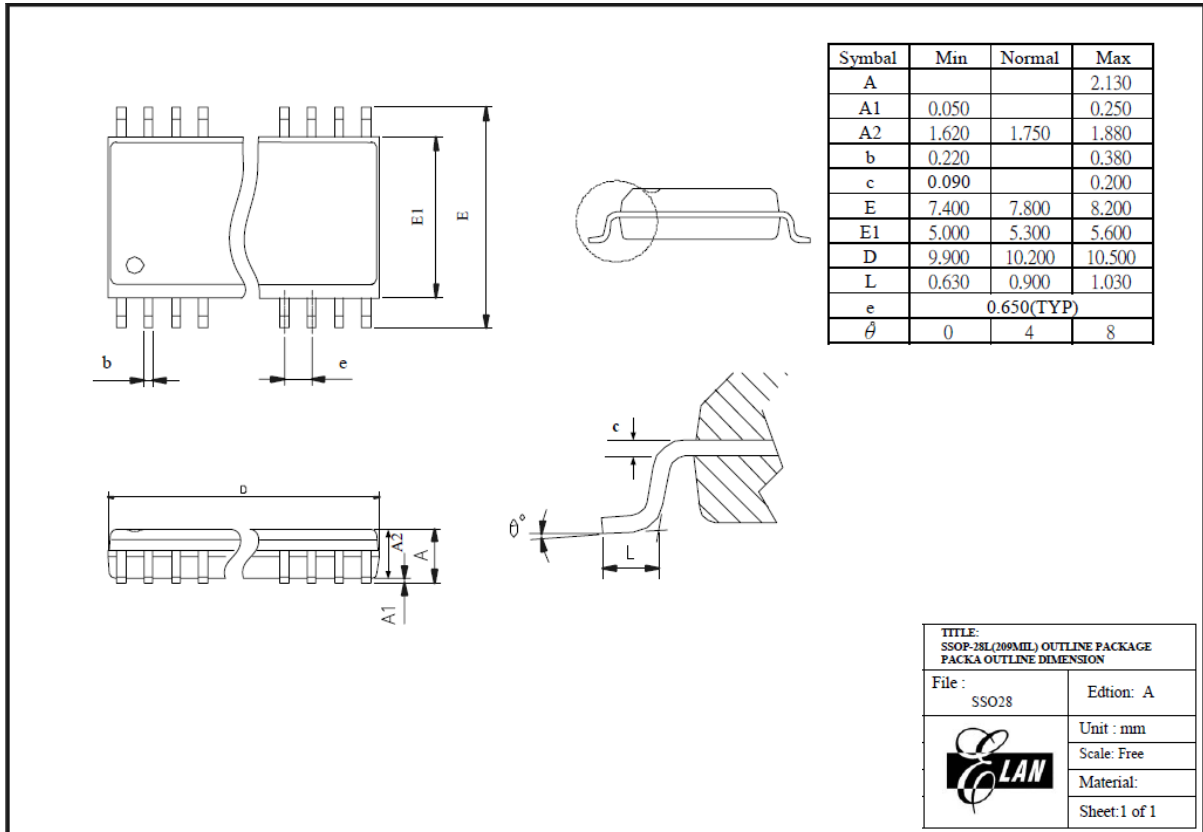


### C.3 EM88F758NSO28

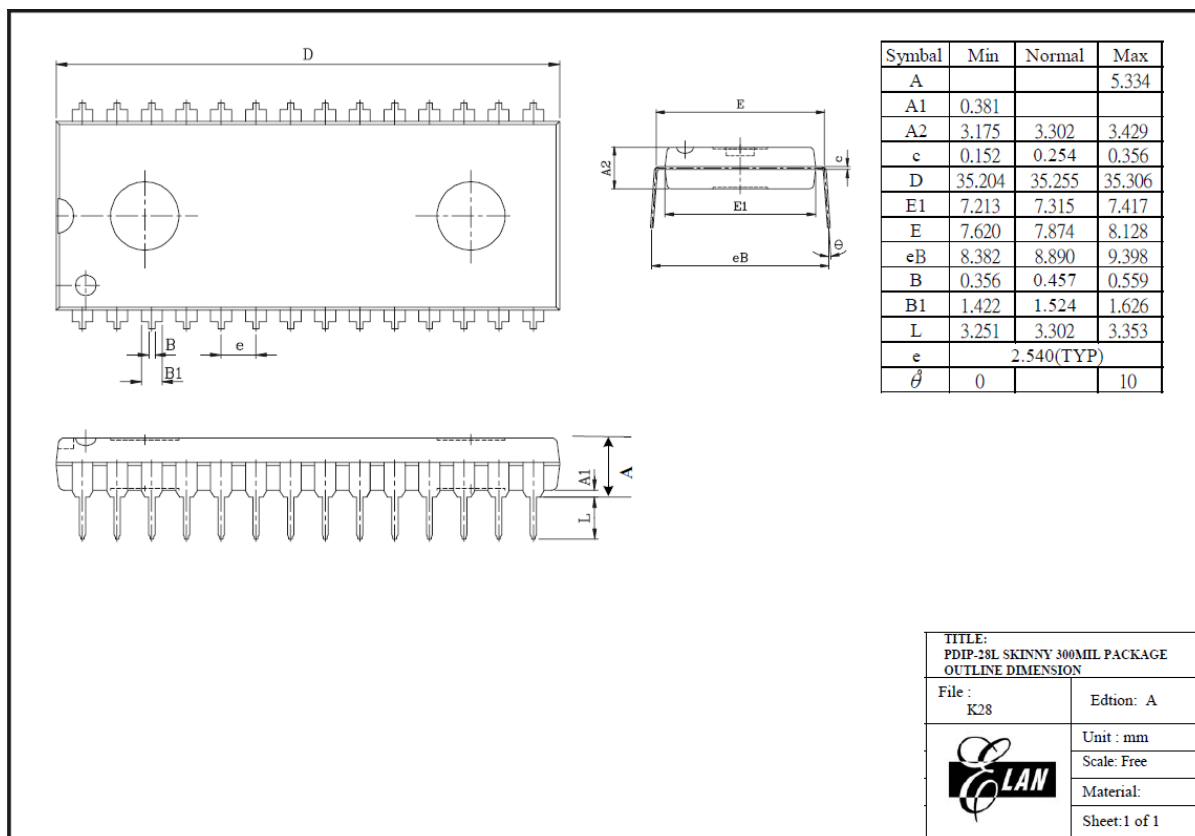


图C-3 EM88F758N 28-pin SOP封装类型

### C.4 EM88F758NSS28

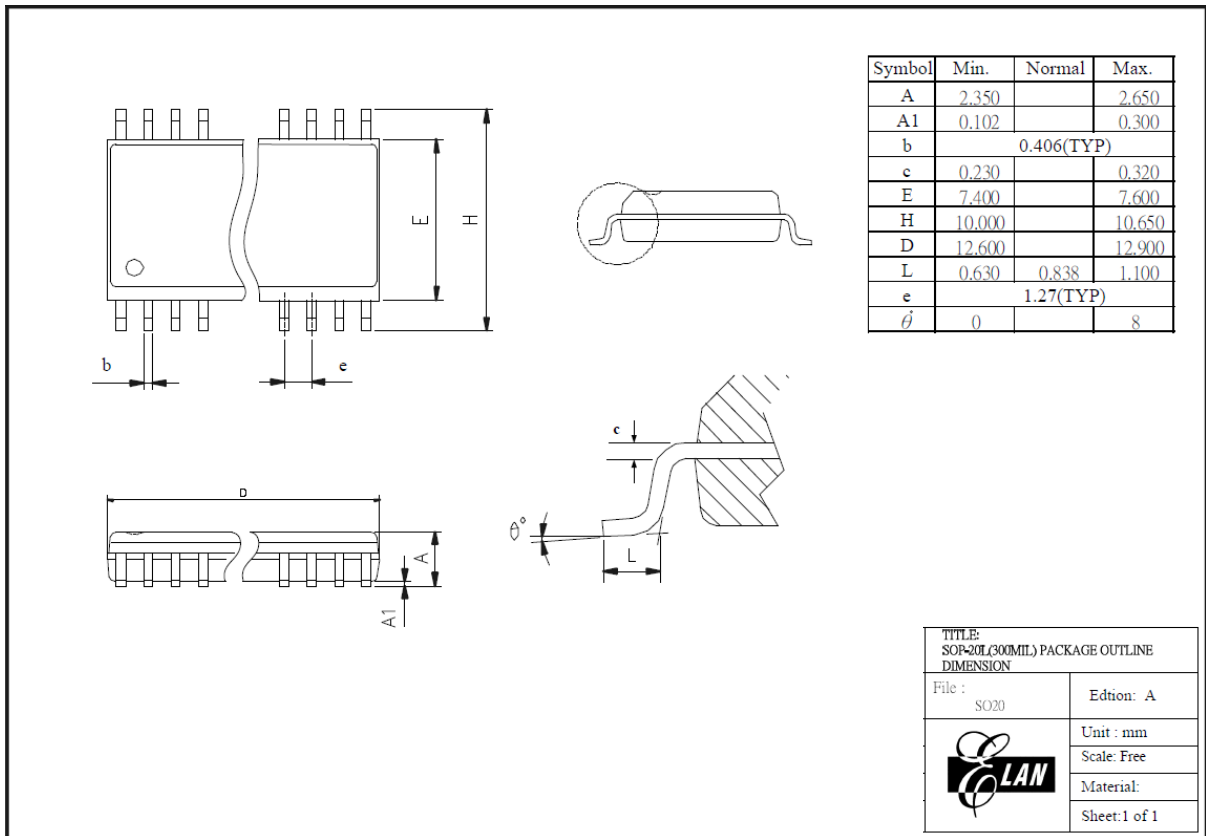


图C-4 EM88F758N 28-pin SSOP封装类型

**C.5 EM88F758NK28**


图C-5 EM88F758N 28-pin SKDIP封装类型

### C.6 EM88F758NSO20



图C-6 EM88F758N 20-pin SOP封装类型

## D 品质保证和可靠性

测试类别	测试条件	备注
可焊性	焊料温度=245 ± 5°C, 使用松香在上面停留 5 秒	
前提条件	步骤 1: TCT, 65°C (15mins)~150°C (15mins), 10 个循环	For SMD IC (such as SOP, QFP, SOJ, etc)
	步骤 2: 在 125°C 烤, TD (持久性)=24 hrs	
	步骤 3: 放置在 30°C /60%, TD (持久性)=192 hrs	
	步骤 4: IR 变化 3 次 (Pkg 厚度 ≥ 2.5mm 或 Pkg 体积 ≥ 350mm <sup>3</sup> ----225 ± 5°C) (Pkg 厚度 ≤ 2.5mm 或 Pkg 体积 ≤ 350mm <sup>3</sup> ----240 ± 5°C)	
温度周期测试	-65° (15 分钟)~150°C (15 分钟), 200 次	
高压测试	TA =121°C, RH=100%, 压力=2 atm, TD (持久性) = 96 hrs	
高温 /高湿测试	TA=85°C , RH=85%. TD (持久性) = 168 , 500 hrs	
高温保存期	TA=150°C, TD (持久性) = 500, 1000 hrs	
高温工作寿命	TA=125°C, VCC =最大工作电压, TD (持久性) = 168, 500, 1000 hrs	
Latch-up	TA=25°C, VCC =最大工作电压, 150mA/20V	
ESD (HBM)	TA=25°C, ≥   ± 4KV	IP_ND,OP_ND,IO_ND IP_NS,OP_NS,IO_NS
ESD (MM)	TA=25°C, ≥   ± 400V	IP_PD,OP_PD,IO_PD, IP_PS,OP_PS,IO_PS, VDD-VSS(+), VDD_VSS(-) mode

### D.1 地址缺陷检测

地址缺陷检测是MCU嵌入式自动防止故障危害功能的一种，检测MCU由噪声或类似造成的功能故障。无论何时MCU试图从ROM区获取一条指令，内部恢复电路将自动开始。如果检测到噪声引起地址错误，MCU重复执行程序直到噪声消除。MCU将继续执行下一条程式。

## E EM88F758N烧录引脚清单

UWTR用于烧录EM88F758N的IC。UWTR连接器设置如表E-1。如见通过EM88F758N选择。

UWTR-ADP		UWTR-ADP106	UWTR-ADP107	UWTR-ADP109			
烧录引脚 名称	IC 引脚 名称	LQFP-44 引脚号	QFN-40 引脚号	SOP-28 引脚号	SSOP-28 引脚号	SKDIP-28 引脚号	SOP-20 引脚号
2W_SCL	P64	9	9	11	11	11	7
2W_SDA	P63	10	10	12	12	12	8
VDD	VDD	32	30	24	24	24	20
VSS	VSS	41	39	5	5	5	1

表E-1 EM88F758N烧录引脚清单